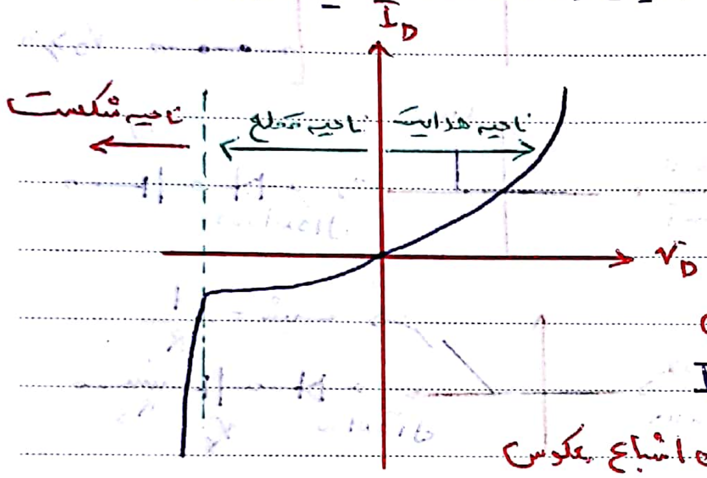
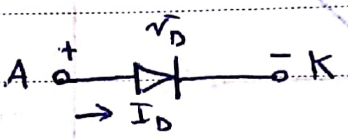
Subject:
Date

مروری بر مباحث الکترونیک ۱:

مشخصه ولتاژ - جریان دیود پیوندی:

رفتار این قطعه صرفاً از نظر دو کمیت الکتریکی ولتاژ و جریان از الگوی کلی نمودار مقابل پیروی می کند این مشخصه به قالب رابطه ریاضی به صورت معادله ذیل بیان می شود.





$$V_T = n\frac{KT}{q}$$

$n=1$ در مدار مجتمع

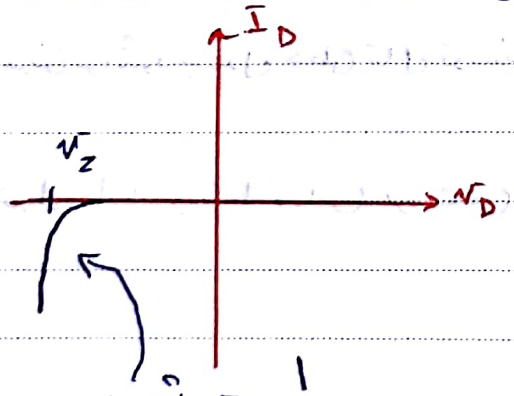
$n=2$ در مدار گسسته

$$I_D = I_0\left(e^{\frac{V_D}{V_T}} - 1\right)$$

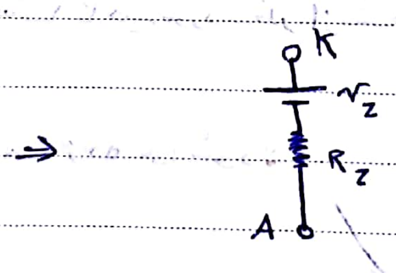
V_D: ولتاژ اعمالی

I_0: جریان اشباع عکوس

تذکر: این معادله فقط در ناحیه هدایت و قطع حاکم است. در ناحیه شکست، چنانچه شکست از نوع زنری باشد دیود به قالب یک منبع ولتاژ مدل خواهد شد.



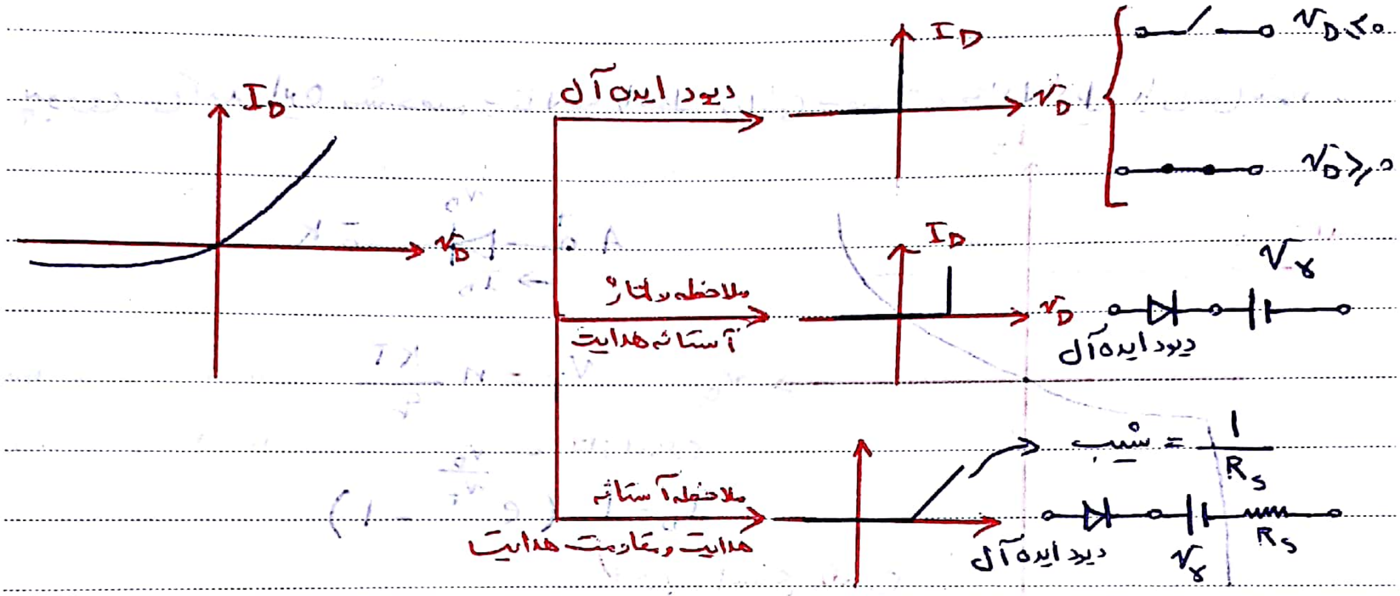
$$\text{شیب} = \frac{1}{R_Z}$$



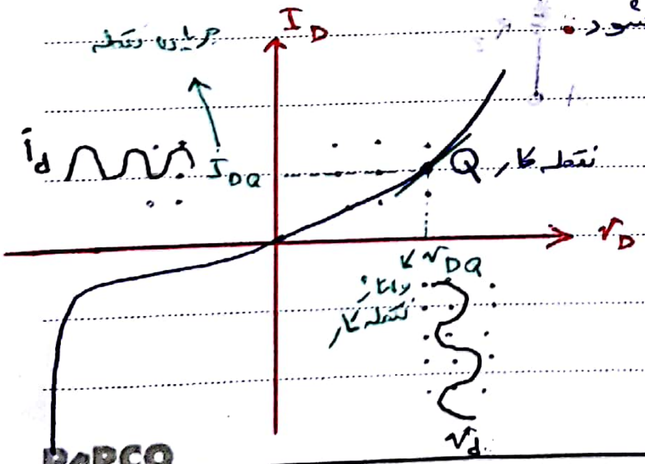
Subject:
Date

تذکر: برای مدل سازی دیود پیوندی براساس نمادهای الکتریکی در خارج از ناحیه شکست دو حالت بررسی می شود:

الف) سیگنال بزرگ:



ب) سیگنال کوچک: مدل دیود با این فرض مبتنی بر این حقیقت است که نقطه کار دیود در ناحیه مشخصی از ناحیه هدایت واقع و به واسطه حضور سیگنال ورودی که دامنه آن کوچک فرض می شود به مدل خطی قابل توصیف است. ناحیه مورد نظر از مشخصه که در بازه‌ی تغییرات قرار دارد به خط مماس بر منحنی تقریب زده می شود.



PAPCO

Subject:
Date

$I_D = I_0 \left(e^{\frac{V_D}{V_T}} - 1 \right)$, $V_D = V_{DQ} + V_d$

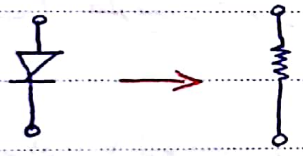
$$I_D = I_0 \left(e^{\frac{V_{DQ}+V_d}{V_T}} \right) = \underbrace{I_0 e^{\frac{V_{DQ}}{V_T}}}_{= I_{DQ}} \cdot e^{\frac{V_d}{V_T}}$$

$$e^{\frac{V_d}{V_T}} = 1 + \frac{V_d}{V_T} + \frac{1}{2!}\left(\frac{V_d}{V_T}\right)^2 + \dots$$

اگر $V_d \ll V_T$ $\longrightarrow$ $I_D = I_{DQ}\left(1 + \frac{V_d}{V_T}\right) = V_{DQ} + \frac{I_{DQ}}{V_T} \cdot V_d$

$$\Rightarrow \frac{\partial I_D}{\partial V_D} = \frac{I_{DQ}}{V_T}$$

بنابراین مدل دیود پیوندی در حالت سیگنال کوچک چنین خواهد بود:



$r_d = \frac{V_T}{I_{DQ}}$

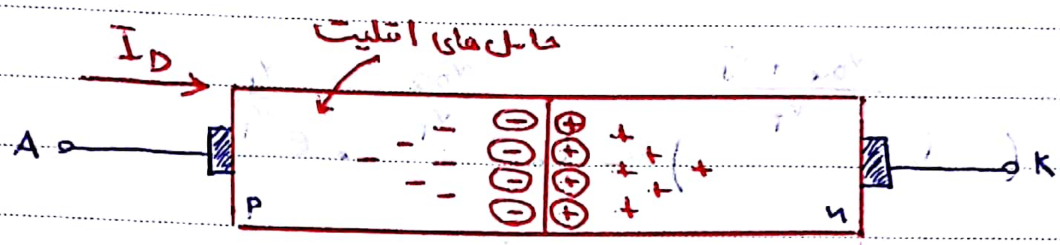
تذکر: همان گونه که در محاسبات ملاحظه شد شرط برقراری بسط و تقریب مولفه‌ها
به دو جمله اول $V_d \ll V_T$ است بنابراین اگر برای دیود پیوندی از نوع Si آستانه تقریب
برابر است با: $V_d \ll V_T \longrightarrow V_d \ll \frac{1}{10} \times 25mV$

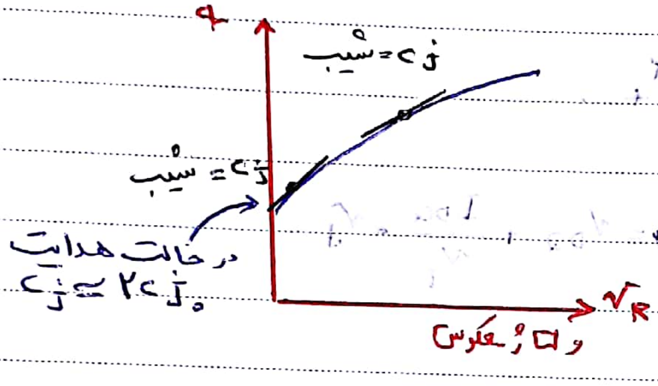
ملاحظه رفتار دیود از نظر بار الکتریکی:

با توجه به ساختمان دیود پیوندی می توان ارتباط بارهای الکتریکی ذخیره شده در آن براساس

Scanned by CamScanner

شاخصه‌ی ولتاژ (میدان الکتریکی) را به دوگونه خازن توصیف نمود :





الف) خازن پیوندی (ناحیه تهی) :

$$C_j = \frac{C_{j0}}{\left(1+\frac{V_R}{V_0}\right)^m}$$

$0.3 < m < 0.5$

$$C_{j0} = \sqrt{\left(\frac{\varepsilon_s \cdot q}{2}\right)\cdot\left(\frac{N_A \cdot N_D}{N_A+N_D}\right)\frac{1}{V_0}}$$

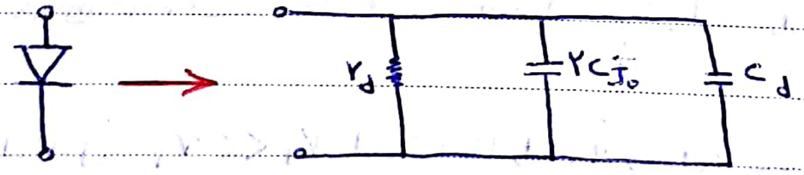
$$V_0 = V_T \, Ln\left(\frac{N_A \cdot N_D}{n_i^2}\right)$$

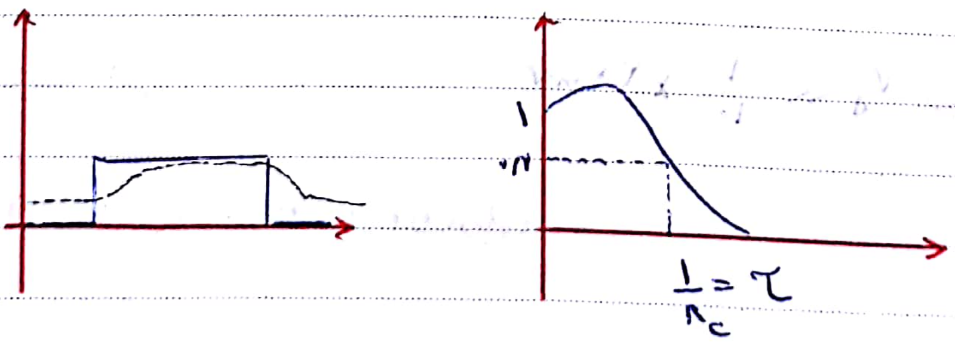
ب) ظرفیت نفوذ :

$$C_d \simeq I_{DQ} \cdot \frac{\tau}{V_T}$$

(τ: زمان گذر دیود ، I_{DQ}: جریان نقطه کار)

بنابراین با فرض برقراری شرط سیگنال کوچک مدل کامل تر دیود پیوندی چنین خواهد بود :



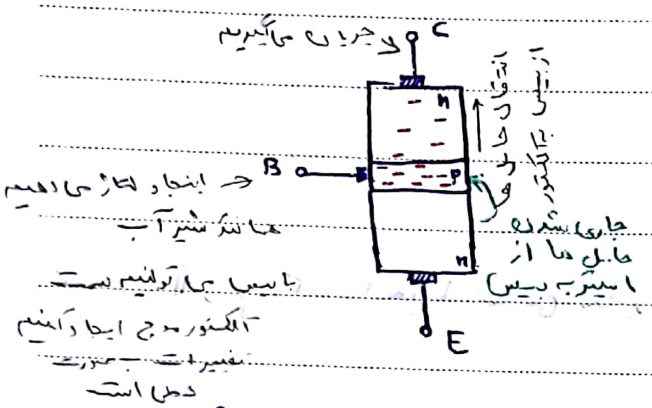


Scanned by CamScanner

Subject:
Date

ترانزیستورهای دوقطبی (BJT):

ساختار داخلی این قطعه به کلی ساده به قالب شکل مقابل است:



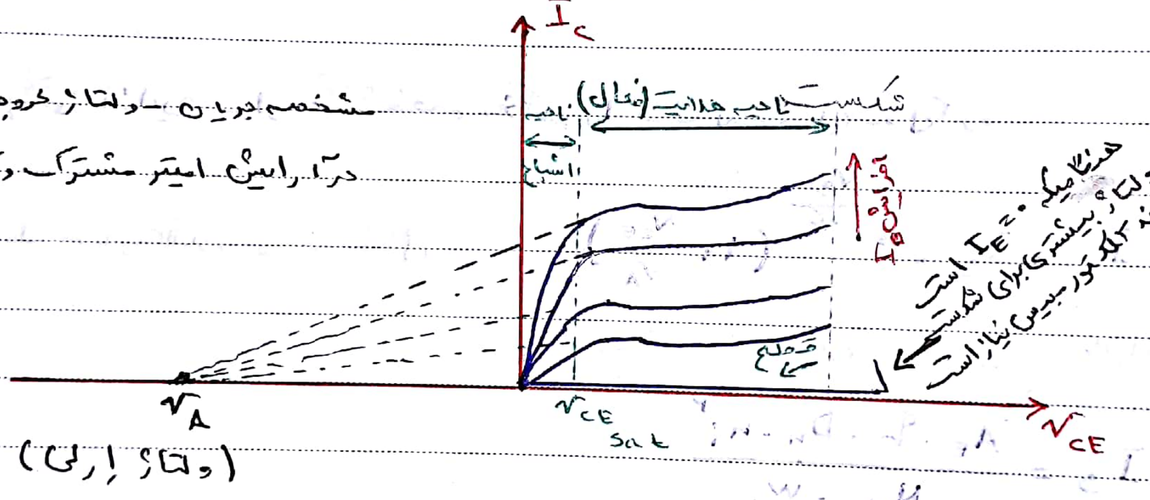
کلکتور بیس دیود است
بیس امیتر
بیس کلکتور معکوس

$y = e^{x} \rightarrow y = 1 + x + \frac{1}{2!}x^2 + \frac{1}{3!}x^3 + \dots$ ($x \rightarrow v_{BE}$)

$x \ll 1$

جریان کلکتور بر حسب ولتاژ بیس - امیتر بر حسب تابع نمایی مربوط می شود.

مشخصه جریان - ولتاژ خروجی در آرایش امیتر مشترک و کلکتور مشترک



مدل ترانزیستور دوقطبی در ناحیه فعال در حالت سیگنال بزرگ چنین خواهد بود:

$$I_s \cdot e^{\frac{v_{BE}}{v_T}} \cdot \left(1 + \frac{v_{CE}}{v_A}\right)$$

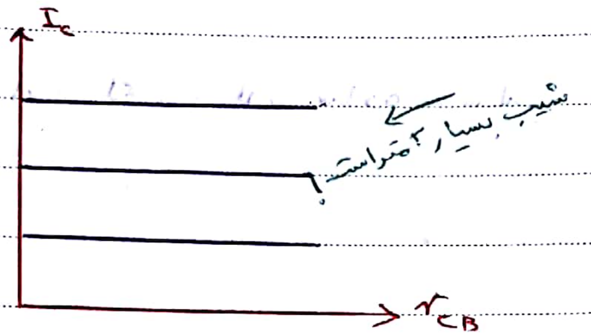
پدیده ارلی

$$I_C = f(v_{BE}, v_{CE})$$

جریان کلکتور در ناحیه فعال تابعی از دو عامل v_{BE} و v_{CE} است.

PAPCO

مشخصه ولتاژ - جریان ترانزیستور دوقطبی در حالت بیس مشترک نیز چنین خواهد بود:



تذکر: اگرچه که ماهیتاً تمامی متغیرهای اساسی در رابطه ولتاژ - جریان ترانزیستور دوقطبی غیرخطی و وابسته به عوامل محیطی چون دما است اما در توصیف ساده می‌توان با چشم پوشی از این موارد، مشخصه مذکور را به قالبی خطی مدل کرد.

رابطه جریان کلکتور در ناحیه فعال:

$$I_C = I_S \cdot e^{\frac{V_{BE}}{V_T}}\left(1+\frac{V_{CE}}{V_A}\right)$$

$$I_S = \frac{A_E \cdot q \cdot D_n \cdot n_i^2}{N_A \cdot W}$$

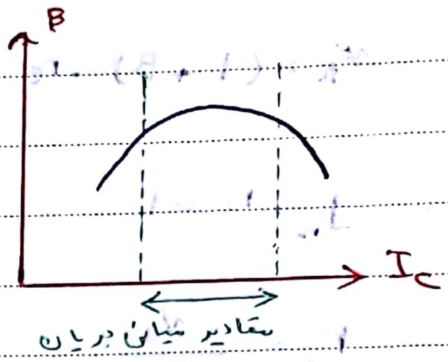
A_E: سطح مقطع امیتر — D_n: نفوذپذیری الکترون در بیس — N_A: ناخالصی در ناحیه بیس — W: عرض ناحیه بیس

$$I_B = I_S \cdot \left(\frac{D_p}{D_n} \cdot \frac{N_A}{N_D} \cdot \frac{W}{L_p} + \frac{1}{2} \cdot \frac{W^2}{D_n \tau}\right) \cdot e^{\frac{V_{BE}}{V_T}}$$

D_p: نفوذپذیری حفره در امیتر — N_A: چگالی ناخالصی در بیس — W: عرض بیس — N_D: چگالی ناخالصی در امیتر — L_p: طول پویش انتشار حفره در امیتر — τ: متوسط زمان بازترکیب

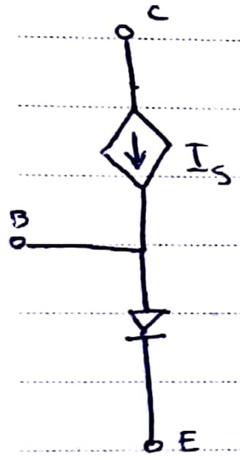
عبارت داخل پرانتز: $\frac{1}{\beta}$

$\Rightarrow I_C \simeq \beta \cdot I_B$



تذکر: رابطه $I_C \simeq \beta \cdot I_B$ فقط به ازای مقادیر میانی جریان برقرار است.

مدل ترانزیستور دوقطبی در حالت سیگنال کوچک:

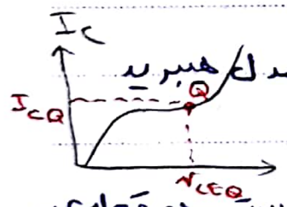


مدل این ترانزیستور در حالت سیگنال بزرگ به قرار شکل مقابل است

لکن می‌توان با فرض تغییرات کوچک ولتاژ بیس-امیتر

(مشهور به سیگنال کوچک) عامل نمایی را به تابعی خطی تقریب زده

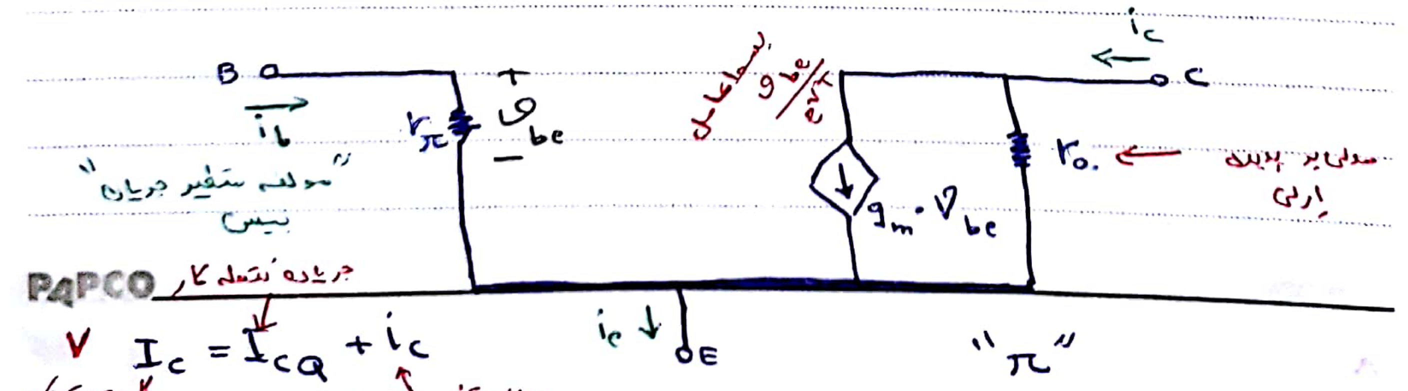
و در نتیجه ترانزیستور دوقطبی را بر اساس عناصر خطی، مدل نمود.



این مدل سازی به دو گونه اصلی محقق می‌شود، الف) مدل پی (π) ب) مدل هیبرید

مدل پی، که نگاهی کلاسیک به توصیف و توسیع رفتار سیگنال بزرگ ترانزیستور دوقطبی به

استناد بسط تیلور عامل نمایی دارد، چنین بیان می‌گردد:



جریان نقطه کار

$I_C = I_{CQ} + i_c$

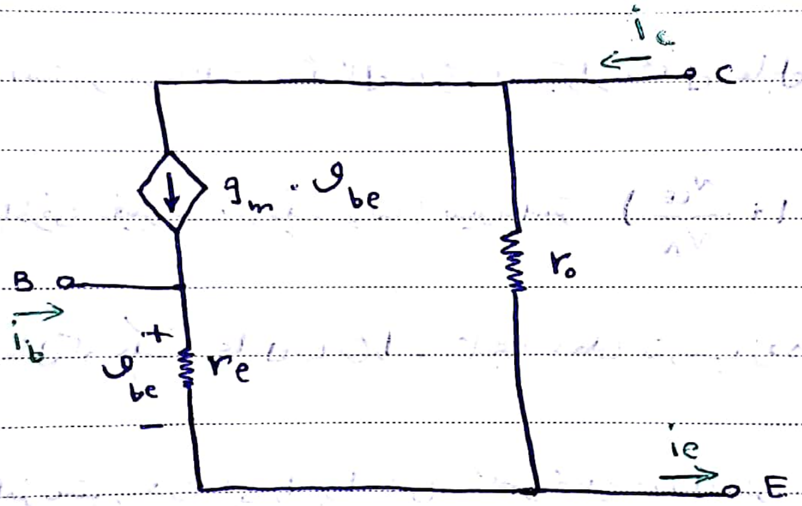
جریان کل کلکتور — مولد متغیر جریان کلکتور

PAPCO
Scanned by CamScanner

Subject:
Date

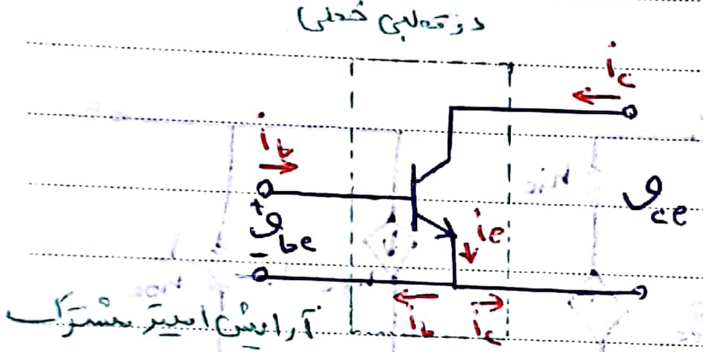
$$\begin{cases} r_\pi = (1+\beta)\cdot r_e \ , \ r_e = \dfrac{V_T}{I_{EQ}} \\ g_m \cdot r_e = 1 \\ r_o = \dfrac{V_A}{I_{CQ}} \end{cases}$$

این مدل به قالب مقابل نیز قابل نمایش است:



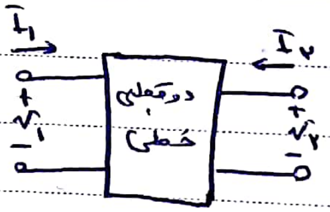
Scanned by CamScanner

تحلیل سیگنال کوچک به استناد مدل هیبرید: راهکار دیگر در توصیف رفتار یک ترانزیستور دوقطبی با فرض سیگنال کوچک (عملکرد خطی) بر پای مدل هیبرید است. در این مدل فرض بر آن است که ترانزیستور مانند دوقطبی خطی رفتار نموده و با استناد مدل هیبرید ارتباط ولتاژ - جریان آن بیان می شود. با عنایت به سه آرایش مختلف، سه مدل قابل تصور است:



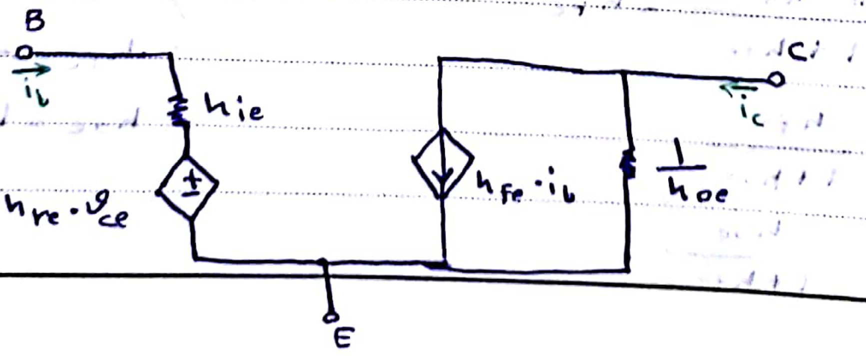
$$\begin{bmatrix} v_{be} \\ i_c \end{bmatrix} = \begin{bmatrix} h_{ie} & h_{re} \\ h_{fe} & h_{oe} \end{bmatrix} \begin{bmatrix} i_b \\ v_{ce} \end{bmatrix}$$

$$\begin{bmatrix} V_1 \\ I_2 \end{bmatrix} = \begin{bmatrix} h_{11} & h_{12} \\ h_{21} & h_{22} \end{bmatrix} \cdot \begin{bmatrix} I_1 \\ V_2 \end{bmatrix}$$



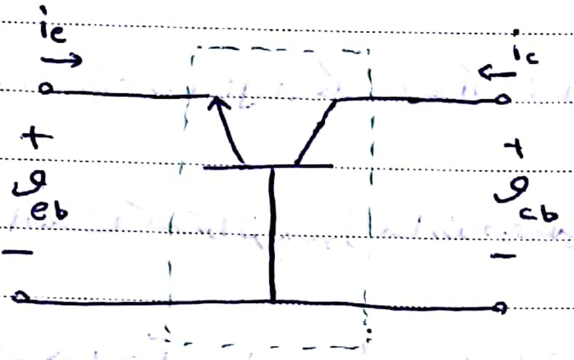
$$h_{ie} = \frac{\partial V_{BE}}{\partial I_{BE}}\Bigg|_{V_{CEQ}=\tau} \quad , \quad h_{re} = \frac{\partial V_{BE}}{\partial V_{CE}}\Bigg|_{I_{BQ}=\tau}$$

$$h_{fe} = \frac{\partial I_c}{\partial I_B}\Bigg|_{V_{CEQ}=\tau} \quad , \quad h_{oe} = \frac{\partial I_c}{\partial V_{CE}}\Bigg|_{I_{BQ}=\tau}$$

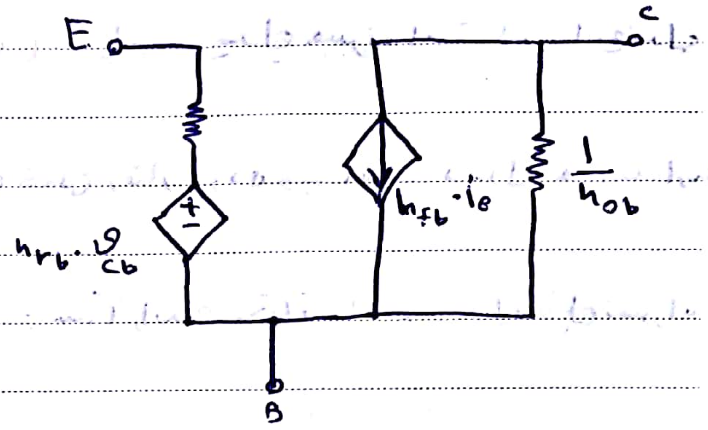


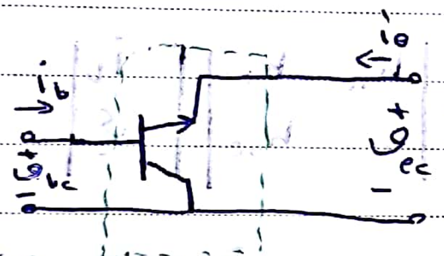
Scanned by CamScanner

این روند بر دو آرایش دیگر نیز قابل تصور است:

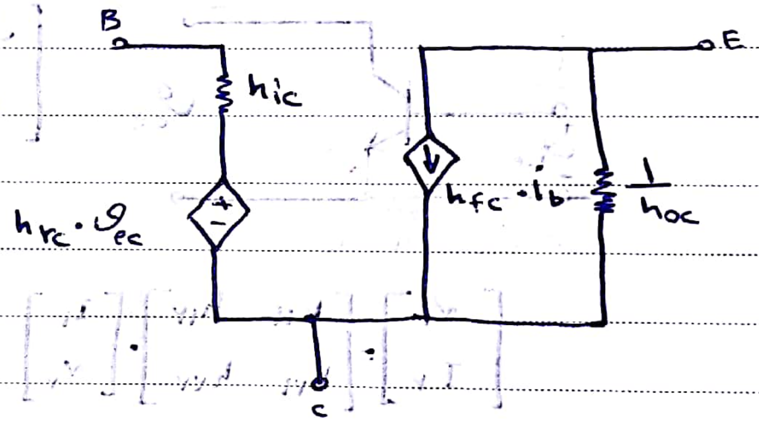


آرایش بیس مشترک





آرایش کلکتور مشترک



تذکر: معمولاً متغیر های هیبرید آرایش بیس مشترک و کلکتور مشترک را بر اساس متغیرهای هیبرید آرایش امیتر مشترک بیان می نماید.

$$h_{ib} = \frac{h_{ie}}{1+h_{fe}}$$

$$h_{rb} = \frac{h_{ie} \cdot h_{oe}}{1+h_{fe}} - h_{re}$$

$$h_{fb} = -\frac{h_{fe}}{1+h_{fe}}$$

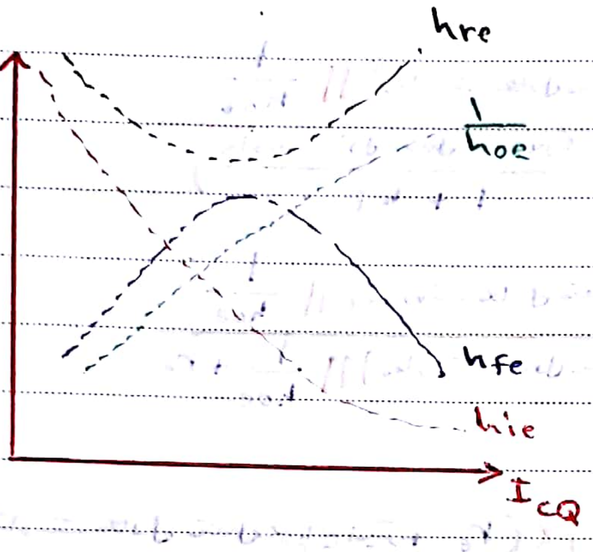
$$h_{ob} = \frac{h_{oe}}{1+h_{fe}}$$

$$\begin{cases} h_{ic} = h_{ie} \\ h_{rc} = 1 \\ h_{fc} = -(1+h_{fe}) \\ h_{oc} = h_{oe} \end{cases}$$

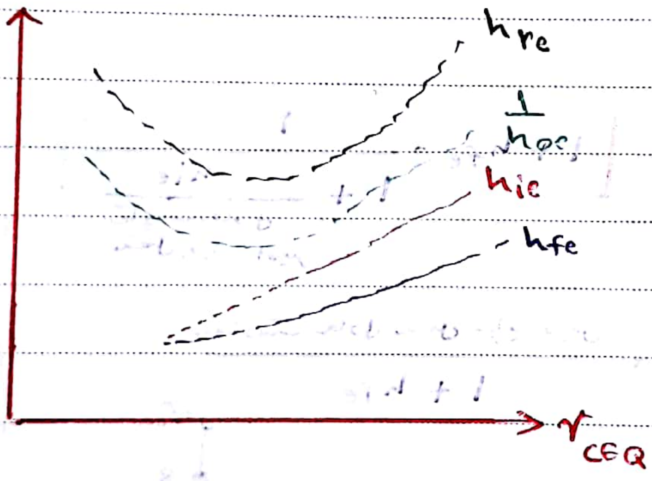
PAPCO

Scanned by CamScanner

تذکر: پارامترهای مدل هیبرید با جریان نقطه کار، ولتاژ نقطه کار، و همچنین دمای محیط تغییر خواهند کرد.



← با افزایش دما تمامی متغیرها افزایش خواهند یافت.



$$\frac{1}{h_{oe}} = r_o$$

ج) برآورد بدون ملاحظه مدل ترانزیستور: راهکار دیگر در محاسبه کمیت‌های الکتریکی یک مدار الکترونیکی مشتمل بر ترانزیستورهای دوقطبی، برآورد بدون درج مدار معادل‌های مربوط است. این ترفند در تحلیل مدارهای الکترونیکی مجتمع و یا هنگام طراحی کارآمد خواهد بود.

کافی است نکات ذیل را به خاطر سپرد:

Scanned by CamScanner

Subject:
Date

$$\frac{\text{دامنه ولتاژ کلکتور}}{\text{دامنه ولتاژ بیس}} \simeq - \frac{(\text{مقاومت معادل متصل به کلکتور}) \parallel \frac{1}{h_{oe}}}{r_e + (\text{مقاومت معادل متصل به پایه امیتر})}$$

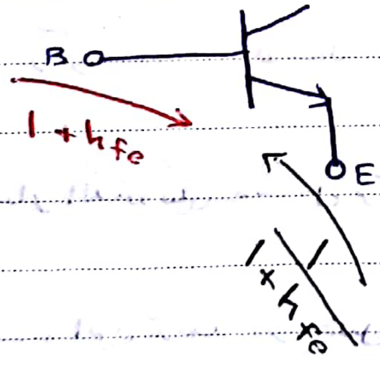
$$\frac{\text{دامنه ولتاژ کلکتور}}{\text{دامنه ولتاژ امیتر}} \simeq + \frac{(\text{مقاومت معادل متصل به کلکتور}) \parallel \frac{1}{h_{ob}}}{r_e + \left(\frac{\text{مقاومت معادل متصل به بیس}}{1 + h_{fe}}\right)}$$

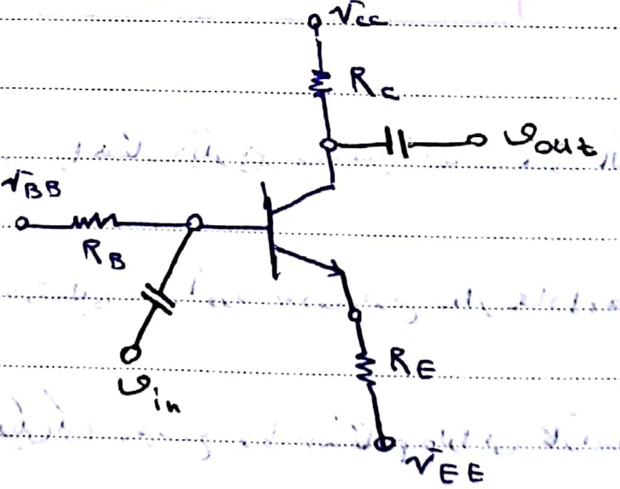
$$\frac{\text{دامنه ولتاژ امیتر}}{\text{دامنه ولتاژ بیس}} \simeq + \frac{(\text{مقاومت معادل متصل به امیتر}) \parallel \frac{1}{h_{oe}}}{(\text{مقاومت معادل متصل به امیتر}) \parallel \frac{1}{h_{oe}} + r_e}$$

$$\text{مقاومت معادل دیده شده از محل پایه بیس} \simeq (1 + h_{fe}) \times (r_e + \text{مقاومت معادل متصل به پایه امیتر})$$

$$\text{مقاومت معادل دیده شده از محل پایه کلکتور} \simeq \frac{1}{h_{oe}} \left[1 + h_{fe} \cdot \frac{1}{1 + \frac{h_{ie}}{\text{مقاومت معادل متصل به پایه امیتر}}} \right]$$

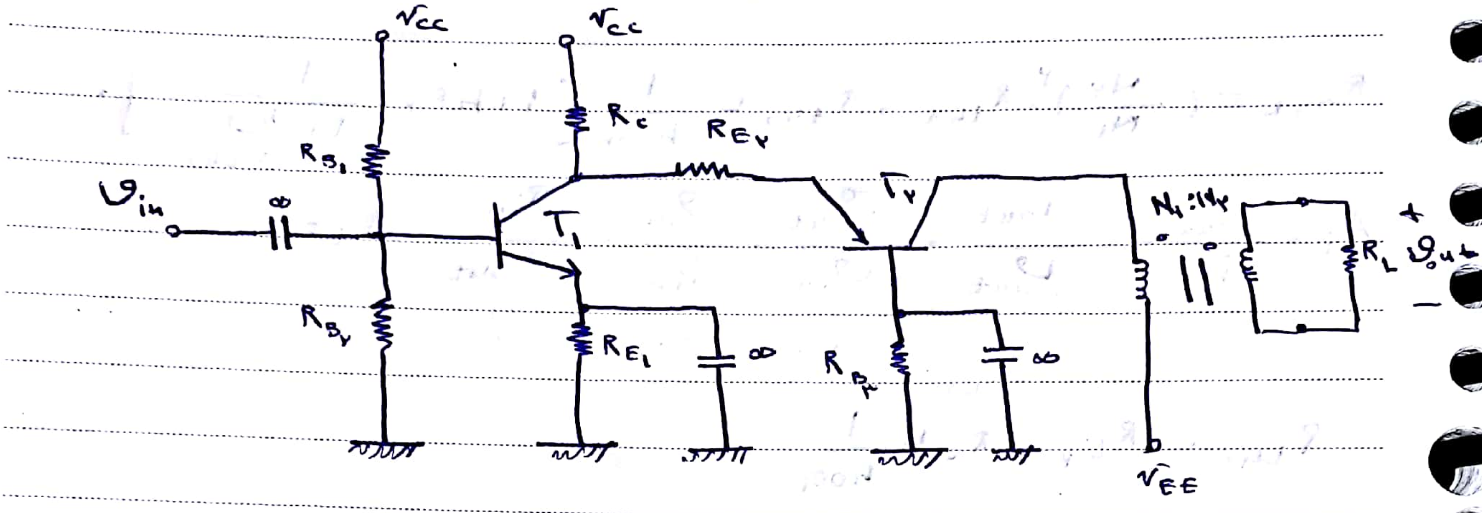
$$\text{مقاومت معادل دیده شده از محل پایه امیتر} \simeq r_e + \frac{\text{مقاومت معادل متصل به پایه بیس}}{1 + h_{fe}}$$



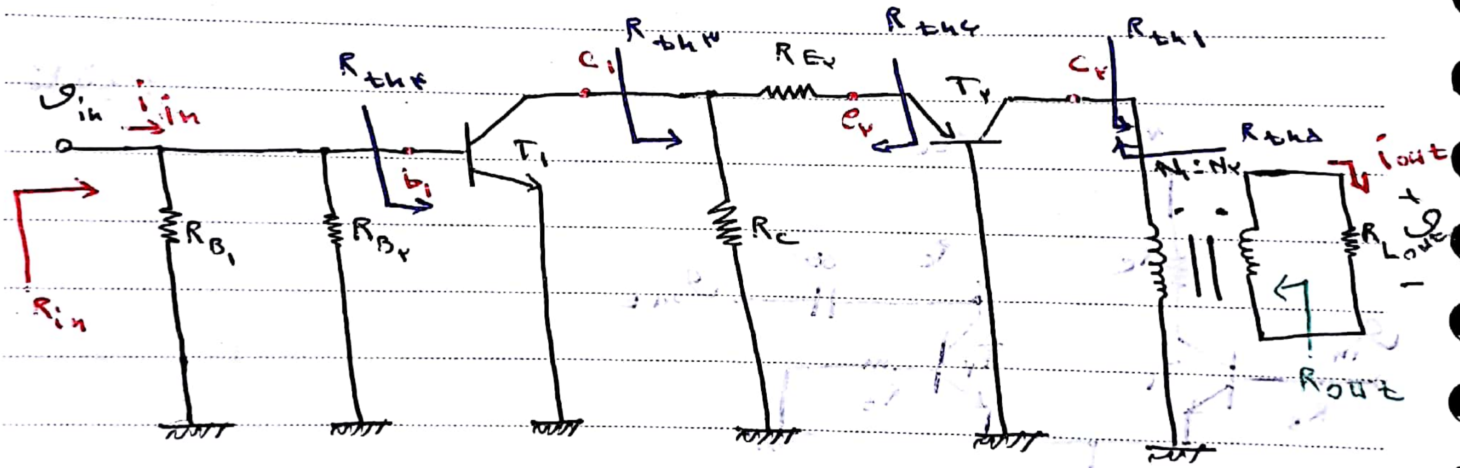


Subject:
Date

مثال) در مدار مقابل بهره ولتاژ، بهره جریان، مقاومت ورودی و مقاومت خروجی را محاسبه نمائید:



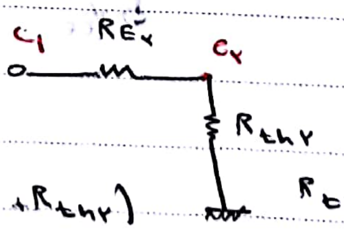
حل: مدار معادل در حالت ac چنین خواهد بود:



$$A_v = \frac{v_{out}}{v_{in}} = \frac{v_{out}}{v_{c2}} \cdot \frac{v_{c2}}{v_{e2}} \cdot \frac{v_{e2}}{v_{c1}} \cdot \frac{v_{c1}}{v_{b1}}$$

$$\frac{v_{out}}{v_{c2}} = \frac{N_2}{N_1} \;,\; \frac{v_{c2}}{v_{e2}} \simeq + \frac{R_{th1} \parallel \frac{1}{h_{ob}}}{r_{e2}} \;,\; R_{th1} = \left(\frac{N_1}{N_2}\right)^2 \cdot R_L$$

$$\frac{v_{e2}}{v_{c1}} \simeq \frac{R_{th2}}{R_{E2} + R_{th2}} = \frac{r_{e2}}{R_{E2} + r_{e2}}$$



$R_{th2} = r_{e2}$

$$\frac{v_{c1}}{v_{b1}} \simeq - \frac{R_{th3} \parallel \frac{1}{h_{oe1}}}{r_{e1}} \;,\; R_{th3} = R_c \parallel (R_{E2} + R_{th2})$$

Subject:
Date

$R_{in} \simeq R_{B_1} \| R_{B_2} \| R_{th_1}$, $R_{th_1} \simeq (1+h_{fe_1}) \cdot r_{e_1} = h_{ie_1}$

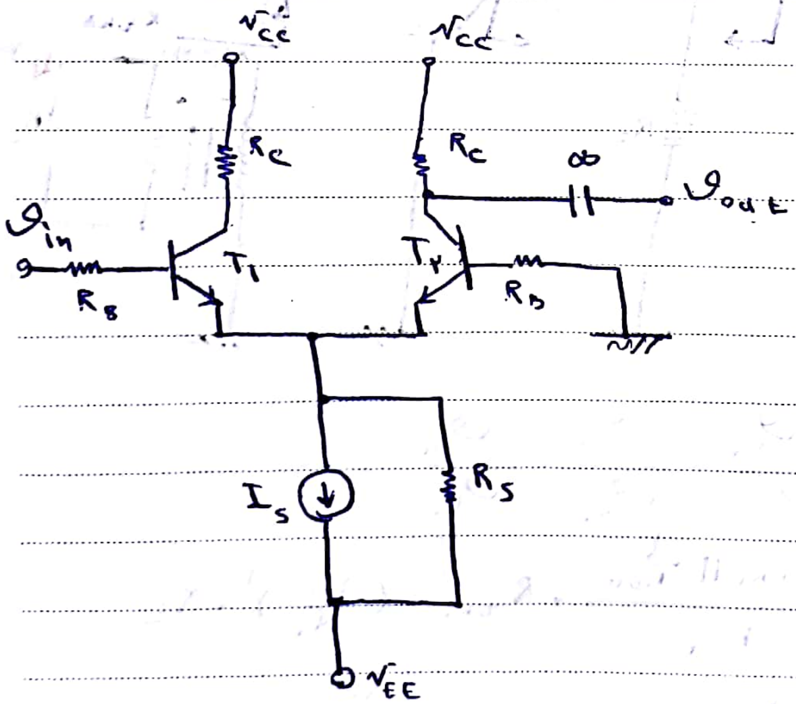
$R_{out} \simeq \left(\frac{N_2}{N_1}\right)^2 \cdot R_{th_2}$, $R_{th_2} \simeq \frac{1}{h_{oe2}}\left[1+h_{fe2} \cdot \frac{1}{1+\frac{h_{ie2}}{R_{th_2}}}\right]$

$A_i = \frac{i_{out}}{i_{in}} = \underbrace{\frac{i_{out}}{v_{out}}}_{\frac{1}{R_{out}}} \cdot \underbrace{\frac{v_{out}}{v_{in}}}_{A_v} \cdot \underbrace{\frac{v_{in}}{i_{in}}}_{R_{in}} = \frac{R_{in}}{R_{out}} \cdot A_v$

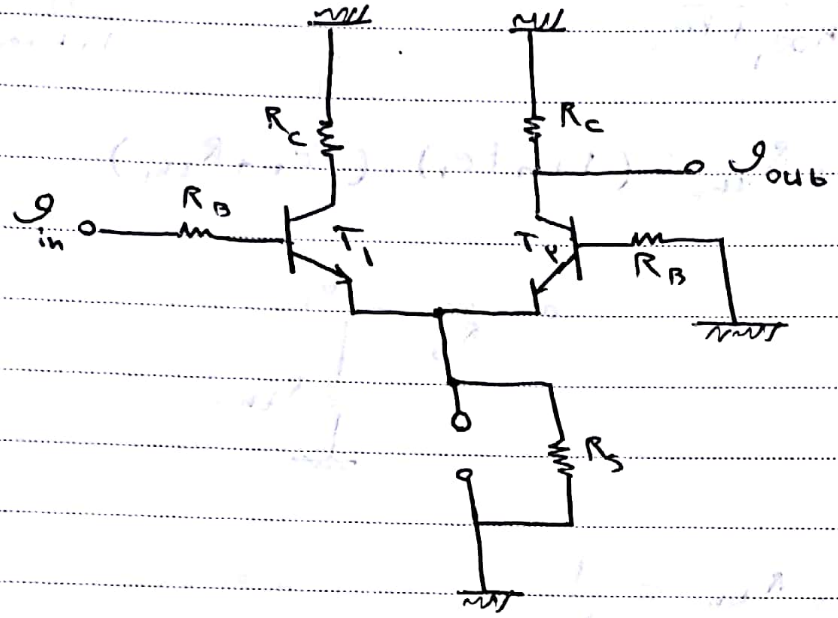
$R_{th_2} \simeq R_{E_2} + R_{C} \| \frac{1}{h_{oe_1}}$

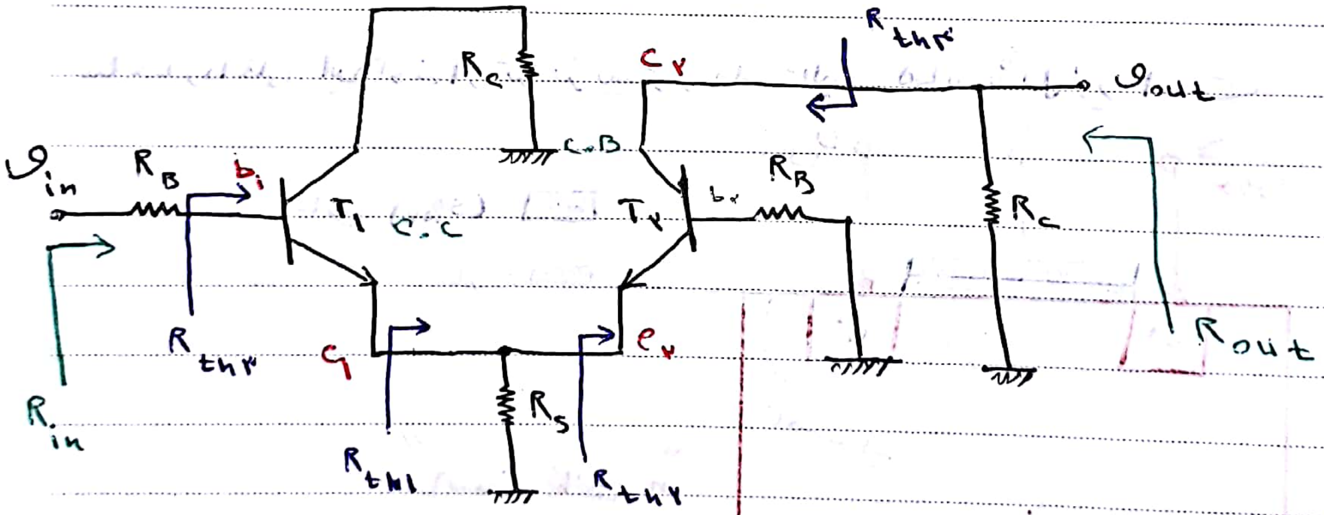
مثال) درمدار مقابل بهره ولتاژ، بهره جریان، مقاومت ورودی، مقاومت خروجی را محاسبه

نمائید:



حل: مدار معادل در حالت ac چنین خواهد بود:





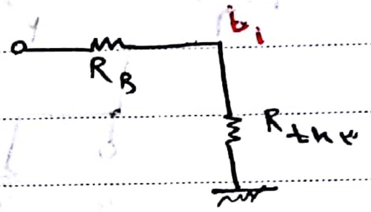
$$A_v = \frac{v_{out}}{v_{in}} = \frac{v_{c2}}{v_{e2}} \cdot \frac{v_{e1}}{v_{b1}} \cdot \frac{v_{b1}}{v_{in}}$$

$$\frac{v_{c2}}{v_{e2}} \simeq + \frac{R_C \parallel \frac{1}{h_{ob2}}}{r_{e2} + \frac{R_B}{1+h_{fe2}}}$$

Scanned by CamScanner

$$\frac{v_{e_1}}{v_{b_1}} \simeq + \frac{R_{th_1} \,\|\, \frac{1}{h_{oe_1}}}{R_{th_1} \,\|\, \frac{1}{h_{oe_1}} + r_{e_1}} \quad , R_{th} = R_S \,\|\, R_{th_2} \quad , R_{th_2} \simeq r_{e_2} + \frac{R_B}{1+h_{fe_2}}$$

$$\frac{v_{b_1}}{v_{in}} = \frac{R_{th_3}}{R_{th_3} + R_B} \quad , R_{th_3} \simeq (1+h_{fe_1}) \cdot (r_{e_1} + R_{th_1})$$

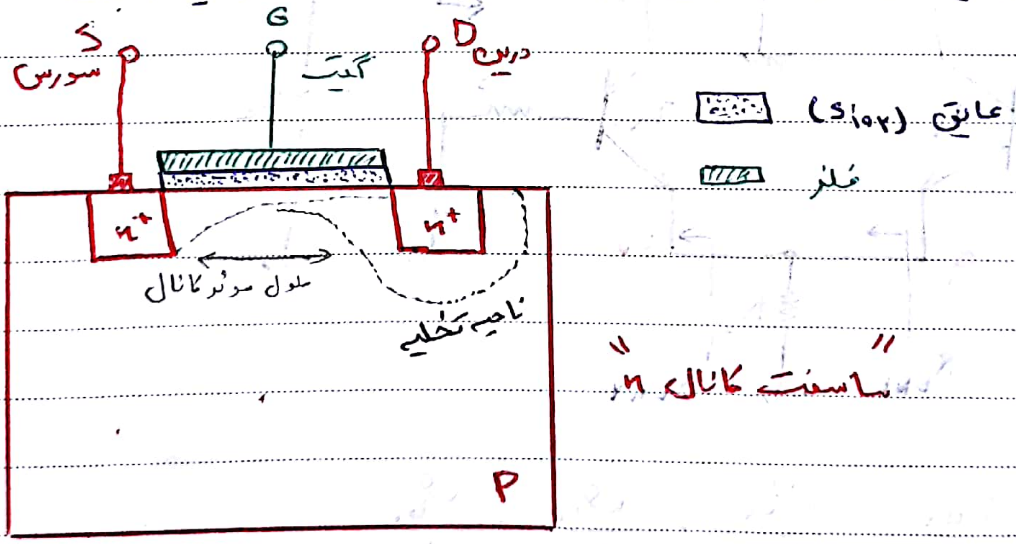


$$R_{in} \simeq R_B + R_{th_3}$$

$$R_{out} \simeq R_C \,\|\, R_{th_4} \quad , R_{th_4} \simeq \frac{1}{h_{ob_2}}$$

* ترانزیستور های خانواده ماسفت:

ساختار داخلی این گونه از ترانزیستور ها به مانند شکل زیر است.



"ماسفت کانال n"

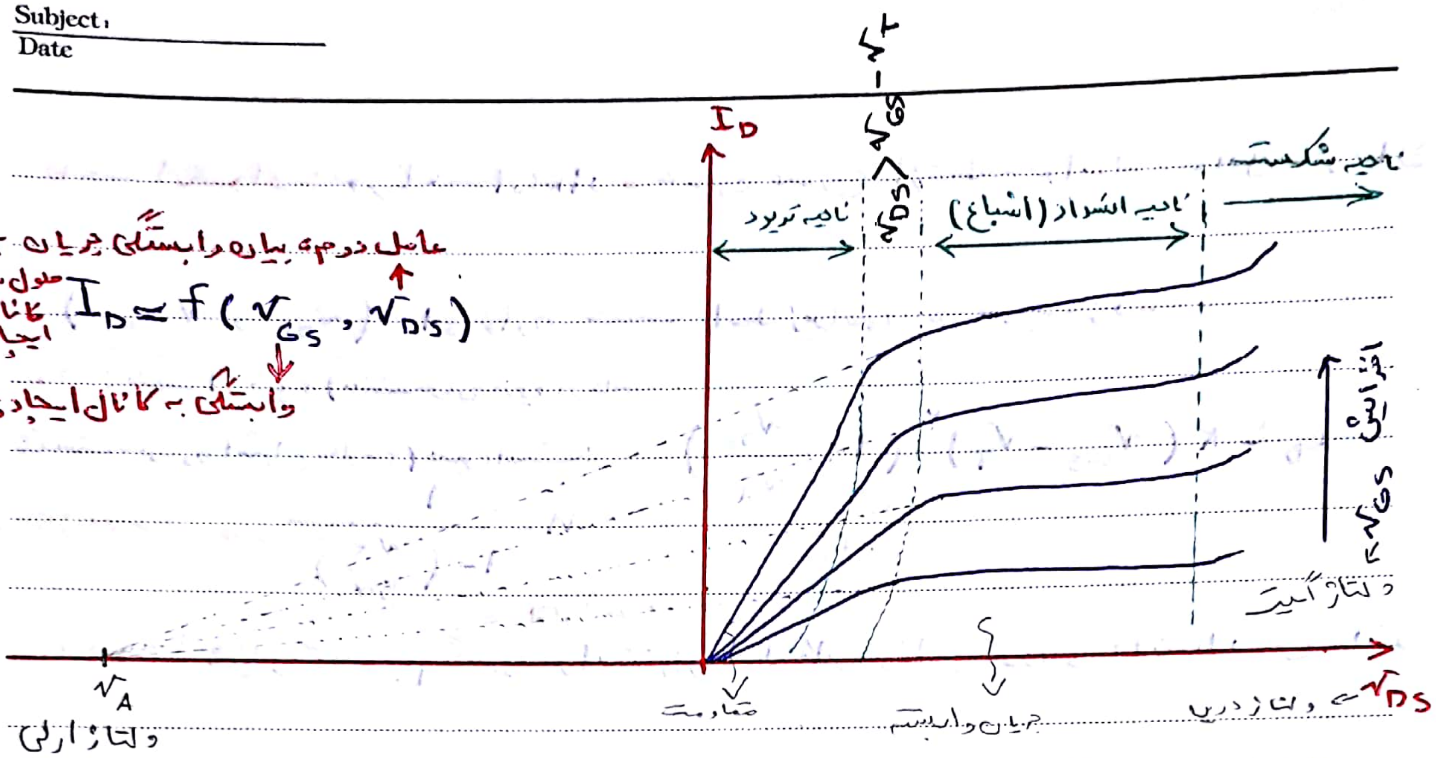
مشخصه جریان درین براساس ولتاژ درین - سورس نیز تقریباً بدین شکل است:

Subject:
Date

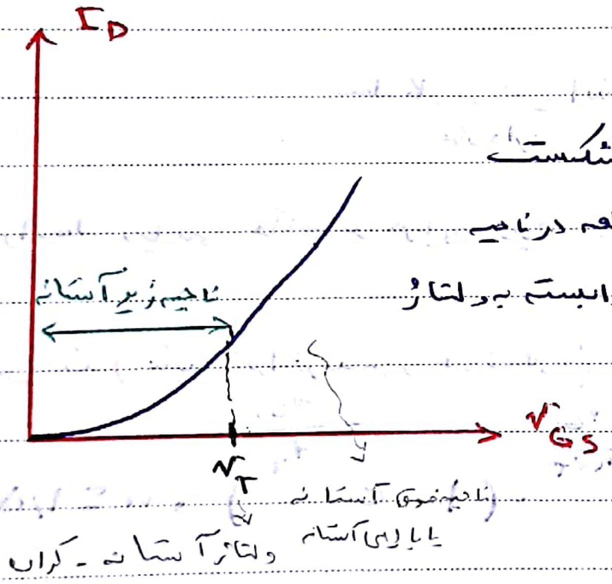
عامل دوم و پیاده وابستگی جریان ← طول موثر کانال ایجادی

$I_D \simeq f(V_{GS}, V_{DS})$

وابستگی به کانال ایجادی

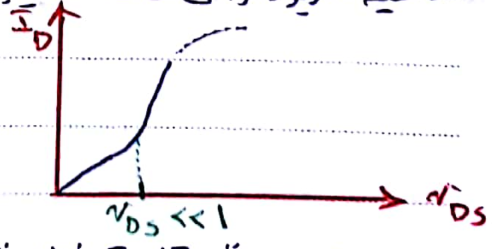


و مشخصه جریان درین بر حسب V_{GS} نیز به قالب عمومی ذیل خواهد بود:



در بین نواحی سه گانه ترایود، انسداد و شکست تنها می توان انتظار داشت که این قطعه در ناحیه انسداد رفتاری مانند یک منبع جریان وابسته به ولتاژ گیت داشته باشد.

ناحیه ترایود: مدل جریان درین بر اساس دو عامل ولتاژ گیت و ولتاژ درین در ناحیه ترایود را می توان تقریباً به قالب رابطه ریاضی زیر بیان نمود:



$$I_D = k'\left[(V_{GS} - V_T)\cdot V_{DS} + \frac{V_{DS}^2}{2}\right]$$

ولتاژ آستانه (V_T)

اگر $V_{DS} \ll 1$ → $I_D \equiv (V_{GS} - V_T)\cdot V_{DS}$ → قطعه مانند مقاومت خطی رفتار می کند.

Subject:
Date

ناحیه انسداد: در ناحیه انسداد، جریان عبوری از قطعه بر اساس عوامل موثر بر آن

(V_{DS} و V_{GS}) را می‌توان حسب رابطه ریاضی زیر تقریب زد.

$$I_D \simeq K(V_{GS}-V_T)^2 \cdot \left(1+\frac{V_{DS}}{V_A}\right)$$

پدیده ارلی

تذکر: ضریب ازدیاد (نسبت جریان درین در حالت شکست به جریان اشباع معکوس) چنین است:

$$M = \frac{1}{1-\left(\frac{V_R}{BV}\right)}$$

ولتاژ معکوس

ولتاژ شکست

تذکر: معیار تصمیم گیری بر استقرار نقطه کار در ناحیه ترود و یا انسداد می‌تواند

قیاس و لتاژ درین - سورس با اختلاف ولتاژ گیت - سورس و آستانه باشد.

$V_{DS} > V_{GS} - V_T \Rightarrow$ نقطه کار در ناحیه انسداد قرار دارد.

تذکر: رابطه ریاضی حاکم بر جریان درین در ناحیه زیر آستانه از قالب نمایی

تبعیت می‌کند (شبیه ترانزیستور دو قطبی)

در ناحیه زیر آستانه $\longrightarrow$ $I_D \simeq K'' \cdot e^{\frac{V_{GS}}{nV_T}} \cdot \left(1-e^{-\frac{V_{DS}}{V_T}}\right), \; n \simeq 1/5$

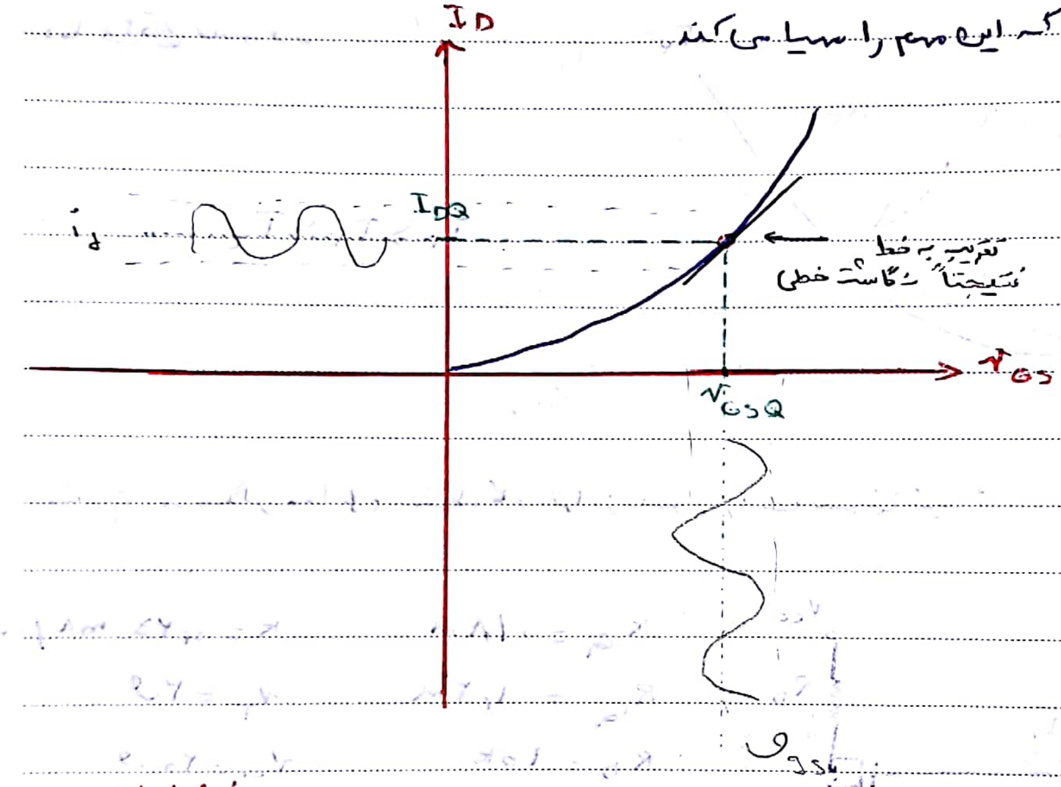
تذکر: با عنایت به ماهیت جریان درین در ترانزیستور ماسفت (تابع مرتبه دوم)

می‌توان انتظار داشت که رفتار غیر خطی در این گونه نسبت به ترانزیستورهای دوقطبی

(تابع نمایی) کمتر باشد.

Scanned by CamScanner

چنانچه هدف از بکارگیری ترانزیستور ماسفت، طراحی تقویت کننده باشد لازم است تا آن را در ناحیه اشباع قرار داد. بنابراین اولین گام در طراحی یک تقویت کننده طراحی مدار تغذیه بگونه‌ای است که این مهم را مهیا می‌کند

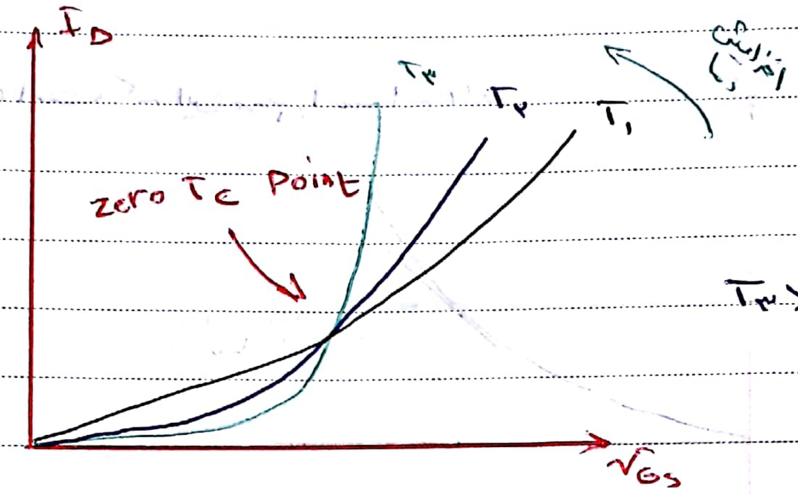


درصورت رفتار خطی → $i_d = v_{gs}$

از آنجا که برای برقراری کانال و هدایت جریان لازم است تا ولتاژی بیش از مقدار آستانه (V_T) به گیت اعمال شود (در ماسفت‌های گونه افزایشی) لذا طراحی مدار تغذیه آن بسیار ساده خواهد بود کافی است ولتاژی بیش از این مقدار بر پایه گیت فراهم آید اما با توجه به اینکه با افزایش دما ضریب k و همچنین ولتاژ آستانه کاهش

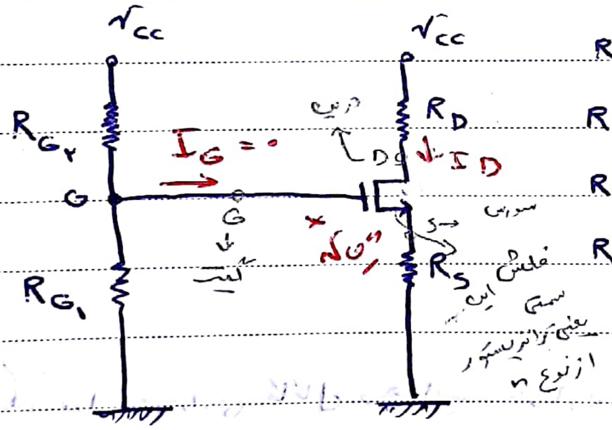
می یابند (ولتاژ آستانه با افزایش هر درجه دمای محیط حدود ۲٫۵ mV کاهش می‌یابد)

بنابراین برقراری نقطه کار باید بگونه‌ای باشد که نقطه کار تحت تأثیر عوامل خارجی خصوصاً دما واقع نشود.



$T_3 > T_2 > T_1$

مثال: در مدار مقابل نقطه کار ترانزیستور را محاسبه نمائید:



$R_{G_1} = 0.8M$ $\quad K = 0.25\ mA/V^2$

$R_{G_2} = 1.2M$ $\quad V_T = 2V$

$R_D = 10k$ $\quad V_{CC} = 20V$

$R_S = 6k$

حل:

$$I_G = 0 \Rightarrow V_G = \frac{R_{G_1}}{R_{G_1} + R_{G_2}} \times V_{CC} = \frac{0.8\times10^6}{0.8\times10^6 + 1.2\times10^6} \times 20 = 8V$$

اگر فرض کنیم که نقطه کار ترانزیستور در ناحیه اشباع واقع شده باشد در اینصورت رابطه

بین جریان درین و ولتاژ گیت سورس چنین خواهد بود:

$I_D = K(V_{GS} - V_T)^2 \Rightarrow I_D = 0.125 \times 10^{-3} (V_{GS} - 2)^2$ (I)

از طرفی: $V_G = V_{GS} + R_S \cdot I_D \Rightarrow 8 = V_{GS} + 4 \times 10^{3} \times I_D$ (II)

با توجه به دو رابطه‌ی شماره (I) و (II) هم اکنون می‌توان دو متغیر مجهول V_{GS} و I_D را محاسبه نمود.

$\xrightarrow{\text{ترکیب روابط (I), (II)}} 8 = V_{GS} + (V_{GS} - 2)^2 \Rightarrow \begin{cases} V_{GS} = 4V \\ V_{GS} = -1V \end{cases}$ ← غ.ق.ق

$V_{GS} = 4V \xrightarrow{\text{با توجه به رابطه II}} 8 = 4 + 4 \times 10^{3} \times I_D \Rightarrow I_D = 1 \times 10^{-3} A = 1mA$

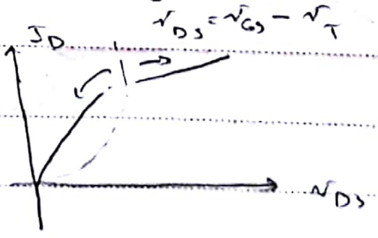
حال باید صحت فرض اشباع را بررسی کنیم. شرط گذر از ناحیه‌ی ترایود و ورود به ناحیه‌ی اشباع برقراری رابطه‌ی زیر است:

$V_{DS} \overset{?}{>} V_{GS} - V_T \quad , \quad -V_{CC} + R_D \cdot I_D + V_{DS} + R_S I_D = 0 \Rightarrow V_{DS} = 6V$

$6 \overset{?}{>} 4 - 2$

پس فرض اشباع نیز صحیح بود و در نتیجه نقطه کار چنین خواهد بود:

$Q: \begin{cases} V_{DS} = 6V \\ I_D = 1mA \end{cases}$

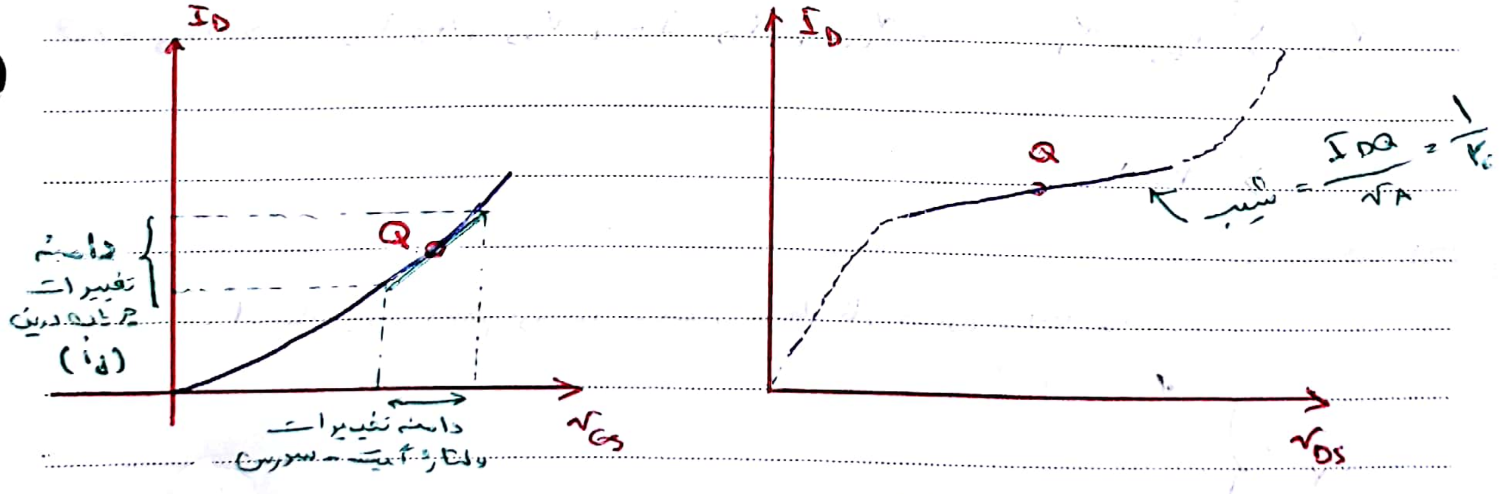


Scanned by CamScanner

Subject:
Date

تذکر: در این مثال ایجاد ولتاژ ثابت و اعمال آن بر پایه گیت مستلزم تقسیم ولتاژ بین دو مقاومت R محقق شد. به آسانی برقراری جریان بین درین و سورس بواسطه اعمال ولتاژ ثابت بر پایه گیت که به روش های دیگر مهیا شده باشد نیز امکان پذیر است.

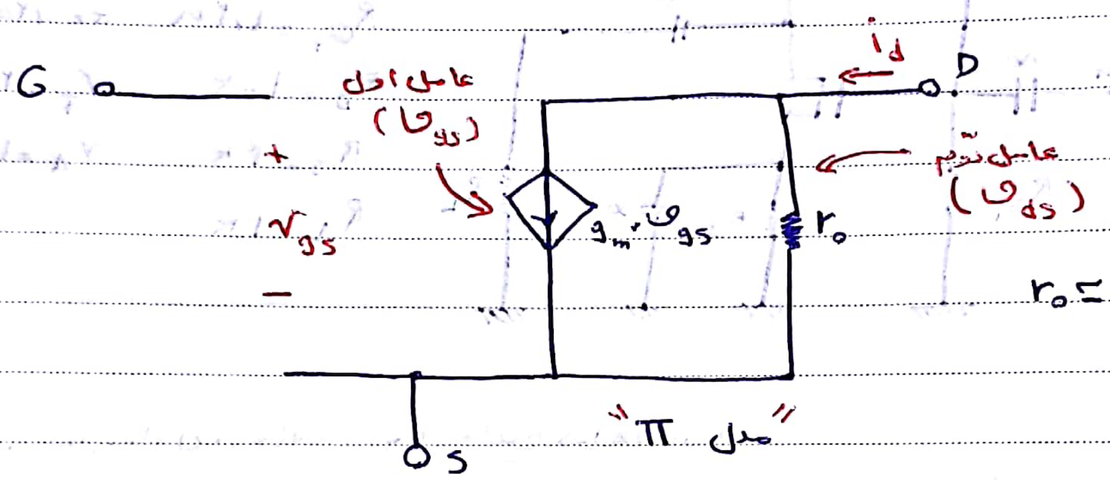
* مدل ترانزیستور ماسفت در حالت سیگنال کوچک: چنانچه هدف، طراحی تقویت کننده باشد لازم است تا پس از آنکه نقطه کار ترانزیستور در ناحیه اشباع واقع شد، سیگنال ورودی موجب تغییرات نقطه کار شده و متعاقب آن تغییرات جریان درین که وابسته به این تغییرات است را دریافت نمائیم. چنانچه تغییرات ولتاژ گیت به قدری کوچک باشد که بتوان در آن محدوده، تغییرات جریان درین بر حسب ولتاژ گیت را خطی فرض کرد در این صورت می توان برای توصیف این وابستگی از یک مدل خطی بهره جست.



$$i_d = f(v_{gs}, v_{ds})$$

$$I_D = K\,(v_{GS} - V_T)\,.\,\left(1 + \frac{v_{DS}}{V_A}\right) \rightarrow \left.\frac{\partial I_D}{\partial v_{GS}}\right|_{v_{DS} = c} = \underbrace{2K\,(v_{GSQ} - V_T)}_{g_m}$$

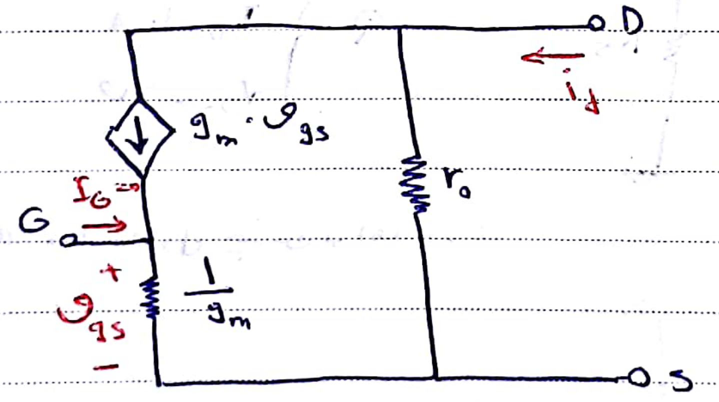
بنابراین مدل ماسفت در حالت سیگنال کوچک چنین خواهد بود (مدل مقاومتی) :



$$r_o = \frac{V_A}{I_{DQ}}$$

مدل "π"

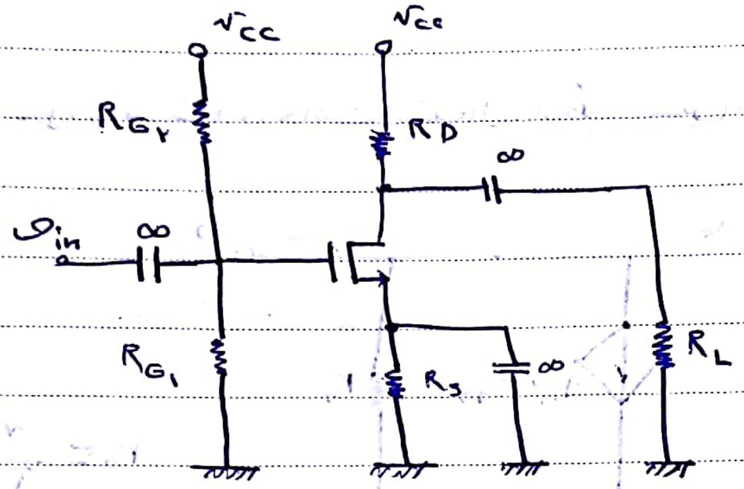
مدل فوق چنین قابل بیان است :



مدل "T"

Subject:
Date

مثال : در مدار مقابل بهره ولتاژ ، مقاومت ورودی ، مقاومت خروجی و بهره جریان را محاسبه نمائید :



$R_{G_1} = 0/8M$ $\quad V_{cc} = 20v$

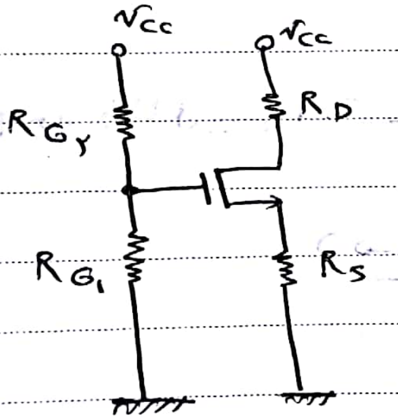
$R_{G_2} = 1/2M$ $\quad k = 0/25 mA/v^2$

$R_D = 10k$ $\quad V_T = 2v$

$R_S = 4k$ $\quad V_A = 100v$

$R_L = 1k$

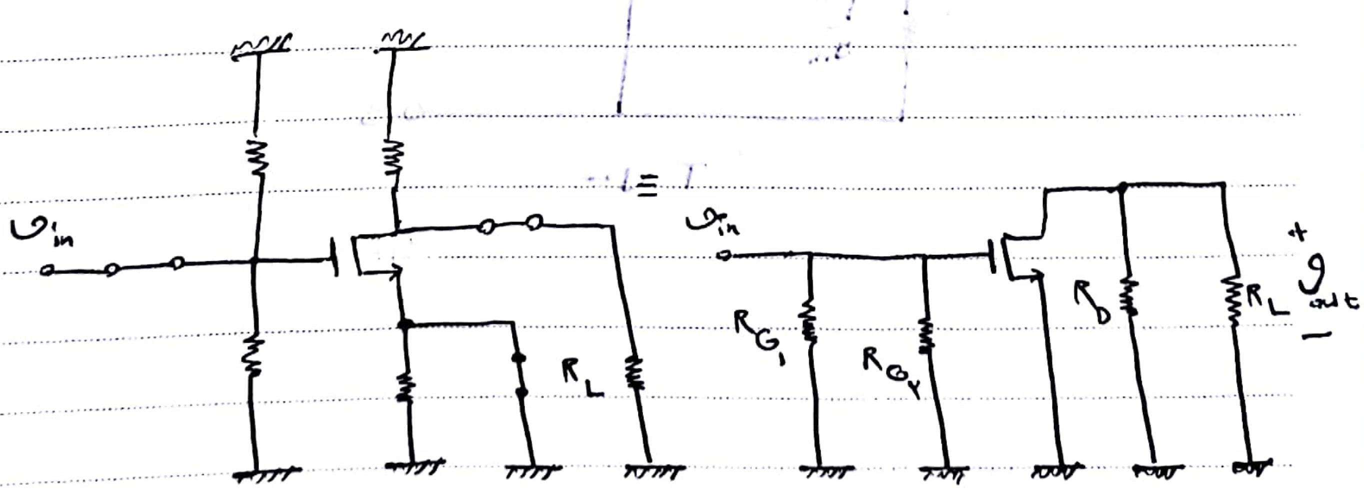
حل : مدار معادل در حالت dc چنین خواهد بود :



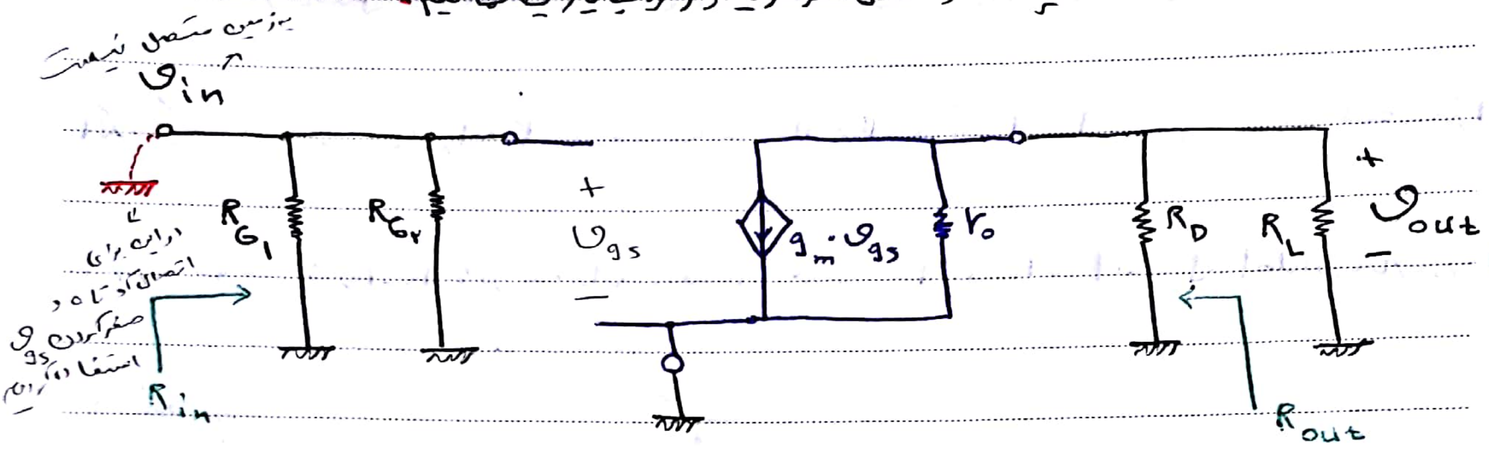
که در مثال قبل تحلیل شده و نقطه کار چنین محاسبه می شود :

$$Q = \begin{cases} I_D = 1mA \\ V_{DS} = 6v \end{cases}$$

در حالت ac مدار معادل چنین خواهد بود :



اگر با فرض سیگنال کوچک مدار معادل ترانزیستور را جایگزین نمائیم:



$$A_v = \frac{v_{out}}{v_{in}} = \frac{-g_m \cdot v_{gs} \cdot (R_L \| R_D \| r_o)}{v_{gs}} = -g_m \cdot (R_L \| R_D \| r_o)$$

$$\simeq -g_m \cdot R_L \simeq -1$$

$$g_m = 2K(V_{GS} - V_T) = 2 \times 0.125 \times 10^{-3}(4-2) = 10^{-3} \ mA/V, \quad r_o = \frac{V_A}{I_{DQ}} = \frac{100}{1 \times 10^{-3}} = 100k$$

$R_{in} = R_{G_1} \| R_{G_2} \simeq 0.5M$, $v_{in} = 0$ ⟵ با فرض غیرفعال کردن v_{in} در محاسبه مقاومت خروجی

$\Rightarrow v_{gs} = 0$

$$\Rightarrow R_{out} = R_D \| r_o \simeq R_D = 10k$$

$$A_i = \frac{i_{out}}{i_{in}} = \frac{\frac{v_{out}}{R_L}}{\frac{v_{in}}{R_{in}}} = \frac{v_{out}}{v_{in}} \cdot \frac{R_{in}}{R_L}$$

تذکر: در تحلیل تقویت کننده های ماسفت لزوماً درج مدار معادل و محاسبه کمیت های الکتریکی مدنظر تنها راهکار نیست که ملاحظه هریک از ترانزیستورها به قالب مجزا و بهره جویی از روابط زیر می تواند روشی از جهت برآورد توابع انتقال اصلی در مدار مربوطه باشد.

$$\frac{\text{ولتاژ درین}}{\text{ولتاژ گیت}} \simeq -\frac{(\text{مقاومت خروجی ماسفت}) \parallel (\text{مقاومت معادل متصل به درین})}{\frac{1}{g_m} + (\text{مقاومت معادل متصل به سورس})}$$

$$\frac{\text{ولتاژ سورس}}{\text{ولتاژ گیت}} \simeq +\frac{(\text{مقاومت خروجی ماسفت}) \parallel (\text{مقاومت معادل متصل به سورس})}{\frac{1}{g_m} + (\text{مقاومت خروجی ماسفت}) \parallel (\text{مقاومت معادل متصل به سورس})}$$

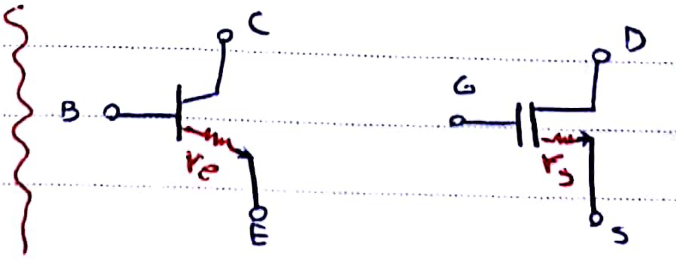
$$\frac{\text{ولتاژ درین}}{\text{ولتاژ سورس}} \simeq +\frac{(\text{مقاومت خروجی ماسفت}) \parallel (\text{مقاومت معادل متصل به درین})}{\frac{1}{g_m}}$$

مقاومت معادل دیده شده از پایه گیت $= \infty$

مقاومت معادل دیده شده از پایه درین $\simeq$ مقاومت خروجی ماسفت $+ (1+\mu) \times$ (مقاومت معادل متصل به سورس)

$$\text{مقاومت معادل دیده شده از پایه سورس} \simeq \frac{(\text{مقاومت معادل متصل به درین}) + (\text{مقاومت خروجی ماسفت})}{1+\mu}$$

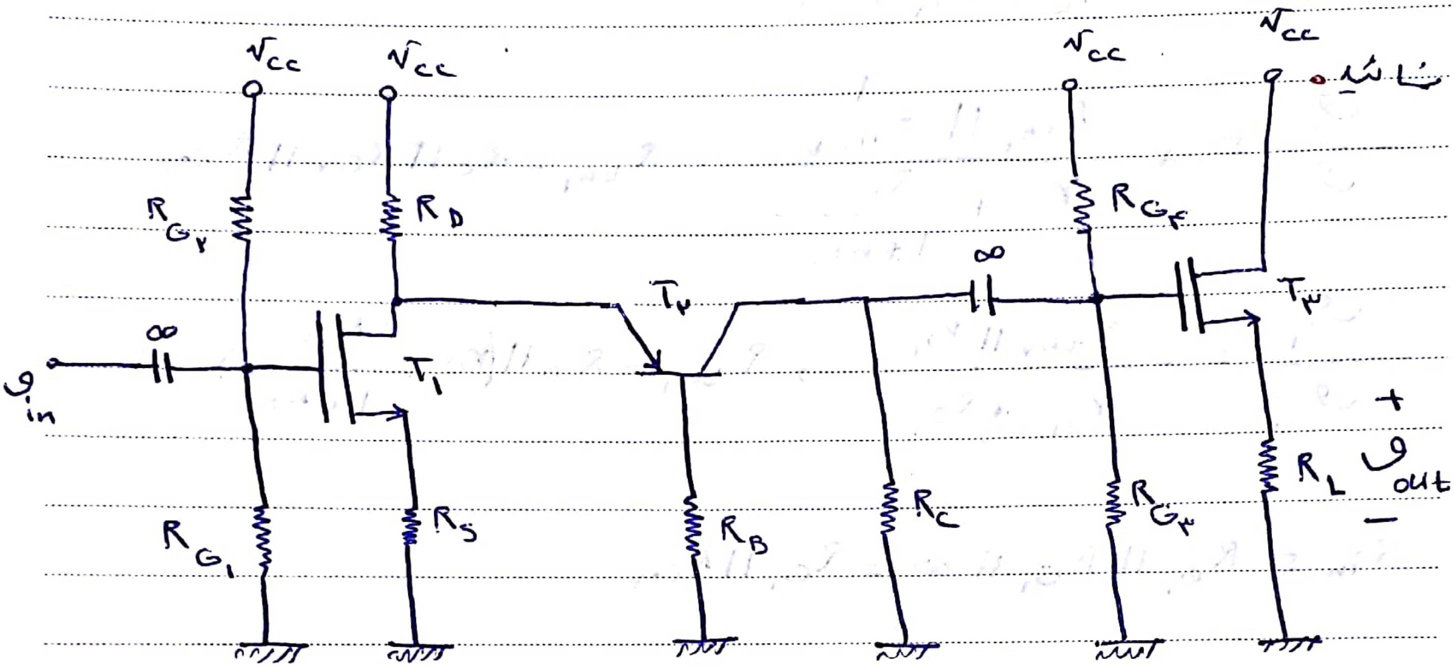
$$\mu = g_m \times r_o$$



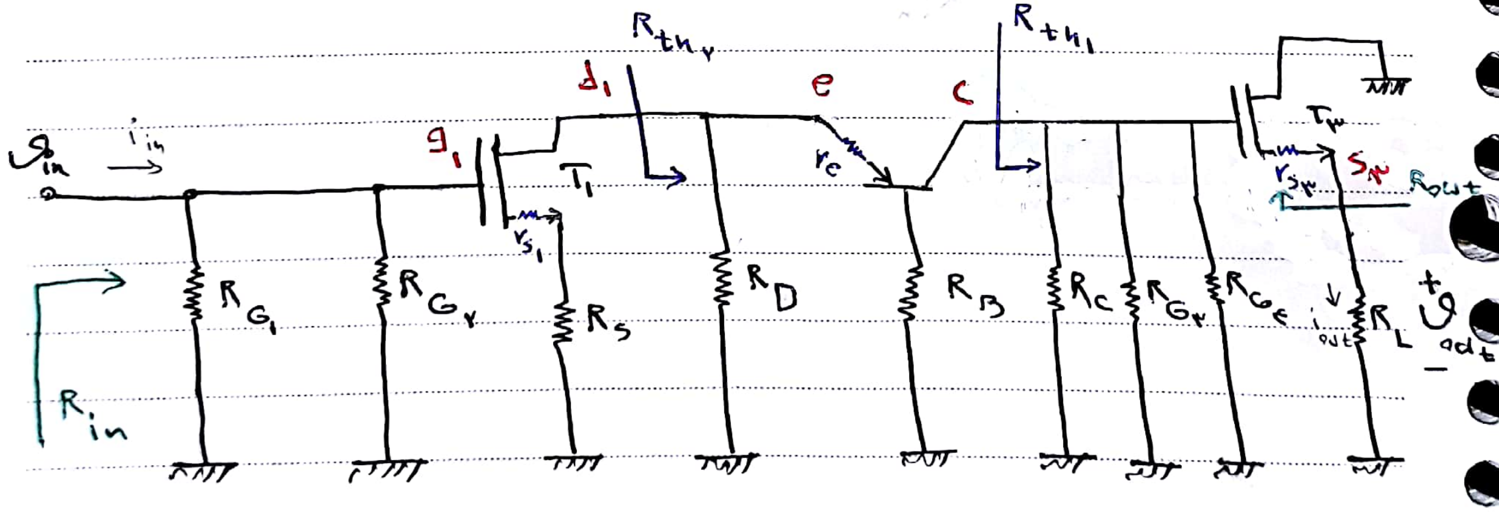
$$r_s = \frac{1}{g_m}$$

Scanned by CamScanner

مثال) در مدار مقابل بهره ولتاژ، بهره جریان، مقاومت ورودی و مقاومت خروجی را محاسبه نمایید.



حل: مدار معادل در حالت ac چنین خواهد بود:



$$A_v = \frac{v_{out}}{v_{in}} = \frac{v_{s3}}{v_{g3}} \cdot \frac{v_c}{v_e} \cdot \frac{v_{d1}}{v_{g1}}$$

$$r_e = \frac{V_T}{I_{EQ}}$$

$$r_o = \frac{V_A}{I_{DQ}}$$

$$g_m = 2K(V_{GSQ} - V_T)$$

$$\frac{v_{s2}}{v_{g2}} = + \frac{R_L \parallel r_{o2}}{R_L \parallel r_{o2} + r_{s2}}$$

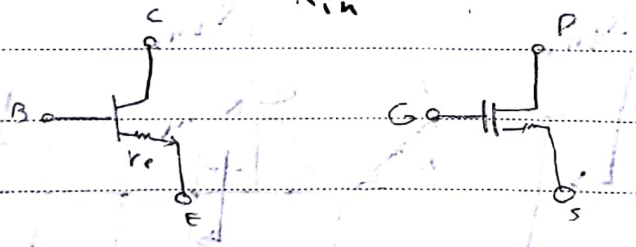
$$\frac{v_c}{v_e} = + \frac{R_{th1} \parallel \frac{1}{h_{ob}}}{r_e + \frac{R_B}{1+h_{fe}}} \quad , \quad R_{th1} = R_C \parallel R_{G2} \parallel R_{G3}$$

$$\frac{v_{d1}}{v_{g1}} = - \frac{R_{th2} \parallel r_{o1}}{r_{s1} + R_{s1}} \quad , \quad R_{th2} = R_D \parallel \left(r_e + \frac{R_B}{1+h_{fe}}\right)$$

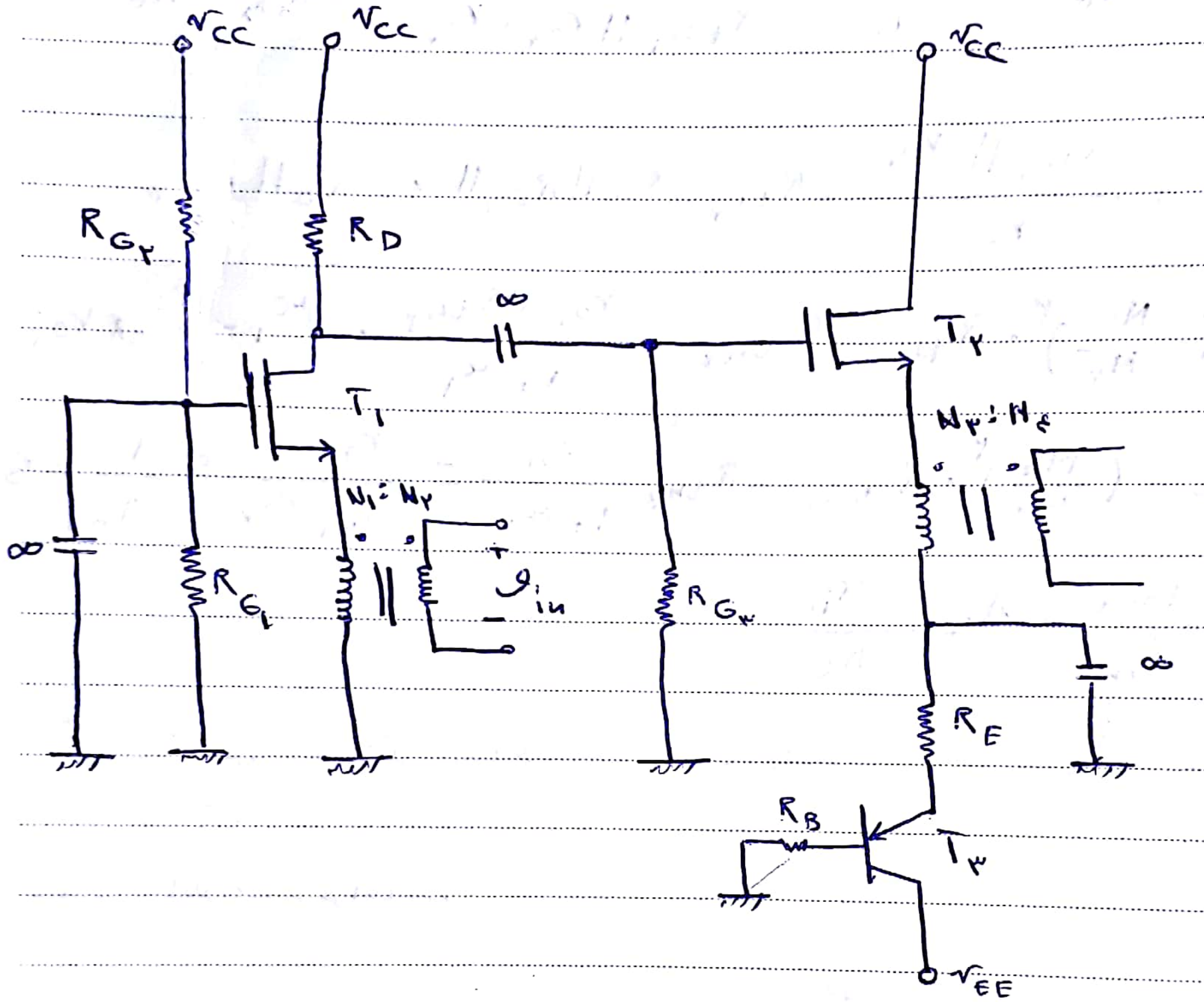
$$R_{in} = R_{G1} \parallel R_{G2} \parallel \infty = R_{G1} \parallel R_{G2}$$

$$R_{out} = \frac{r_{out}}{1+\mu_2} = \frac{r_{o2}}{g_{m2} \times r_{o2}} = \frac{1}{g_{m2}} = r_{s2}$$

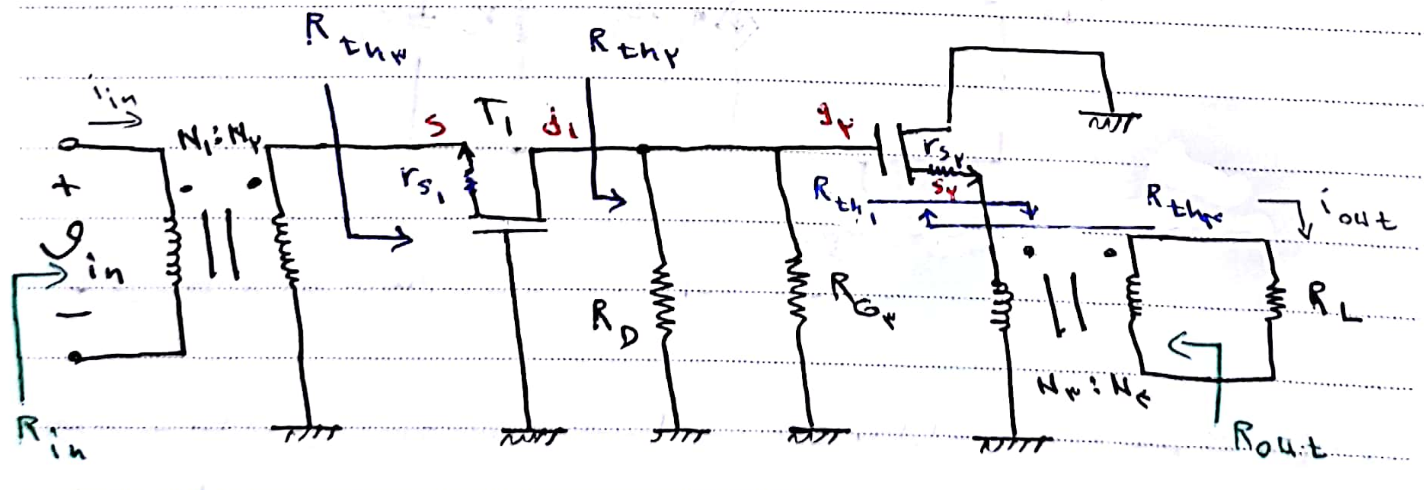
$$A_i = \frac{i_{out}}{i_{in}} = \frac{\frac{v_{out}}{R_L}}{\frac{v_{in}}{R_{in}}} = \frac{v_{out}}{v_{in}} \cdot \frac{R_{in}}{R_L}$$



مثال ۲) در مدار مقابل بهره ولتاژ، بهره جریان، مقاومت ورودی و مقاومت خروجی را محاسبه نمائید.



حل: مدار معادل در حالت ac چنین خواهد بود:



$$A_v = \frac{v_{out}}{v_{in}} = \frac{v_{out}}{v_{s2}} \cdot \frac{v_{s2}}{v_{g2}} \cdot \frac{v_{d1}}{v_{s1}} \cdot \frac{v_{s1}}{v_{in}} \qquad \frac{v_{s1}}{v_{in}} = \frac{N_2}{N_1}$$

$$\frac{v_{out}}{v_{s2}} = \frac{N_4}{N_3}, \quad \frac{v_{s2}}{v_{g2}} \simeq \frac{R_{th1} \| r_{o2}}{R_{th1} \| r_{o2} + r_{s2}}, \quad R_{th1} = \left(\frac{N_3}{N_4}\right)^2 \cdot R_L$$

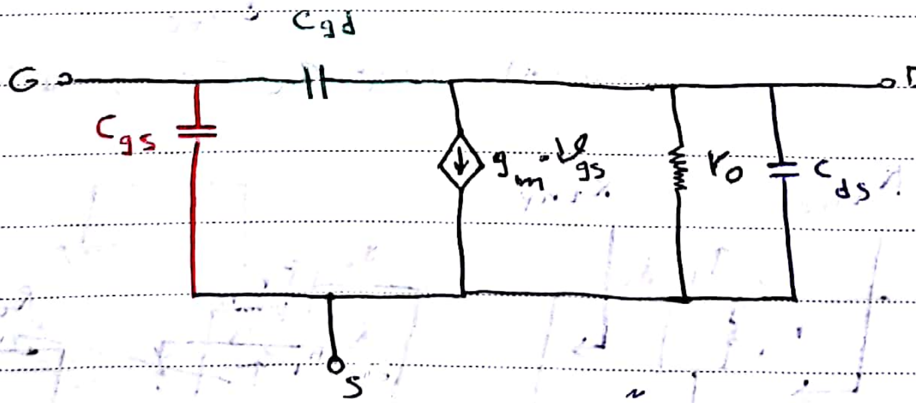
$$\frac{v_{d1}}{v_{s1}} \simeq + \frac{R_{th2} \| r_{o1}}{r_{s1}}, \quad R_{th2} = R_D \| R_{G2} \| \infty = R_D \| R_{G2}$$

$$R_{in} = \left(\frac{N_1}{N_2}\right)^2 \cdot R_{th3}, \quad R_{th3} \simeq \frac{r_{o1} + R_{th2}}{1 + \mu_1}, \quad \mu_1 = g_{m1} \times r_{o1}$$

$$R_{out} = \left(\frac{N_4}{N_3}\right)^2 \cdot R_{th4}, \quad R_{th4} = \frac{r_{o2}}{1 + \mu_2} \simeq \frac{r_{o2}}{g_{m2} \cdot r_{o2}} \simeq \frac{1}{g_{m2}} = r_{s2}$$

$$A_i = \frac{i_{out}}{i_{in}} = A_v \cdot \frac{R_{in}}{R_L}$$

تذکر: نگاهی دقیق‌تر به ساختار ترانزیستور ماسفت و لحاظ خازن‌های پیوندهای موجود منتهی به الگوی زیر خواهد شد:

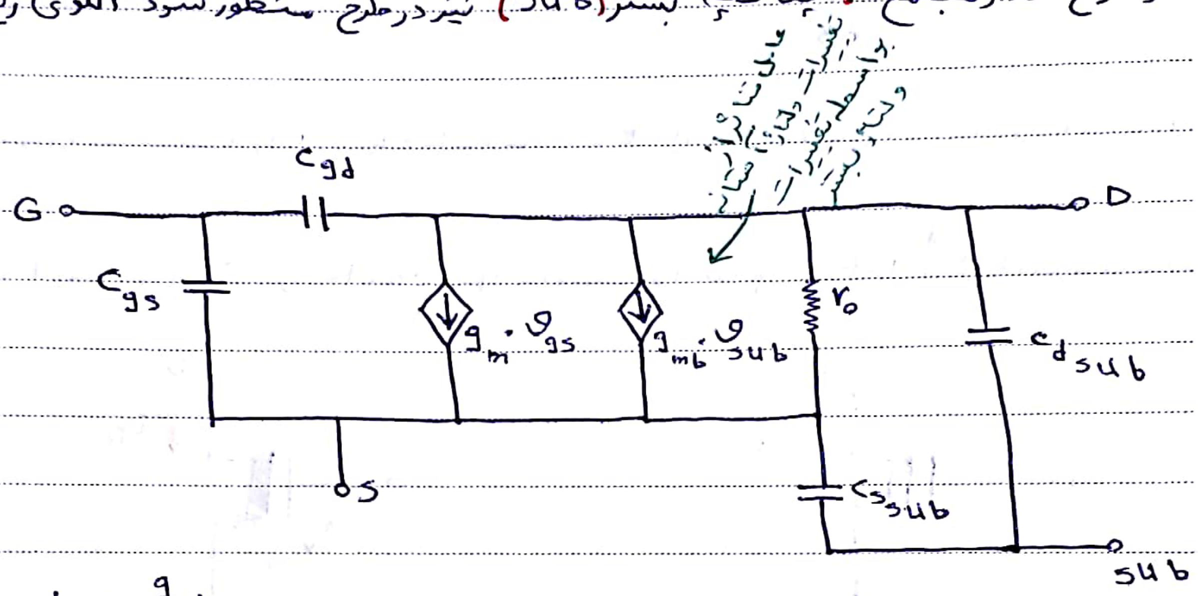


ظرفیت خازن گیت مقداری نسبتاً بزرگ است.

ظرفیت خازنی بین درین و سورس کمتر است لکن رفتار آن حسب تغییرات ولتاژ درین غیر خطی است.

ظرفیت خازنی بین گیت و درین نسبت به دیگر خازن های پراکنده کمتر است.

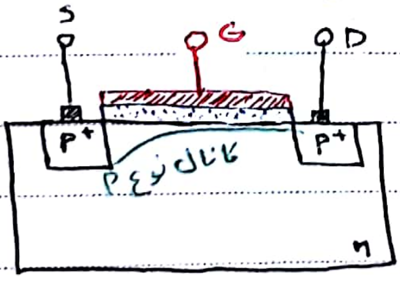
در طرح مدار مجتمع، چنانچه بستر (sub) نیز در طرح منظور شود الگوی زیر را خواهیم داشت:

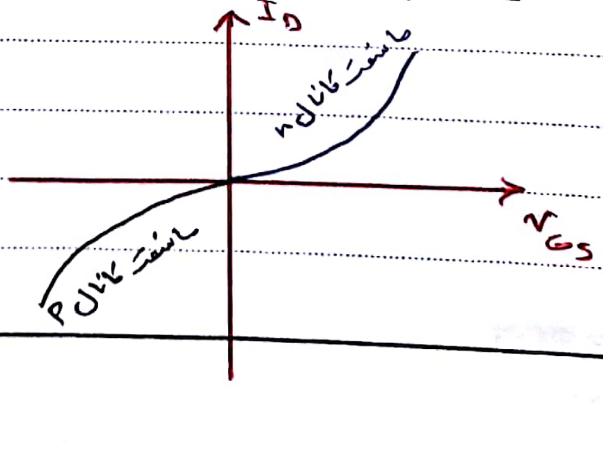


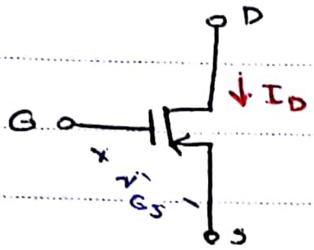
$$0/1 < \frac{g_{mb}}{g_m} < 0/3$$

تذکر: می توان با تغییر در نوع نیمه هادی های بکار گرفته شده در ساختار یک ماسفت موجب شد تا مایه واروئی و برقراری ارتباط بین درین و سورس کانالی از نوع P باشد. این گونه از ماسفت ها بعنوان کانال P شناخته شده که با نماد ذیل نمایش داده می شوند.

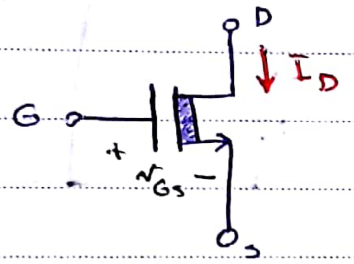
توجه باید داشت که تحلیل ac در ماسفت کانال n و P تفاوتی با یکدیگر ندارند اما در تحلیل dc بایستی جهت جریان و پلاریته ولتاژها معکوس یکدیگر منظور شوند.



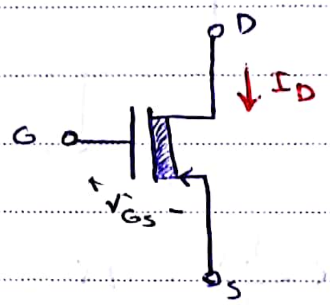




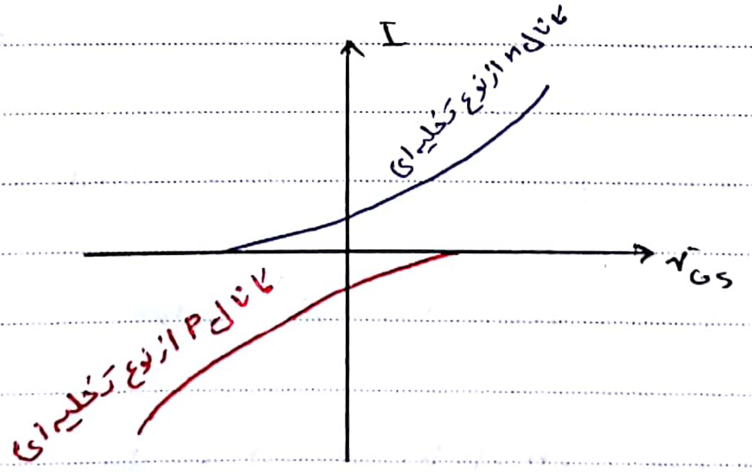
تذکر: می‌توان ماسفت را بگونه‌ای طراحی نمود که کانال از ابتدا مهیا باشد و با اعمال ولتاژ معکوس بتوان آن را رفع اثر کرد. این گونه از ماسفت ها بنام "تخلیه‌ای" شناخته می‌شوند.



"کانال n از نوع تخلیه‌ای"



"کانال P از نوع تخلیه‌ای"

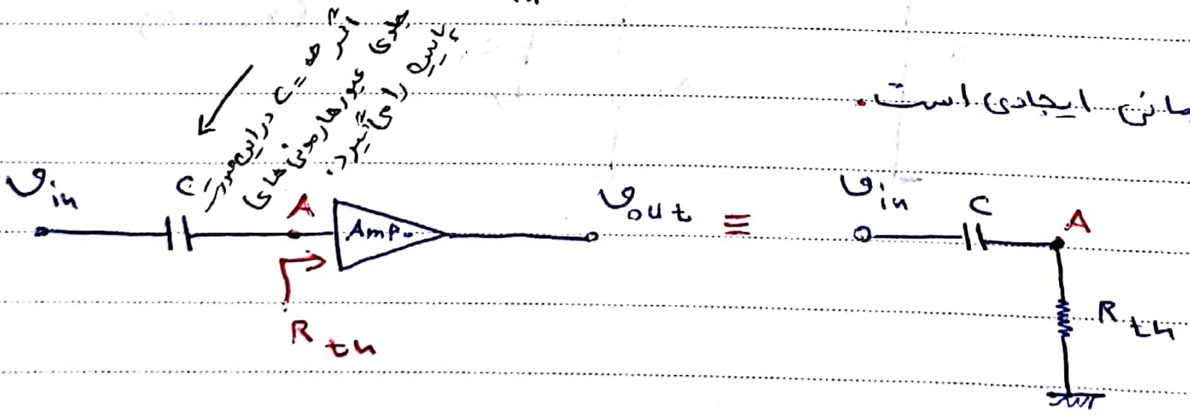


Scanned by CamScanner

برآورد فرکانس قطع پایین در تقویت کننده ها:

بی گمان در طراحی یک تقویت کننده مواجه با خازن هایی از جهت انتقال (کوپلاژ) سیگنال و یا رفع اثر (بای‌پاس) بخشی از مدار خواهیم شد. این خازن ها در توابع انتقال مدار اثر بسزایی خواهند داشت و موجب می شوند تا عملکرد مطلوب، محدود به بازه ی بسامدی مشخصی بنام باند میانی گردند. هدف این مبحث ارائه ترفندهایی به منظور تخمین فرکانس قطع پایین (کران شروع باند میانی) و پرهیز از درج مدار معادل و محاسبات پرهزینه است.

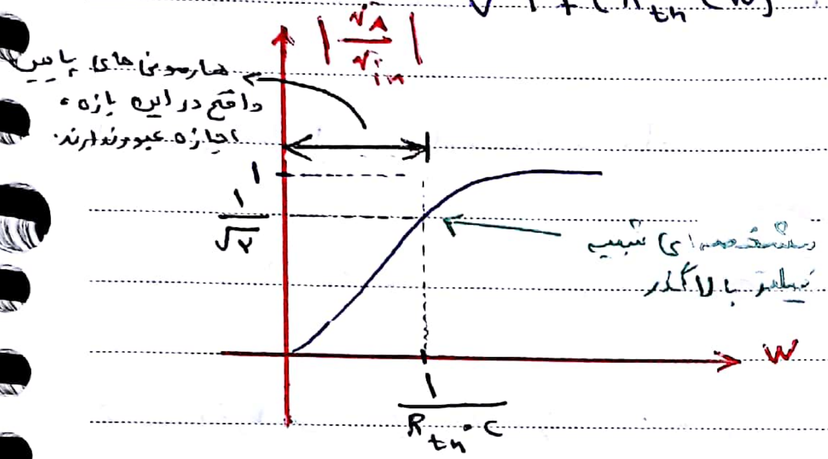
بعنوان نمونه الگوی کلی یک خازن کوپلاژ منفرد در طرح مقابل ملاحظه می شود. وجود خازن باعث شکست اندازه بهره ولتاژ (تابع انتقال $\frac{v_{out}}{v_{in}}$) خواهد بود. این شکست متاثر از ثابت زمانی ایجادی است.



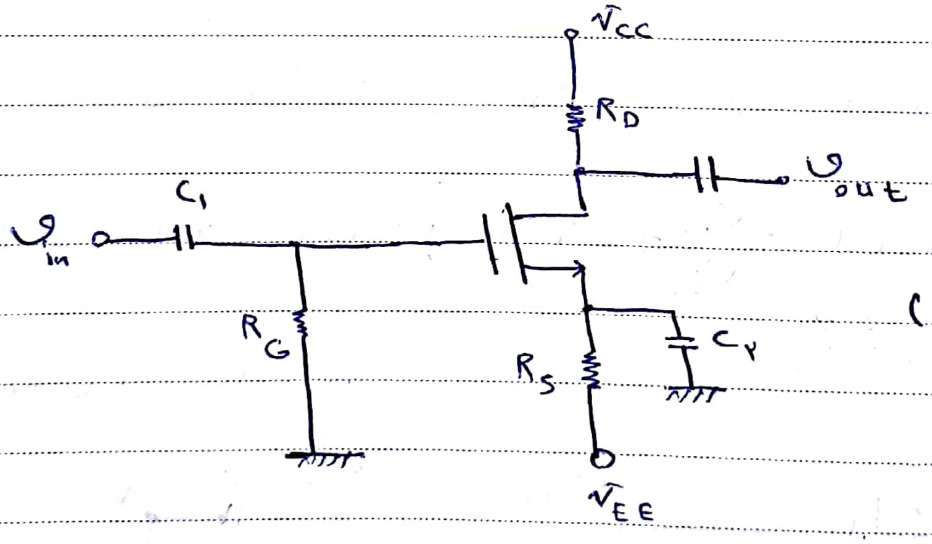
Subject:
Date

$$H(S) = \frac{V_A(S)}{V_{in}(S)} = \frac{R_{th}}{R_{th} + \frac{1}{CS}} = \frac{R_{th} \cdot CS}{1 + R_{th} \cdot CS} \Rightarrow \frac{V_A(\omega)}{V_{in}(\omega)} = \frac{j R_{th} \cdot C\omega}{1 + j R_{th} \cdot C\omega}$$

$$\Rightarrow \left| \frac{V_A(\omega)}{V_{in}(\omega)} \right| = \frac{R_{th} C\omega}{\sqrt{1 + (R_{th} C\omega)^2}}$$



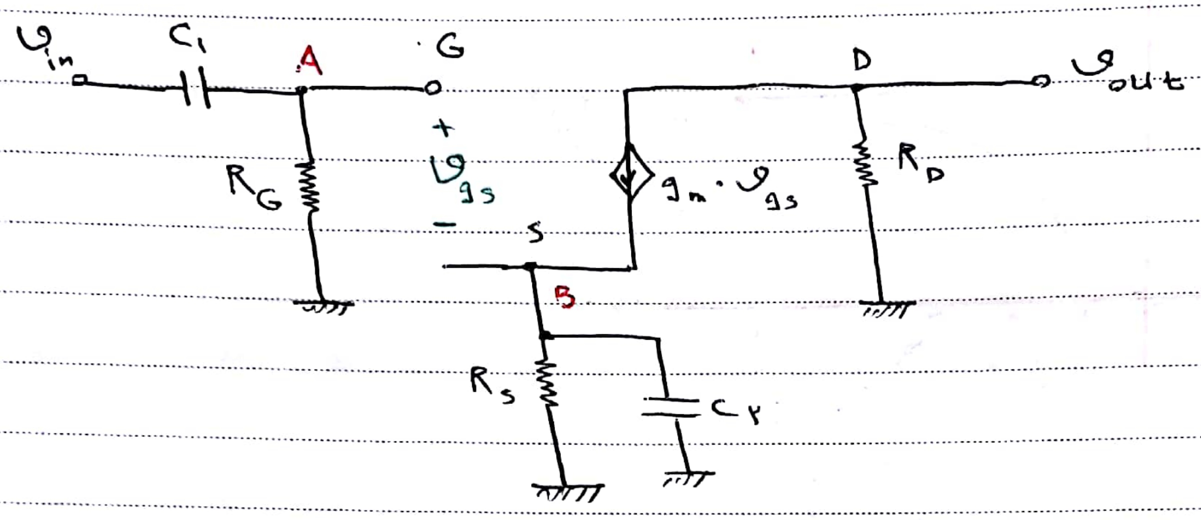
مثال: درمدار مقابل تابع انتقال بهره ولتاژ را محاسبه نمائید:



$(r_o = \infty)$

Subject:
Date

حل : مدار معادل در حالت ac چنین خواهد بود :



$$\begin{cases} \dfrac{v_A}{R_G} + \dfrac{v_A - v_{in}}{\frac{1}{C_1 S}} = 0 \\[2ex] \dfrac{v_B}{R_s} + \dfrac{v_B}{\frac{1}{C_2 S}} = g_m \cdot v_{gs} \\[2ex] v_{gs} = v_A - v_B \\[2ex] v_{out} = -R_D \cdot g_m \cdot v_{gs} \end{cases}$$

تحلیل دستگاه معادلات فوق → بهره در باند میانی ، صفر در مبدا بخاطر C_1 ، صفر ساده بخاطر C_2

$$H(S) = \frac{v_{out}}{v_{in}} = -\frac{R_D}{r_s} \cdot \frac{S \cdot \left(S + \frac{1}{R_s + C_2}\right)}{\left(S + \frac{1}{R_G \cdot C_1}\right)\left(S + \frac{1}{(R_s \| r_s) \cdot C_2}\right)}$$

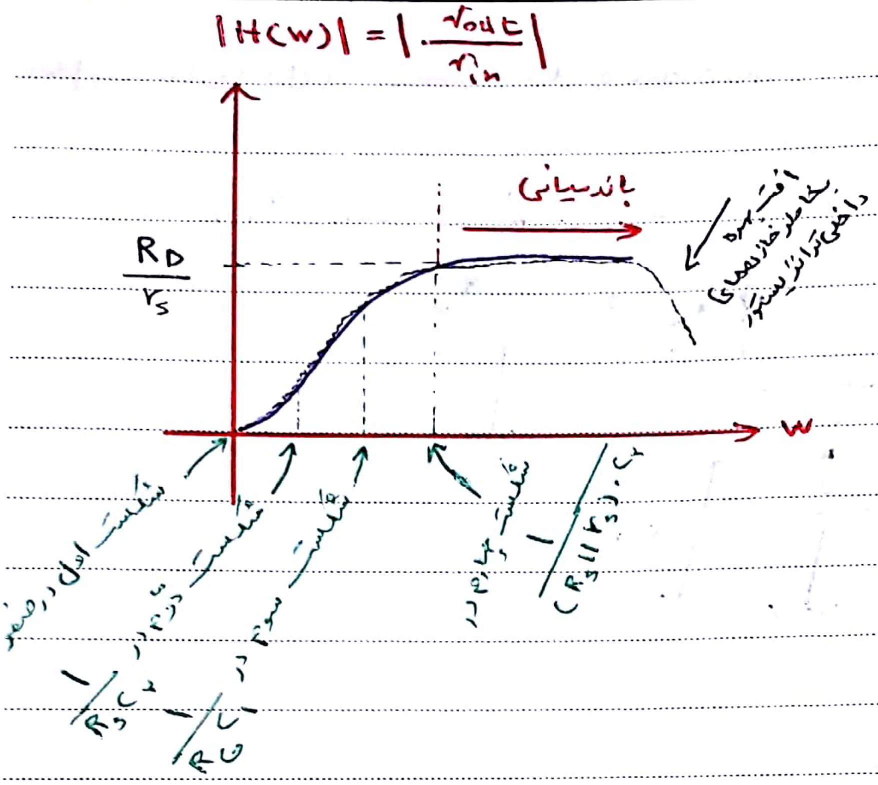
قطب ساده بخاطر C_1 ، قطب ساده بخاطر C_2

$$\Rightarrow H(W) = -\frac{R_D}{r_s} \cdot \frac{jw\left(jw + \frac{1}{R_s C_2}\right)}{\left(jw + \frac{1}{R_G C_1}\right)\left(jw + \frac{1}{(R_s \| r_s) C_2}\right)}$$

PAPCO

Scanned by CamScanner

Subject:
Date



با عنایت به کلیات بیان شده در بالا می‌توان روند برآورد فرکانس قطع پایین در توابع انتقال یک تقویت کننده خطی را به شرح ذیل خلاصه نمود:

۱- خازن های وارد بر فرکانس قطع پایین را مشخص می نمائیم.

۲- هریک از آن ها را به تنهایی در نظر گرفته و صفر و قطب حاصل از آن را محاسبه می نمائیم.

۳- هر خازن کوپلاژ موجب یک صفر در مبدأ و یک قطب ساده خواهد بود. قطب متناظر با ثابت زمانی ایجادی متناظر با آن خازن است.

$$w_p = \frac{1}{R_{th} \cdot C}$$

۴- هر خازن بای پاس (رفع اثر) موجب درج یک صفر ساده و یک قطب ساده خواهد بود.

Scanned by CamScanner

صفر متناظر با فرکانس قطع پالایه (صافی، فیلتر) ایجادی و قطب متناظر با ثابت زمانی متناظر با آن خازن است.

۵- با ملاحظه رابطه ذیل، فرکانس قطع پایین تقویت کننده برآورد خواهد شد.

$$\omega_L \simeq \sqrt{\omega_{p_1}^2+\omega_{p_2}^2+\dots+\omega_{p_n}^2-2(\omega_{z_1}^2+\omega_{z_2}^2+\dots+\omega_{z_n}^2)} \qquad (I)$$

چنانچه صفرها قابل صرف نظر و در بین قطب‌ها، قطب غالبی ملاحظه شود حاصل، قطب غالب است.

اگر قطب و صفری مجاور هم باشند اثر یکدیگر را خنثی کرده و داخل در محاسبات نخواهند شد.

چنانچه صفرها قابل صرف نظر و تعداد n قطب مجاور یکدیگر ملاحظه گردند، فرکانس قطع را می‌توان چنین تقریب زد:

$$\omega_{p_L} \simeq \frac{\bar{\omega}}{\sqrt{\sqrt[n]{2}-1}} \quad , \quad \bar{\omega}=\text{mean}(\omega_{p_i}) \ (\text{میانگین}) \quad , \quad i=1,2,\dots,n$$

مثال: در سه تقویت کننده خطی، مقادیر صفر و قطب‌های تابع بهره ولتاژ به قرار زیر محاسبه شده‌اند، فرکانس قطع پایین بهره ولتاژ در هریک چه خواهد بود؟

قطب‌ها — صفرها

الف) $f_{L_1}=10_{Hz}$, $f_{L_2}=100_{Hz}$, $f_{L_3}=1000_{Hz}$, $f_{z_1}=f_{z_2}=f_{z_3}=0$

Scanned by CamScanner

Subject:
Date

ب) $f_{L_1}=10_{Hz}$, $f_{L_2}=20_{Hz}$, $f_{L_3}=30_{Hz}$, $f_{z_1}=f_{z_2}=f_{z_3}=0$

ج) $f_{L_1}=10_{Hz}$, $f_{L_2}=20_{Hz}$, $f_{L_3}=30_{Hz}$, $f_{z_2}=f_{z_3}=25_{Hz}$, $f_{z_1}=12_{Hz}$

حل:

الف) مقادیر صفرها برابر صفر و در بین قطب ها، f_{L_3} غالب است، بنابراین:

$$f_L \simeq f_{L_3} = 1000_{Hz}$$

ب) مقادیر صفرها برابر صفر و قطب ها تقریبا مجاور یکدیگر هستند، بنابراین:

$$f_L \simeq \frac{\bar{f}}{\sqrt{\sqrt[3]{2}-1}} , \quad \bar{f} = \frac{10+20+30}{3} = 20_{Hz}$$

ج) صفر و قطب اول تقریبا اثر یکدیگر را خنثی می کنند و قطب دوم و سوم مجاور یکدیگرند.

بنابراین:

$$f_L \simeq \sqrt{f_{L_2}^2 + f_{L_3}^2 - 2(f_{z_2}^2 + f_{z_3}^2)} \simeq \sqrt{2\bar{f}^2 - 2(25^2+25^2)} ,$$

$$\bar{f} \simeq \frac{25}{\sqrt{\sqrt{2}-1}} \xrightarrow{\text{چون زیر رادیکال منفی است}} f_L = 0$$

تذکر: چنانچه در رابطه (I)، عبارت زیر رادیکال منفی شود، فرکانس قطع پایین صفر منظور می شود.

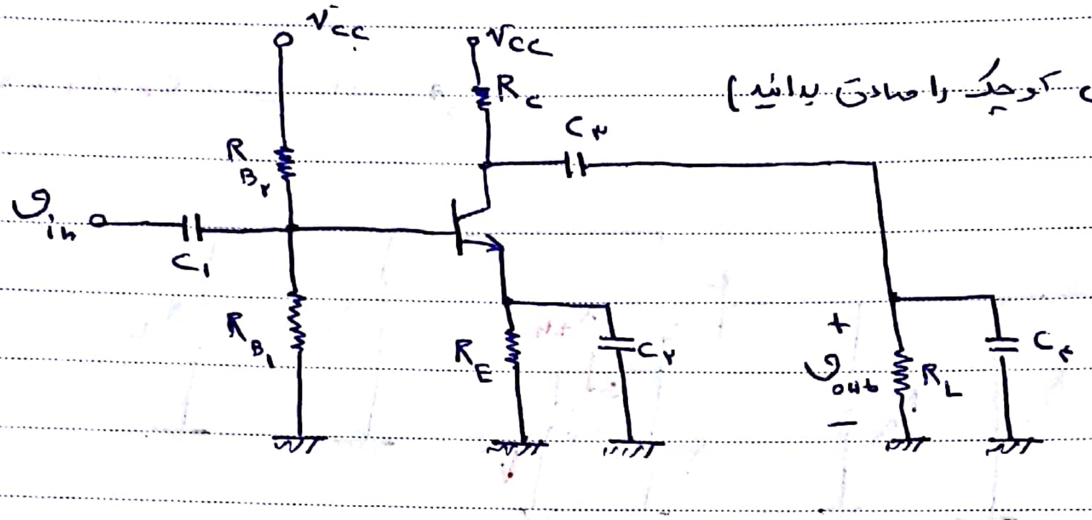
PAPCO

Scanned by CamScanner

Subject:
Date

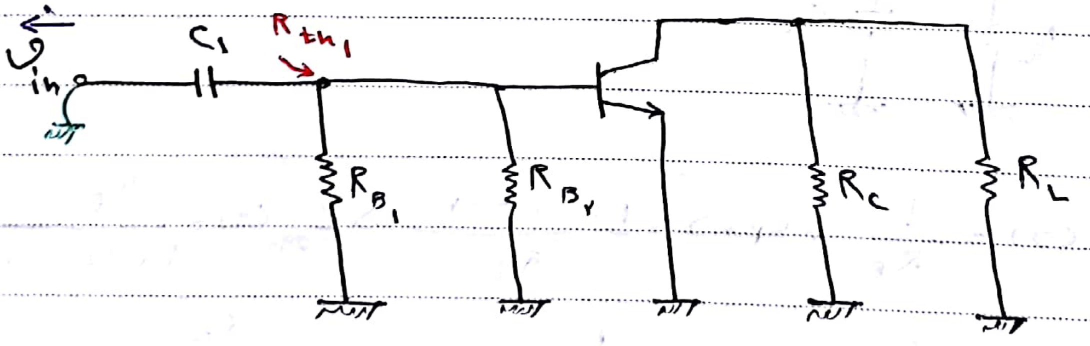
مثال: در مدار مقابل فرکانس قطع پایین بهره ولتاژ تقویت کننده را محاسبه نمائید:

(فرض سیگنال کوچک را صادق بدانید)



حل: در بین خازن های مدار، C_1 و C_2 و C_3 موثر بر فرکانس قطع پایین بهره ولتاژ و C_4 بر فرکانس قطع بالا است. بنابراین در تحلیل فقط C_1 و C_2 و C_3 منظور خواهد شد.

الف) خازن C_1: خازن C_1 از نوع کوپلاژ است پس یک صفر در مبدأ و یک قطب ساده ایجاد می کند. مدار معادل با فرض برقراری اتصال کوتاه بر C_2 و C_3 چنین خواهد بود:



$\omega_{z_1} = 0$, $\omega_{p_1} = \frac{1}{R_{th} \cdot C}$, $R_{th} = 0 + R_{th_1}$

صفر در مبدأ

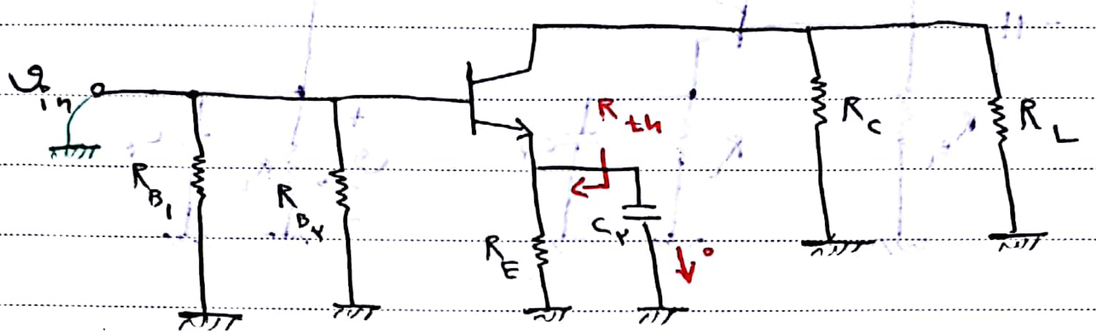
$R_{th_1} = R_{B_1} \| R_{B_2} \| h_{ie}$

Scanned by CamScanner

Subject:
Date

ب) خازن C_2 : خازن C_2 از نوع بای‌پاس است. مدار معادل با فرض برقراری اتصال

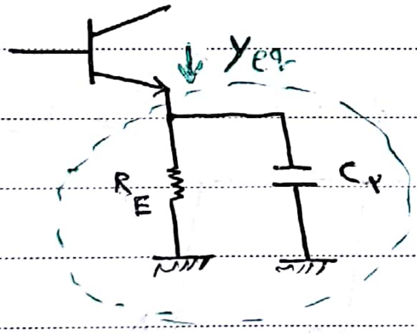
کوتاه برای C_1 و C_3 چنین خواهد بود:



$$\omega_{p_2} = \frac{1}{R_{th} \cdot C_2} \qquad R_{th} = R_E \parallel r_e$$

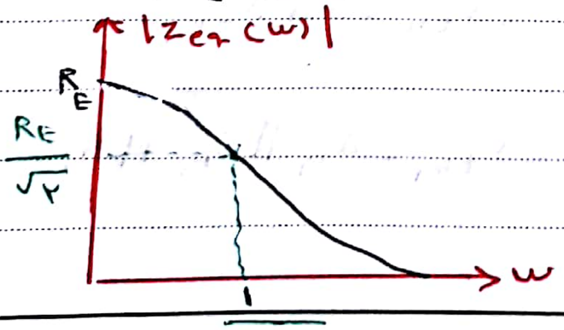
و صفر حاصل از C_2 متناظر با فرکانس قطع فیلتر $\{R_E , C_2\}$ است که به امیتر متصل

شده است.



$$Y_{eq}(s) = \frac{1}{R_E} + C_2 \cdot s = \frac{1 + R_E \cdot C_2 s}{R_E} \Rightarrow Z_{eq}(s) = \frac{R_E}{1 + R_E \cdot C_2 s}$$

$$Z_{eq}(\omega) = \frac{R_E}{1 + j R_E C_2 \omega} \Rightarrow |Z_{eq}(\omega)| = \frac{R_E}{\sqrt{1 + (R_E C_2 \omega)^2}}$$



$$\omega_{z_2} = \frac{1}{R_E \cdot C_2}$$

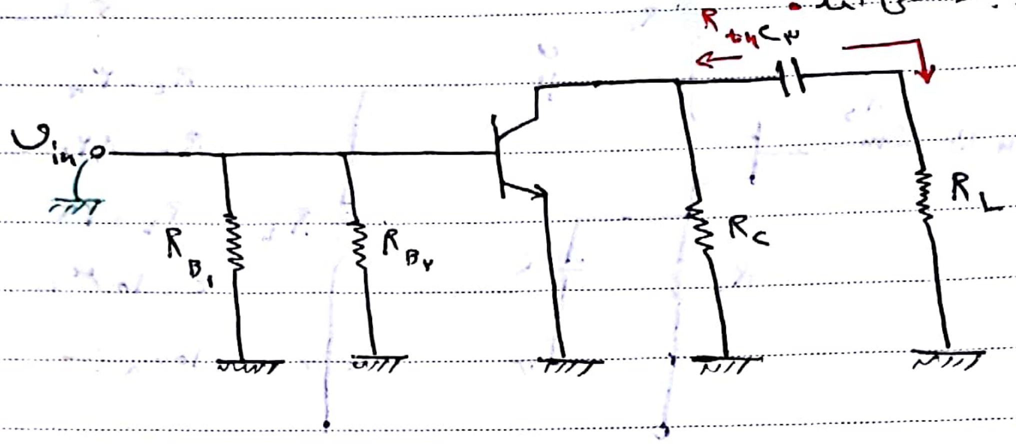
$\frac{1}{R_E C_2}$ ← فرکانس قطع فیلتر $\{R_E , C_2\}$

PAPCO

Scanned by CamScanner

Subject:
Date

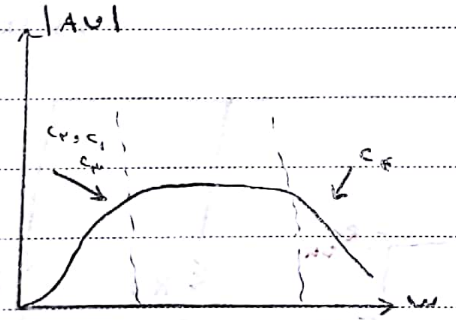
ج) خازن C_3 : خازن C_3 از نوع کوپلاژ است بنابراین یک صفر در مبداء و یک قطب ساده ایجاد می‌کند.



$$\omega_{Z_3} = 0 \quad , \quad \omega_{P_3} = \frac{1}{(R_{th} + R_L) \cdot C} \qquad R_{th} = R_C \parallel \frac{1}{h_{oE}}$$

صفر در مبدا

در فرکانس پایین C_3 را مدار باز در نظر می‌گیریم



بنابراین تابع انتقال بهره ولتاژ در حوزه لاپلاس چنین خواهد بود:

بدون لحاظ C_4

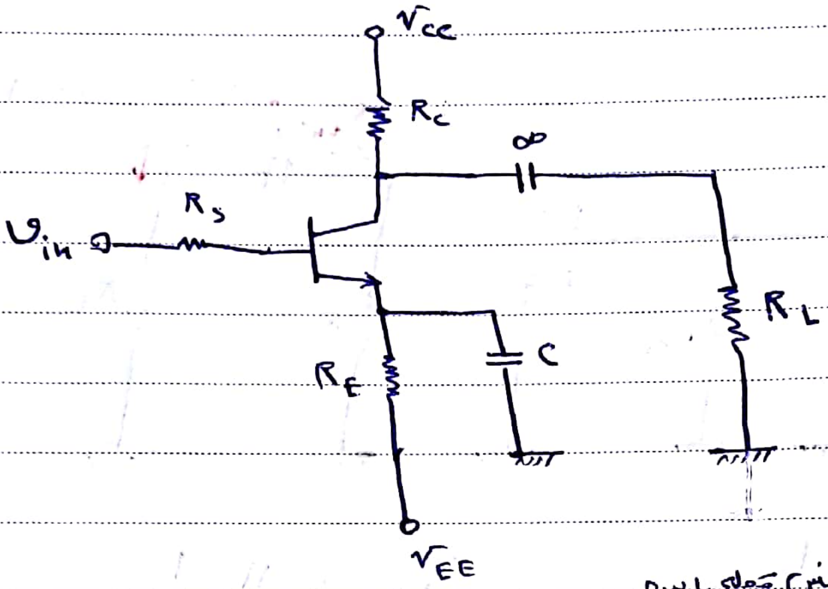
$$A_v(s) = A_0 \frac{s^2 \left(1 + \frac{s}{\omega_{Z_2}}\right)}{\left(1 + \frac{s}{\omega_{P_1}}\right)\left(1 + \frac{s}{\omega_{P_2}}\right)\left(1 + \frac{s}{\omega_{P_3}}\right)}$$

بهره ولتاژ در باند میانی

$$A_0 = - \frac{R_C \parallel R_L \parallel \frac{1}{h_{oe}}}{r_e}$$

Scanned by CamScanner

مثال : در مدار مقابل فرکانس قطع پایین برابر صفر است . مقدار R_s به کدامین گزینه نزدیک تر است ؟



$R_c = 3k$ $h_{ie} = 1k$

$R_E = 820\Omega$ $h_{fe} = 50$

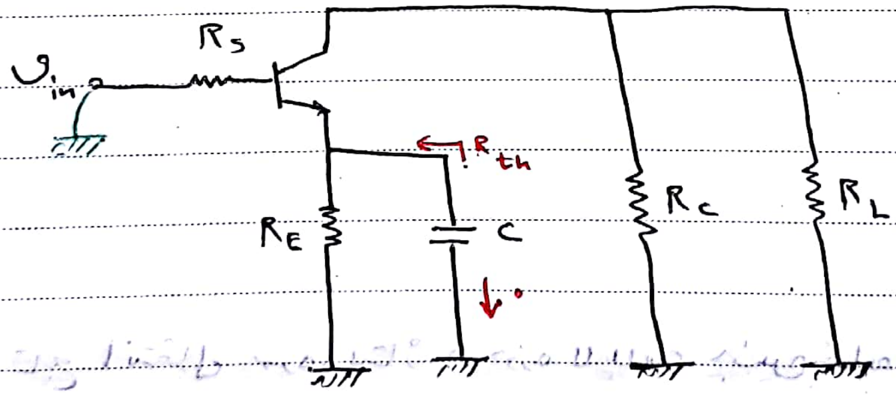
$R_L = 2k$ $h_{oe} = h_{re} \cong 0$

$c = 10\mu F$

الف) $49k$ ب) $100k$

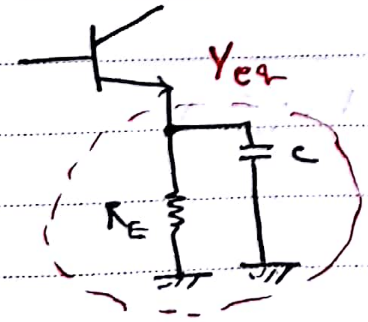
ج) $980k$ د) هیچگاه فرکانس قطع پایین کنترل کننده صفر خواهد شد.

حل : خازن C از نوع بایپاس و موجب ایجاد یک صفر ساده و یک قطب ساده در تابع انتقال بهره ولتاژ خواهد بود.



$$\omega_p = \frac{1}{R_{th} \cdot C}$$

$$R_{th} = R_E \parallel \left(r_e + \frac{R_s}{1+h_{fe}}\right)$$



$$Y_{eq}(s) = \frac{1}{R_E} + Cs = \frac{1 + R_E C s}{R_E} \Rightarrow \omega_z = \frac{1}{R_E C}$$

Scanned by CamScanner

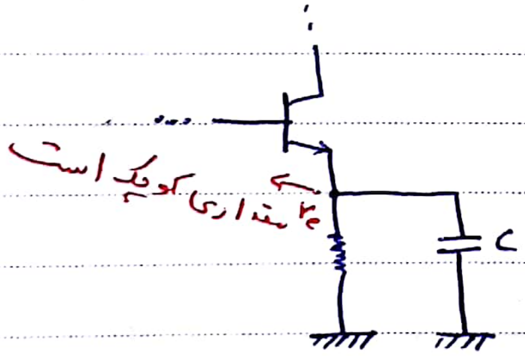
و فرکانس قطع از رابطه زیر محاسبه خواهد شد:

$$\omega_L = \sqrt{\omega_P^2 - 2\omega_Z^2}$$

و برای آنکه فرکانس قطع شامل مقدار صفر باشد کافی است عبارت زیر رادیکال منفی گردد:

$$\omega_P^2 - 2\omega_Z^2 \leq 0 \xrightarrow[\omega_Z \text{ و } \omega_P]{\text{لحاظ مقادیر حاصل بر}} R_S \geq 98k$$

تذکر: با توجه به اینکه فرکانس قطع پایین در یک تقویت کننده اساساً به قطب غالب وابسته و قطب متأثر از مقاومت معادل متصل به خازن‌های جانبی است بنابراین می‌توان انتظار داشت که خازن‌های متصل به نقاطی چون امیتر ترانزیستور موثرتر از سایرین در تعیین فرکانس قطع پایین شایان شوند.



$$\omega_P = \frac{1}{r_e C}$$

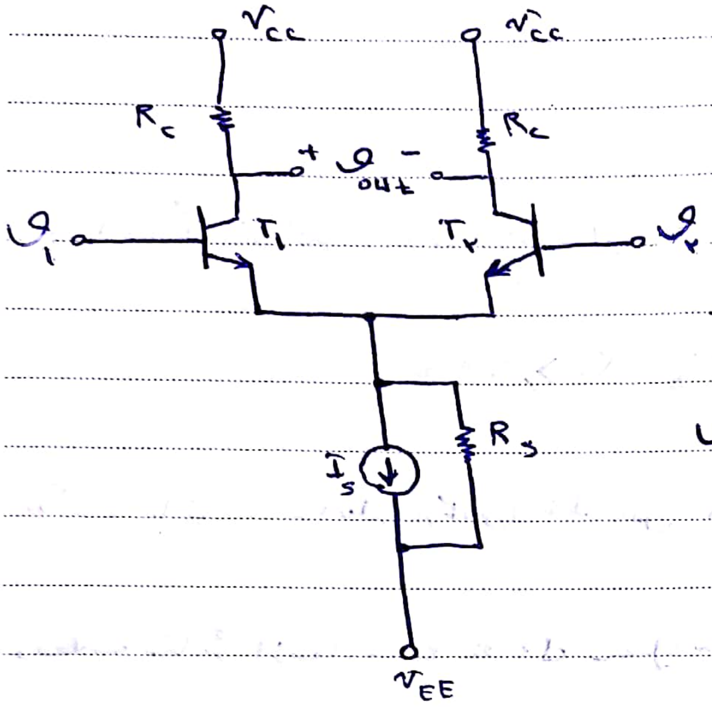
تقویت کننده‌های تفاضلی:

تقویت کننده‌های تفاضلی در تقویت اختلاف دو سیگنال بکار گرفته می‌شوند.

اینگونه از تقویت کننده‌ها دارای دو ورودی است و با خروجی می‌تواند بصورت ساده یا

Subject:
Date

شناور متصل گردد. برپایی یک تقویت کننده تفاضلی بسادگی مستند به یک زوج تفاضلی



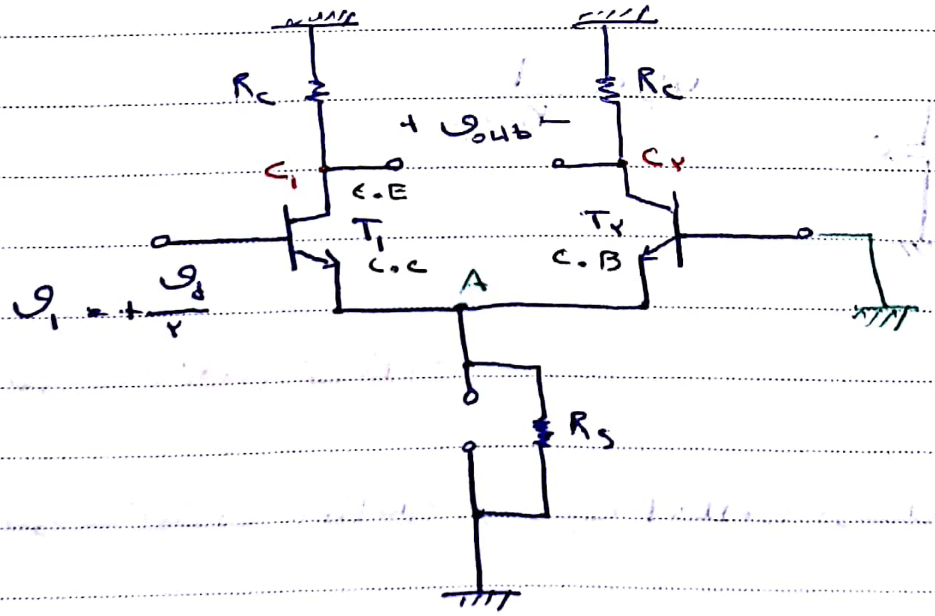
قابل تحقق است.

$$\frac{v_1 + v_2}{2} = v_c$$ ← مولفه مشترک

$$v_1 - v_2 = v_d$$ ← مولفه تفاضلی

اگر تحلیل صرفاً به حالت تفاضلی معطوف شود در این صورت با فرض رفتار خطی

ترانزیستورها و لحاظ قضیه جمع آثار چنین خواهیم داشت:



Scanned by CamScanner

$$v_{c_1} = -\frac{R_c \parallel r_{o_1}}{r_{e_1} + (R_s \parallel r_{e_2})} \cdot v_1 \quad , \quad R_s \gg r_{e_2} \quad r_{o_1} \gg R_s$$

$$\Rightarrow v_{c_1} = -\frac{R_c}{r_{e_1} + r_{e_2}} \cdot \frac{v_d}{2}$$

$$\xrightarrow[\text{و نقطه کار هر دو یکسان باشد.}]{\text{اگر دو ترانزیستور مشابه}} v_{c_1} \simeq -\frac{R_c}{2 r_e} \cdot \frac{v_d}{2}$$

$$v_A = \frac{(R_s \parallel r_{e_2}) \parallel r_{o_1}}{(R_s \parallel r_{e_2}) \parallel r_{o_1} + r_{e_1}} \cdot v_1 \xrightarrow{R_s \gg r_{e_2}} v_A \simeq \frac{r_{e_2} \parallel r_{o_1}}{r_{e_2} \parallel r_{o_1} + r_{e_1}} \cdot v_1$$

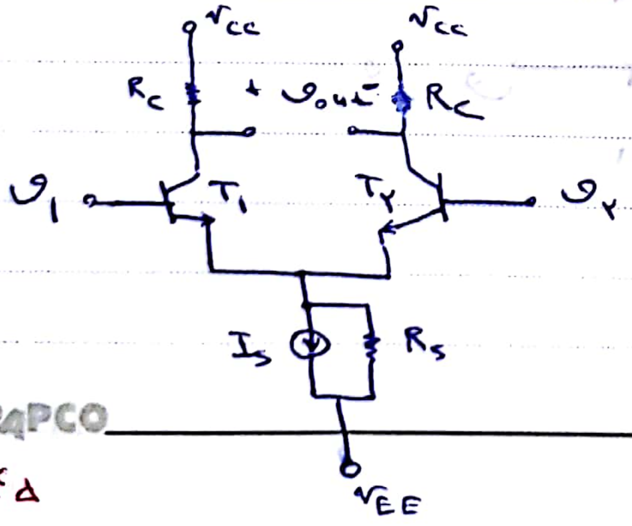
$$\xrightarrow[r_o \gg r_e]{r_{e_1} = r_{e_2}} v_A = \frac{1}{2} \cdot \frac{v_d}{2}$$

$$v_{c_2} = +\frac{R_c \parallel r_{o_2}}{r_{e_2}} \cdot v_A \xrightarrow[r_{o_2} \gg R_c]{r_{o_2} = \frac{1}{h_{ob2}}} v_{c_2} = \frac{R_c}{r_e} \cdot \frac{1}{2} \cdot \frac{v_d}{2}$$

$$v_{out}^{I} = v_{c_1} - v_{c_2} = \frac{-R_c}{2 r_e} \cdot \frac{v_d}{2} - \frac{R_c}{2 r_e} \cdot \frac{v_d}{2} = \frac{-R_c}{r_e} \cdot \frac{v_d}{2}$$

حال v_2 را فعال و v_1 را غیر فعال تصور نموده و مجدداً محاسبات را تکرار می‌نماییم، حاصل به قرار زیر خواهد بود:

$$v_{out}^{II} = \frac{-R_c}{r_e} \cdot \frac{v_d}{2}$$



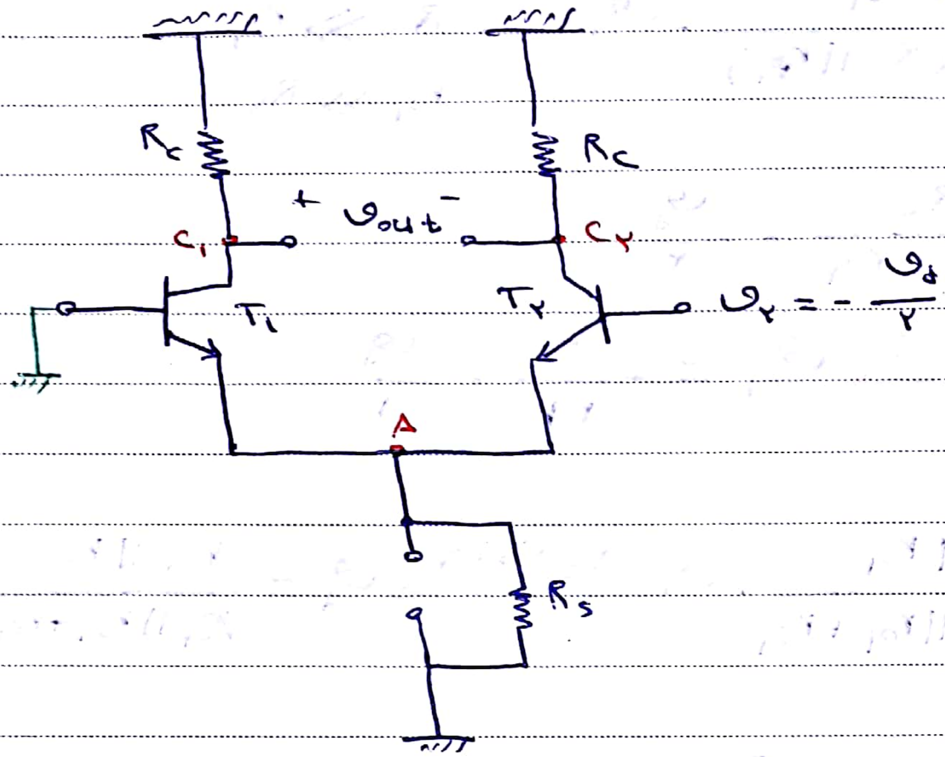
$$v_1 = v_c + \frac{v_d}{2}$$

$$v_2 = v_c - \frac{v_d}{2}$$

Scanned by CamScanner

Subject

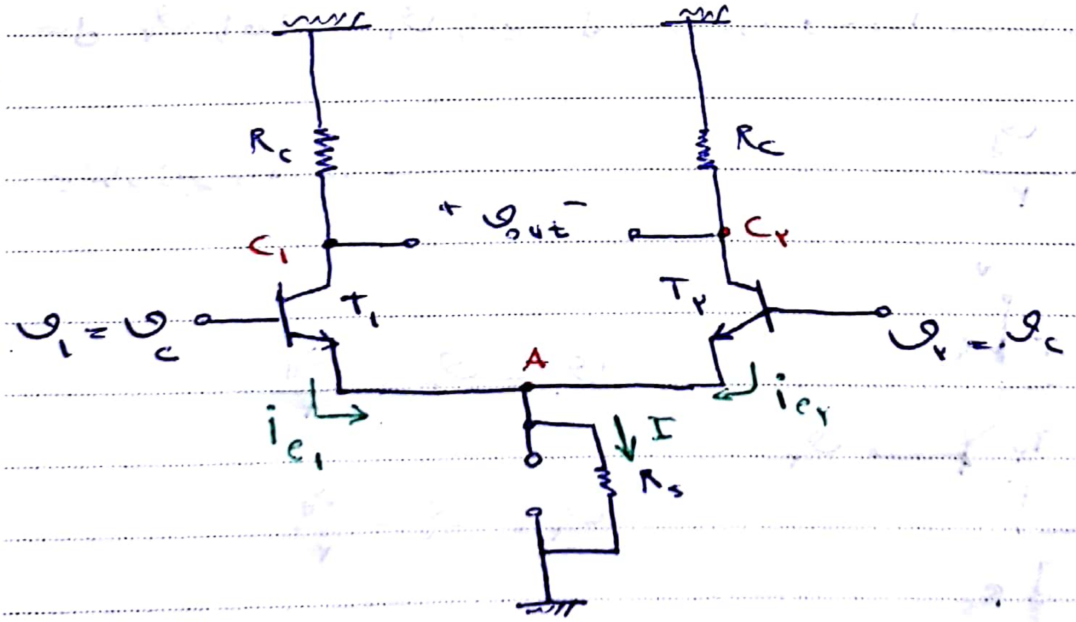
Date



با توجه به قضیه جمع آثار:

$$v_{out} = v_{out}^{I} + v_{out}^{II} = -\frac{R_c}{r_e} \cdot v_d$$

* اگر تحلیل صرفاً به حالت مشترک معطوف شود در این صورت با فرض رفتار خطی ترانزیستورها و لحاظ قضیه جمع آثار چنین خواهیم داشت:



Scanned by CamScanner

Subject
Date

$$I = i_{e_1} + i_{e_2} \simeq \frac{v_c}{R_s}$$

اگر نقطه کار دو ترانزیستور یکسان باشد: $i_{e_1} = i_{e_2} \Rightarrow i_e = \frac{1}{2}\frac{v_c}{R_s}$

$$i_c = \alpha . i_e \quad , \quad v_{c_1} = -R_c . i_c = -\alpha . \frac{R_c}{2R_s} . v_c$$

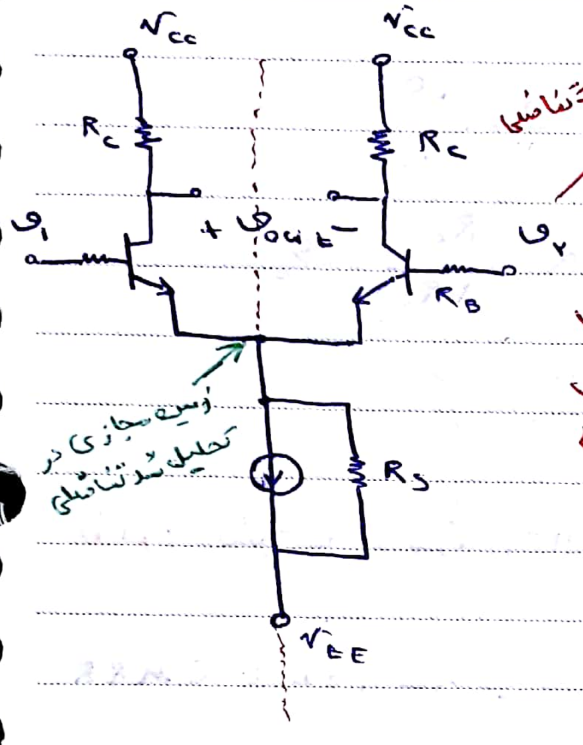
بهره مُد مشترک
در یک گره از خروجی

تذکر: نسبت دو بهره در قالب لگاریتمی بعنوان ضریب حذف مُد مشترک و به اختصار CMRR نامیده می شود بی گمان هر چه این نسبت بیشتر باشد رفتار تقویت کننده آرمانی تر خواهد بود.

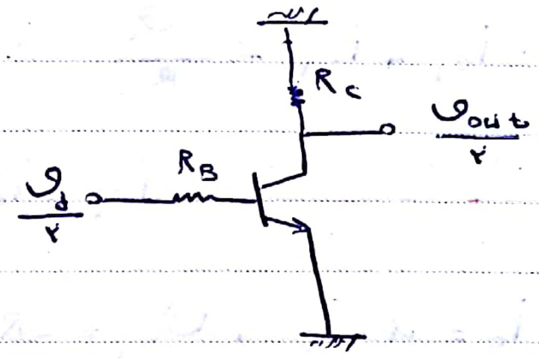
$$CMRR = 20 \log \left| \frac{A_d}{A_c} \right|$$

تذکر: همانگونه که ملاحظه می شود این ساختار ساده بی نیاز از خازن کوپلاژ قادر به تقویت سیگنال ورودی است از این رو فرکانس قطع پایین این تقویت کننده را می توان صفر تصور نمود.

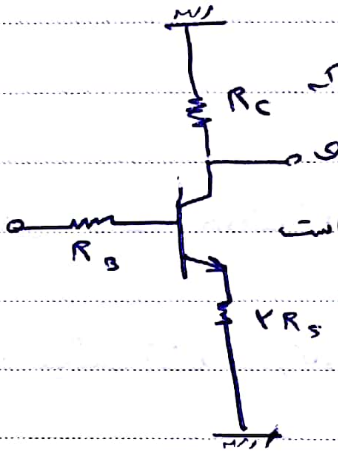
تذکر: به روش نیم مدار نیز می توان اقدام به تحلیل یک تقویت کننده تفاضلی (به شرط تقارن و نیز رفتار خطی) اقدام نمود.



مدار معادل در حالت تفاضلی

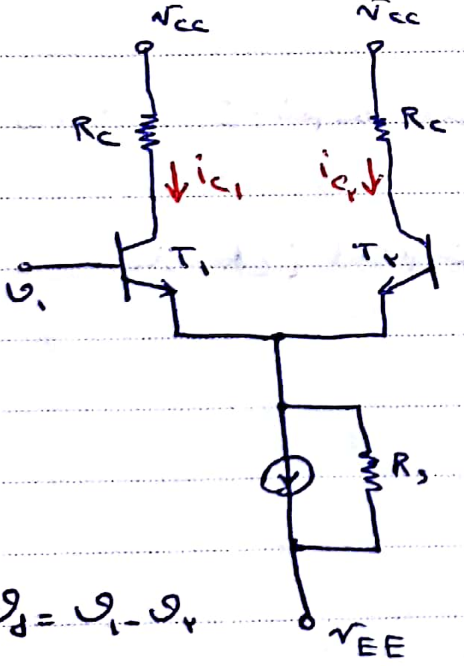


مدار معادل در حالت مشترک



حالت مشترک هنگامی که توجه صرفاً بر یک ترانزیستور معطوف است ملاحظه خواهد شد.

چنانچه فرض سیگنال کوچک حاکم بر تحلیل نباشد، بیان روابط جریان عبوری از ترانزیستورها به فرض رفتار سیگنال بزرگ و در حالت تفاضلی چنین خواهد بود:

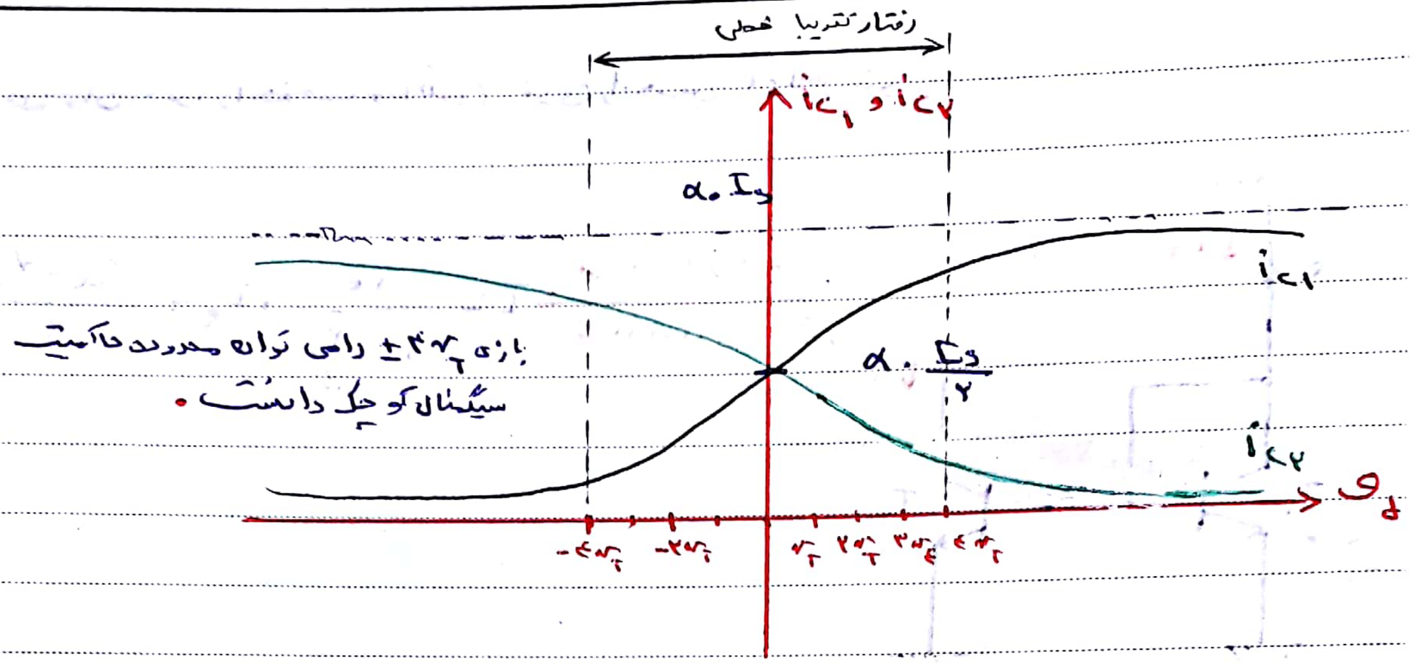


$$i_{c_1} = \alpha \cdot i_{e_1} \cdot \frac{1}{1+e^{-\frac{v_d}{V_T}}} \quad , \quad i_e = \frac{I_s}{2}$$

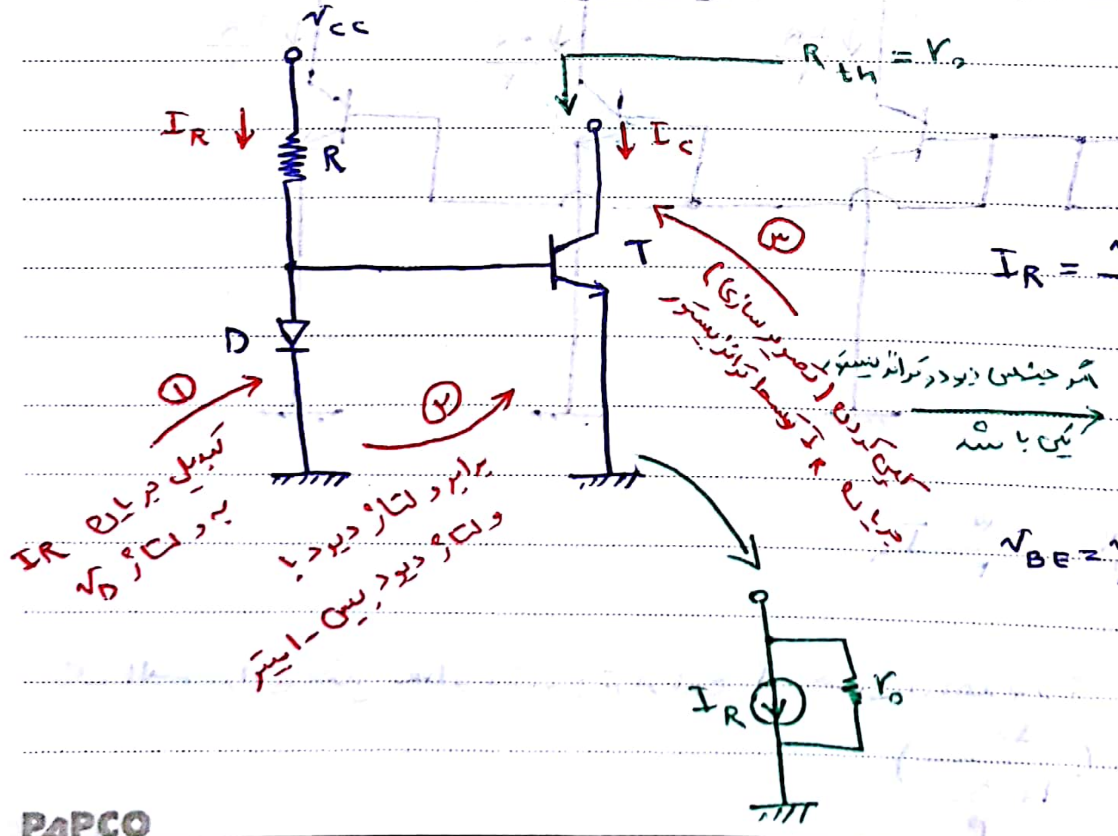
$$\Rightarrow i_{c_1} = \alpha \cdot \frac{I_s}{2} \cdot \frac{1}{1+e^{-\frac{v_d}{V_T}}} \quad , \quad i_{c_2} = \alpha \cdot \frac{I_s}{2} \cdot \frac{1}{1+e^{\frac{v_d}{V_T}}}$$

$v_d = v_1 - v_2$

Subject
Date



توجه باید داشت که در طرح یک تقویت کننده تفاضلی منبع جریان که نقش اساسی در تحلیل روابط بالا ایفا داشته را باید براساس ترکیبی از ترانزیستورها و به شرط ثبات نقطه کار بالا طراحی شود. نمونه الگوهای ذیل طرح های پایه ای برای این منظور به شمار می آید.



ولتاژ آستانه هدایت دیود

$$I_R = \frac{V_{CC} - V_\gamma}{R}$$

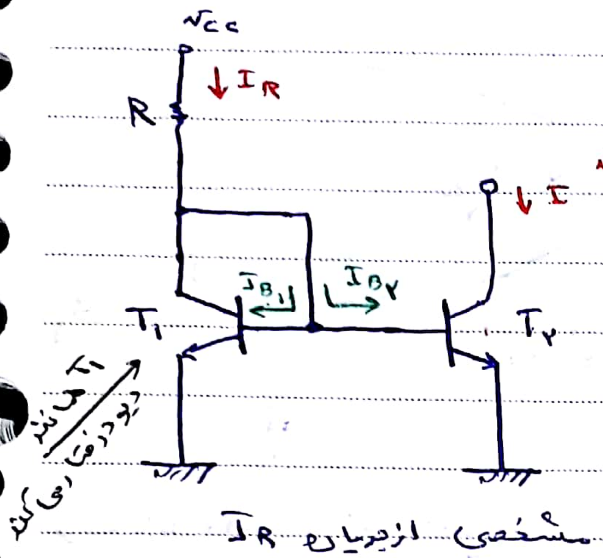
$$V_D = V_T \cdot \ln\left(\frac{I_R}{I_0}\right)$$

$$V_{BE} = V_D \Rightarrow I_C \simeq I_R$$

Scanned by CamScanner

Subject
Date

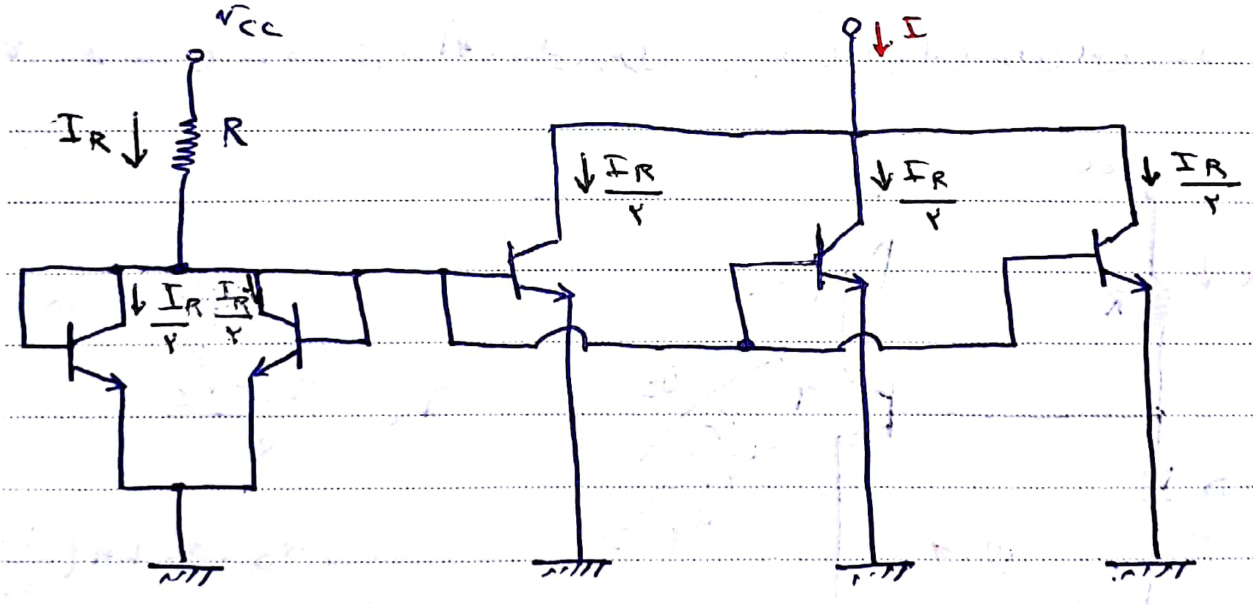
می‌توان دیود را حذف و الگوی فوق را چنین اصلاح شود:



اگر دو ترانزیستور کاملاً یکسان باشد

$$I \simeq \frac{I_R}{1+\frac{2}{\beta}} \quad , \quad I_R = \frac{V_{CC}-V_{BE}}{R}$$

می‌توان با تجمیع تعدادی ترانزیستور مشابه مضارب مشخصی از جریان I_R را ایجاد شود.



$$I \simeq 3\frac{I_R}{2} = \frac{3}{2} I_R$$

که البته در این طرح مقدار دقیق‌تر جریان I چنین خواهد بود:

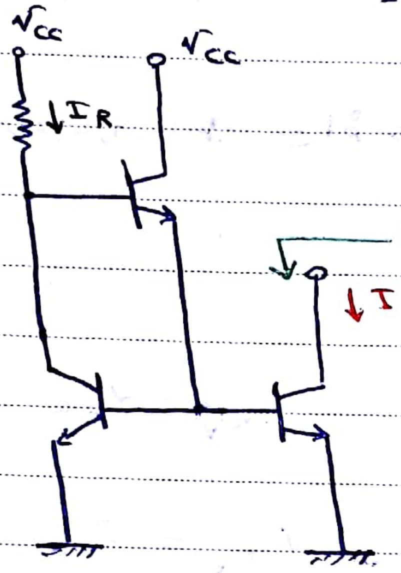
$$I = \frac{3}{2}\left(\frac{I_R}{1+\frac{5}{\beta}}\right)$$

P4PCO

Subject
Date

از جهت رسیدن به دقت بالاتر می‌توان با درج یک ترانزیستور اضافی به منظور تامین

جریان بیس ترانزیستورها به این مهم دست یافت:



$R_{th} = r_o \simeq \frac{V_A}{I}$

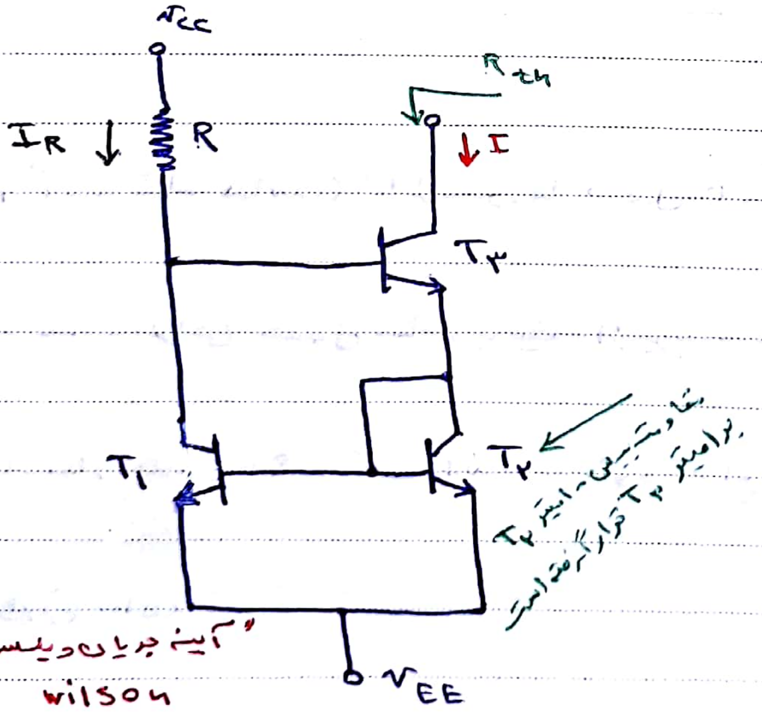
$$I_R = \frac{V_{CC} - 2V_{BE}}{R}$$

$$I \simeq \frac{I_R}{1 + \frac{2}{\beta^2}}$$

بجای عبارت $\frac{2}{\beta}$ عبارت $\frac{2}{\beta^2}$ ظاهر شد.

می‌توان طرح فوق را به شکلی تغییر داد که افزون بر حذف اثر β، مقاومت خروجی بالاتری

نیز حاصل می‌شود:

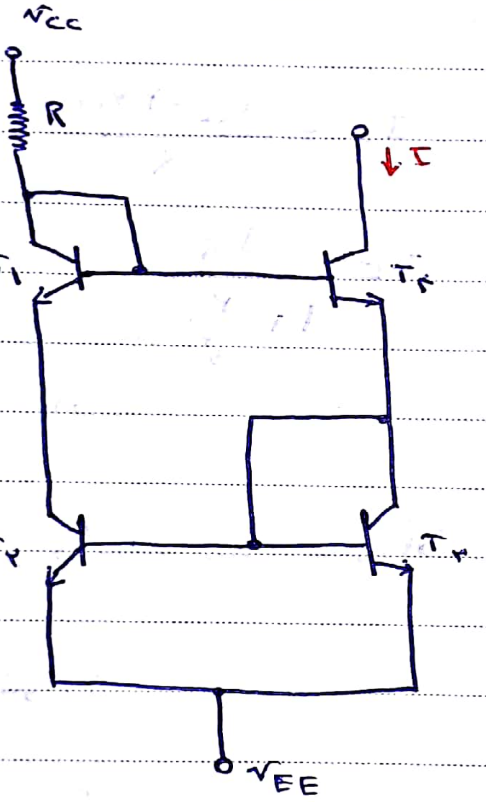


"آینه جریان ویلسون"
Wilson

$$I_R = \frac{V_{CC} - V_{EE} - 2V_{BE}}{R}$$

$$I \simeq \frac{I_R}{1 + \frac{2}{\beta^2}}$$

می‌توان طرح فوق را بصورت کاملاً متقارن نیز بنا نهاد. بدین طریق ولتاژ کلکتور-امیتر ترانزیستورهای پایه مقدار ثابتی بوده و اثر پدیده ارلی (تغییر β بواسطه تغییر عرض موثر بیس) در جریان حاصل رفع اثر خواهد شد.



$V_{CE_۳} = V_{BE}$

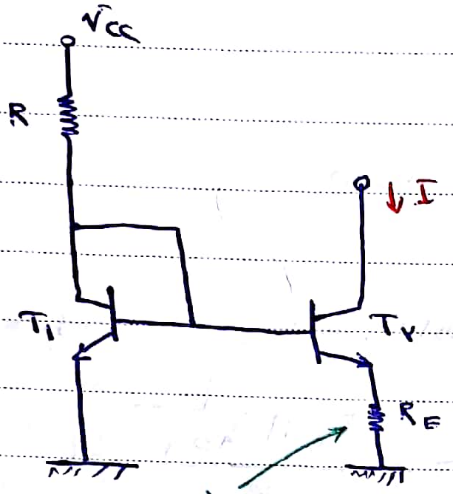
$V_{CE_۴} = V_{BE}$

$V_{CE_۱} = V_{BE}$

از آنجائیکه همانندی ترانزیستورها در عمل ناممکن است و یا بسیار مشکل است که هدف طراحی حصول مقادیر پایینی از جریان باشد در اینجاست لازم خواهد بود تا مقدار مقاومت R بزرگ انتخاب شود که این امر خود موجب افزایش اغتشاش (نویز) حرارتی خواهد شد.

Subject
Date

به منظور پرهیز از درج مقادیر بالای R می‌توان از الگوی ذیل مشهور به مدار «ویدلار» بهره جست:



با درج R_E می‌توان مقداری از ولتاژ بیس-امیتر T_1 را صرف آن و نتیجه را بیس-امیتر T_2 منتقل کرد.

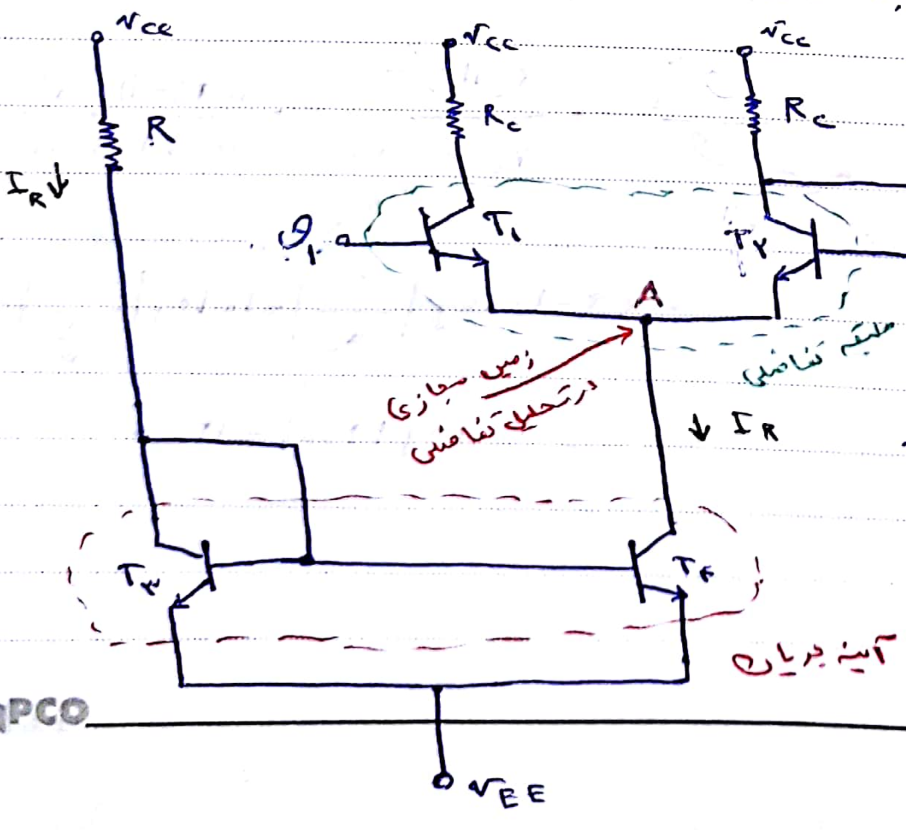
$$I_R = \frac{V_{CC}-V_{BE}}{R} \quad , \quad I_{C_1} \simeq I_R$$

$$V_{BE_1} = V_T \ln\left(\frac{I_R}{I_0}\right)$$

$$V_{BE_1} = V_{BE_2} + R_E \cdot I \Rightarrow V_{BE_1} - V_{BE_2} = R_E \cdot I$$

$$\Rightarrow V_T \ln\left(\frac{I_R}{I}\right) = R_E \cdot I$$

مثال: در مدار مقابل ضریب حذف مد مشترک (CMRR) را محاسبه نمائید.



$V_{CC} = 5V$

$V_{EE} = -5V$

$R = 9.3K$

$R_C = 10^K$

$h_{fe} = 100$

$h_{oe} = 10 \frac{\mu A}{V}$

$h_{re} \simeq 0$

$\beta = 100$

$V_{BE} = 0.7V$

P4PCO
Scanned by CamScanner

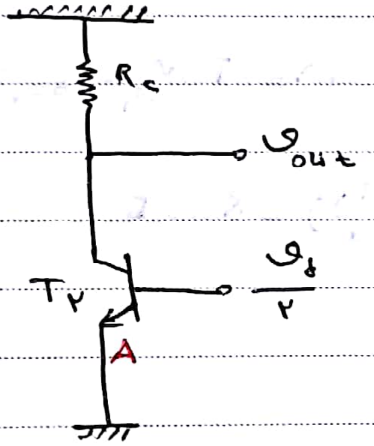
Subject
Date

حل: $I_R = \frac{V_{CC} - V_{EE} - V_{BE}}{R} = \frac{۵ - (-۵) - ۰/۷}{۹/۳ \times ۱۰^{۳}} = ۱۰^{-۳} A = ۱ mA$

$I_{E_1} = I_{E_2} \simeq \frac{I_R}{۲} = ۰/۵ mA$

$r_{e_1} = r_{e_2} = \frac{V_T}{I_E} = \frac{۲۵ \times ۱۰^{-۳}}{۰/۵ \times ۱۰^{-۳}} = ۵۰ \Omega$

مدار معادل در تحلیل مد تفاضلی چنین خواهد بود:

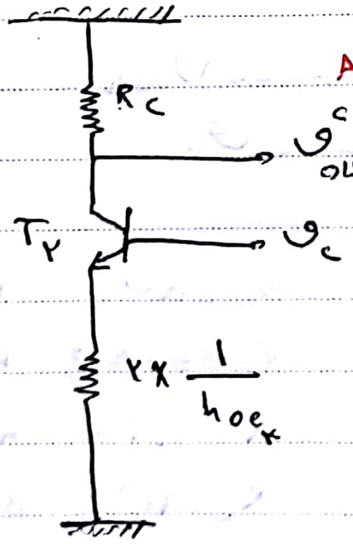


$\frac{v_{out}^d}{\frac{v_d}{۲}} = -\frac{R_c \parallel \frac{1}{h_{oe_۲}}}{r_e} \Rightarrow \frac{v_{out}^d}{v_d} = -\frac{۱}{۲} \cdot \frac{R_c \parallel \frac{1}{h_{oe_۲}}}{r_e}$

بهره مد تفاضلی A_d

$\Rightarrow A_d = \frac{-۱}{۲} \cdot \frac{۱۰ \times ۱۰^{۳} \parallel ۱۰ \times ۱۰^{۳}}{۵۰} = -۵۰$

و مدار معادل در حالت مشترک چنین خواهد بود:



$A_c \rightarrow \frac{v_{out}^c}{v_c} = -\frac{R_c \parallel \frac{1}{h_{oe_۲}}}{r_e + \frac{۲}{h_{oe_۲}}} = -\frac{۱۰ \times ۱۰^{۳} \parallel ۱۰ \times ۱۰^{۳}}{۵۰ + ۲ \times ۱۰ \times ۱۰^{۳}} = \frac{-۱}{۴}$

$CMRR = ۲۰ \log \left| \frac{A_d}{A_c} \right| = ۲۰ \log \left| \frac{-۵۰}{-\frac{۱}{۴}} \right|$

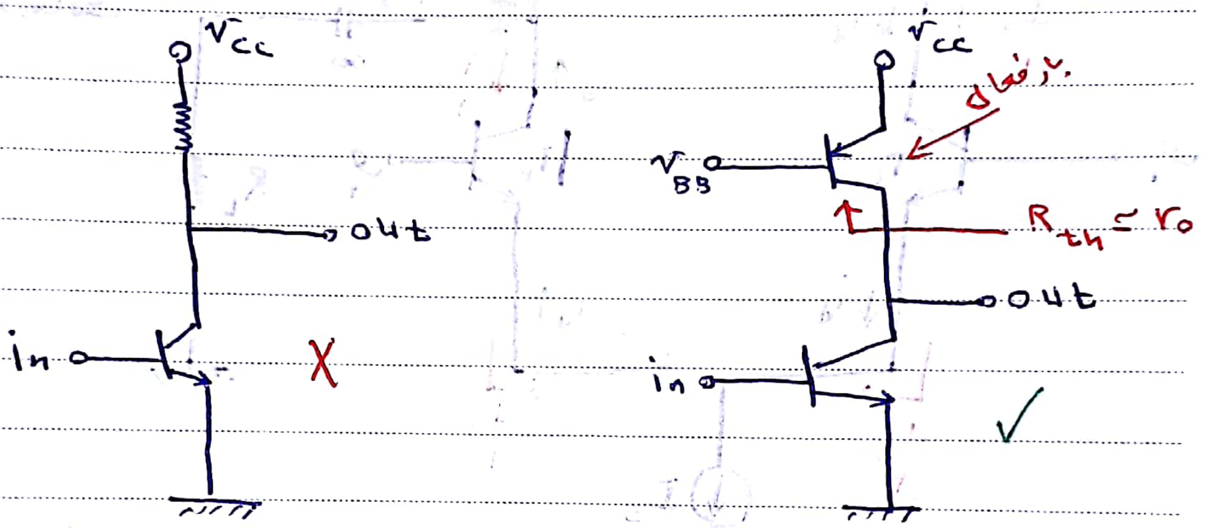
$= ۲۰ \log |۲۰۰| = ۱۲ \, db$

PAPCO

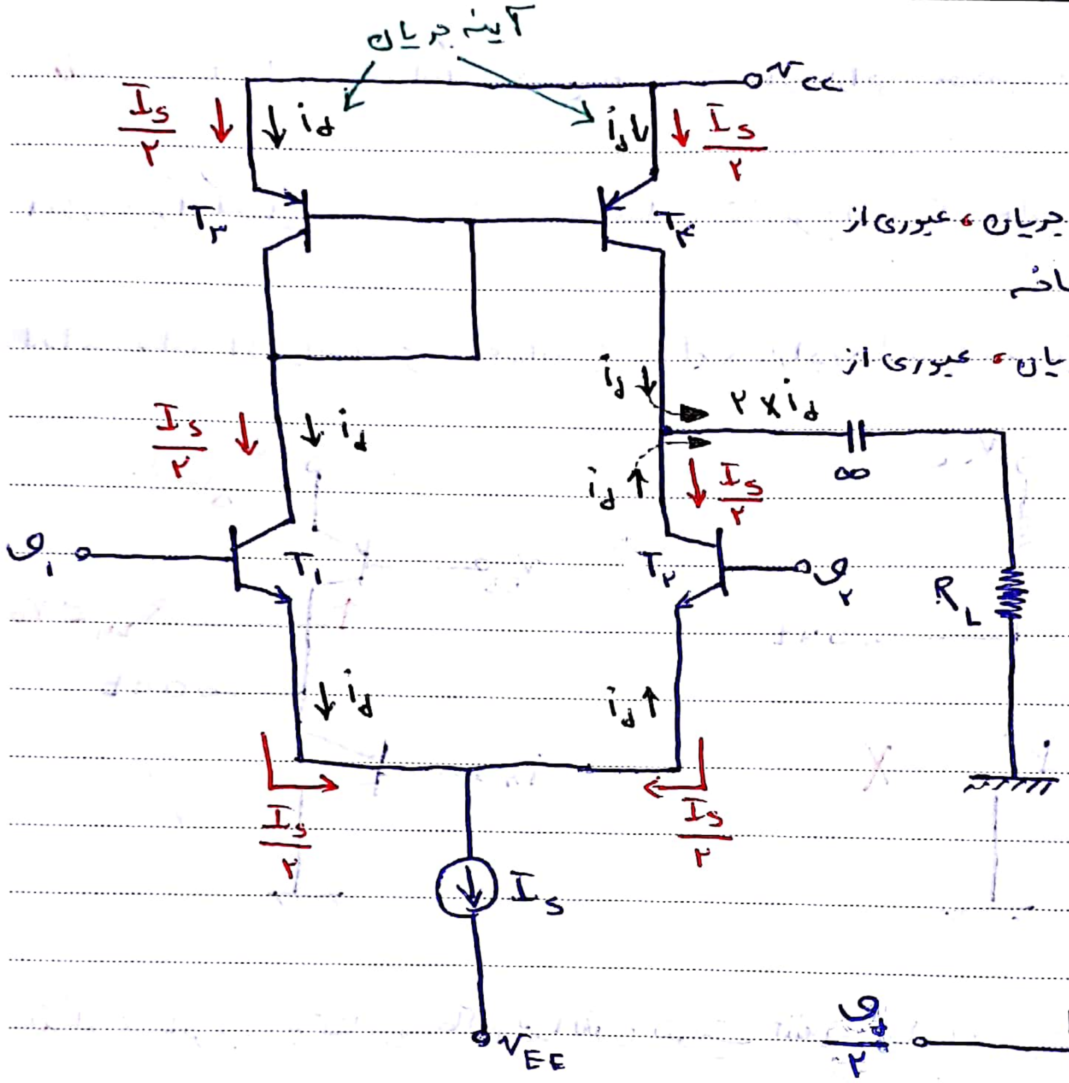
Scanned by CamScanner

Subject:
Date

تذکر: با عنایت به اینکه درج مقاومت در طراحی موجب بروز نویز حرارتی بوده افزون بر آنکه ایجاد مقاومت خصوصاً با مقادیر بالا در یک مدار مجتمع اصولاً مقرون به صرفه نیست لذا می توان از ترانزیستور بعنوان بار فعال در طراحی ها بهره جست.

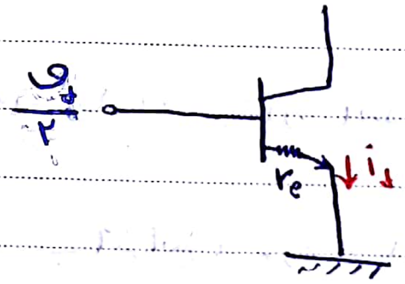


تذکر: با توجه به تقارن حاکم بر الگوی تقویت کننده تفاضلی می توان این بکارگیری بار فعال را به قالب آینه جریان بکار گرفت و موجب افزایش بهره در حالت تفاضلی به میزان دو برابر شد.



$\frac{I_S}{۲}$: مولفه dc جریان عبوری از هر شاخه

i_d : مولفه ac جریان عبوری از هر ترانزیستور در حالت تفاضلی

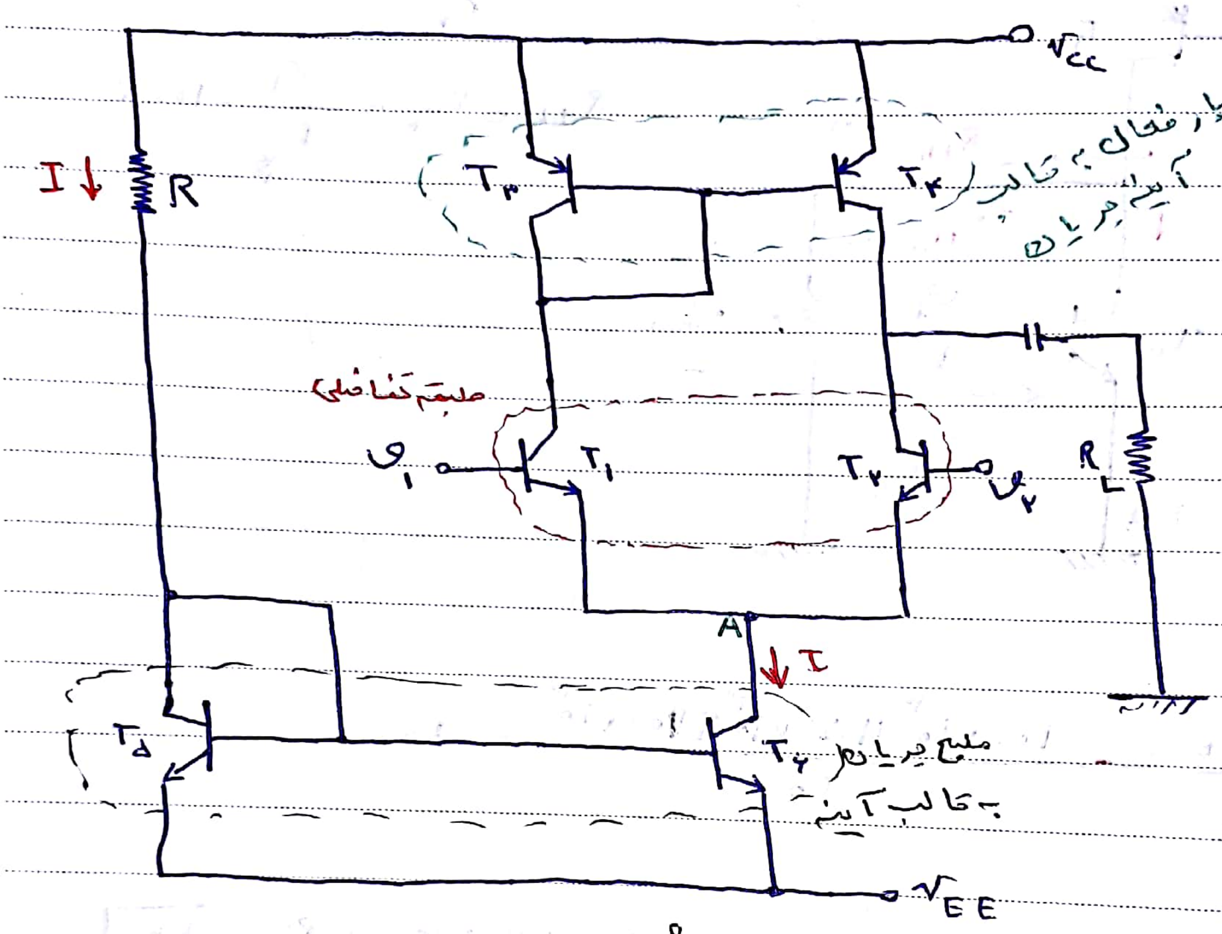


$i_d = \frac{\frac{v_d}{۲}}{r_e}$

Scanned by CamScanner

Subject:
Date

مثال: در مدار مقابل بهره ولتاژ، مقاومت ورودی و مقاومت خروجی در حالت تفاضلی را محاسبه نمائید.



$V_{cc} = +10\,V$

$V_{EE} = -10\,V$

$R = 9.65\,k\Omega$

$R_L = 50\,\Omega$

$V_{BE} = 0.7\,V$

$V_A = 100\,V$

$h_{oe} = 10\,\frac{\mu A}{V}$

$h_{re} = 0$

$h_{fe} = 100$

حل: از تحلیل dc چنین حاصل می‌شود:

$$I = \frac{V_{cc} - V_{EE} - V_{BE}}{R} = \frac{10-(-10)-0.7}{9.65\times10^{3}} = 2\times10^{-3}\,A = 2\,mA$$

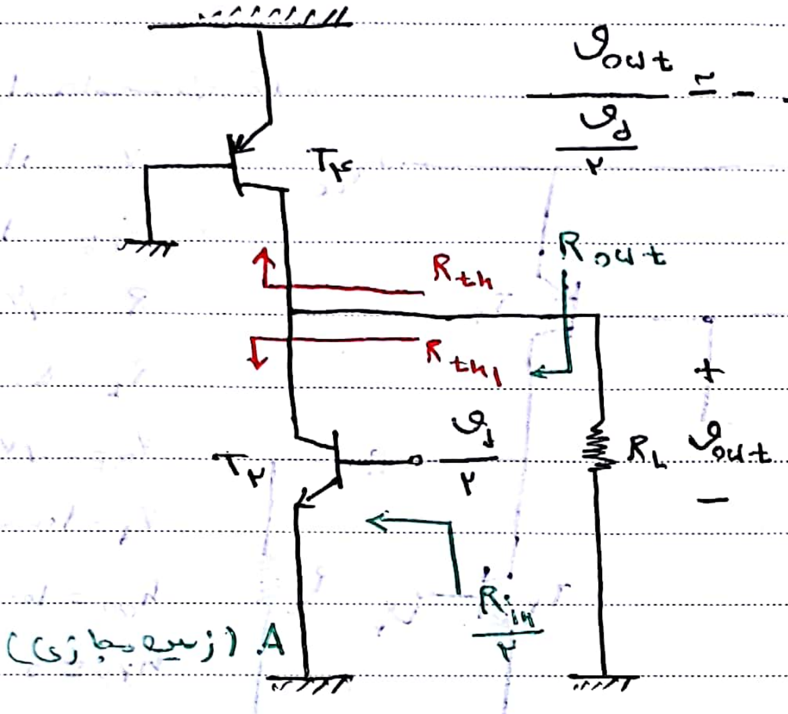
$$I_{E_1} = I_{E_2} = \frac{I_s}{2} = 1\,mA \Rightarrow r_{e_1} = r_{e_2} = \frac{V_T}{I_E} = \frac{25\times10^{-3}}{1\times10^{-3}} = 25\,\Omega$$

PAPCO

Scanned by CamScanner

Subject:
Date

و در تحلیل مد تفاضلی مستند به روش نیم مدار چنین خواهیم داشت:



بواسطه حضور بار فعال با قالب آینه

$$\frac{v_{out}}{\frac{v_d}{2}} \simeq -\frac{(R_{th} \| R_L) \| \frac{1}{h_{oe2}}}{r_{e2}} \times 2 \;,$$

$$R_{th} = r_{o4} = \frac{V_A}{I_{C4}} = 100k$$

$$\frac{v_{out}}{v_d} \simeq -\frac{100\times10^3 \| 50\times10^3 \| 100\times10^3}{25} = -1000$$

A_d

$$\frac{R_{in}}{2} = h_{ie2} = (1+h_{fe2})\cdot r_{e2} \simeq 2.5k \Rightarrow R_{in} = 5k$$

بار فعال به قالب آینه جریان

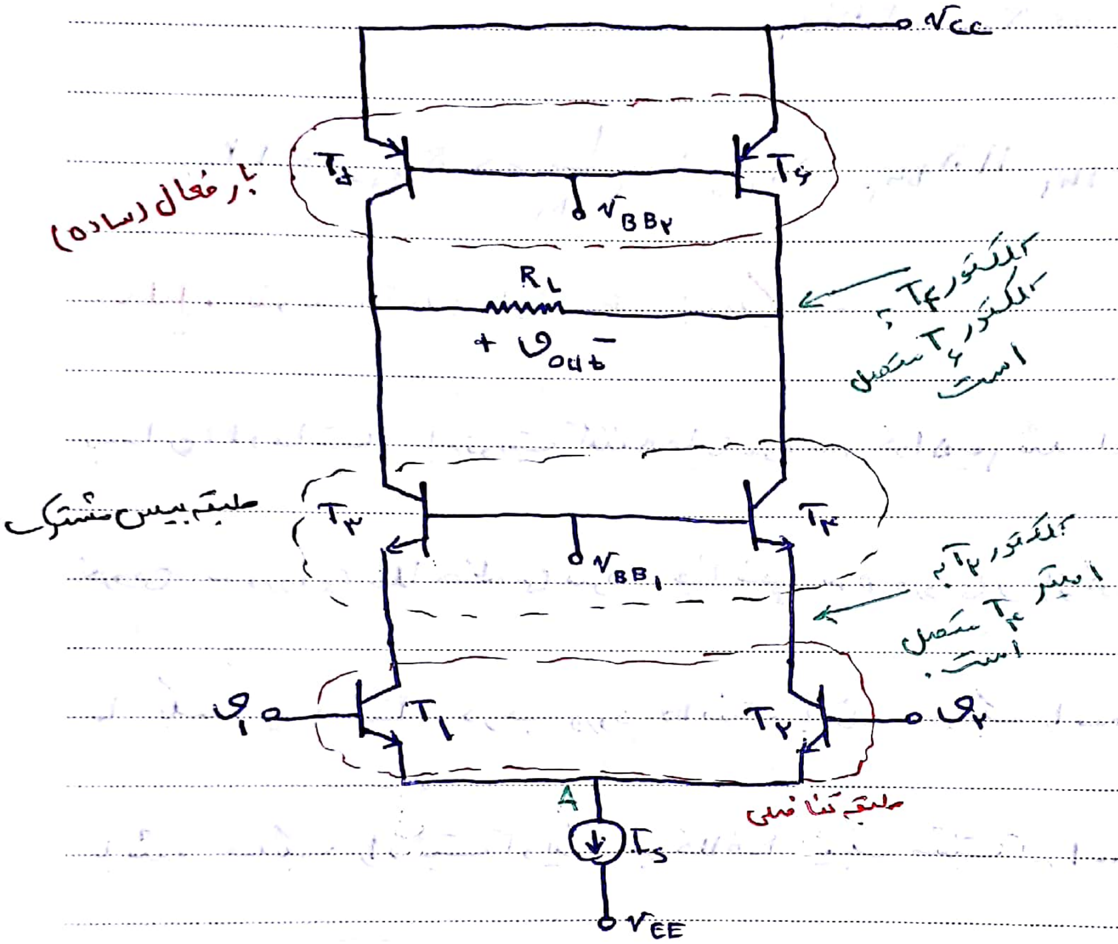
$$R_{out} = (R_{th} \| R_{th_1}) \times \frac{1}{2} \;,\; R_{th_1} = \frac{1}{h_{oe2}} = 100k$$

$$R_{out} = (100k \| 100k) \times \frac{1}{2} = 25k$$

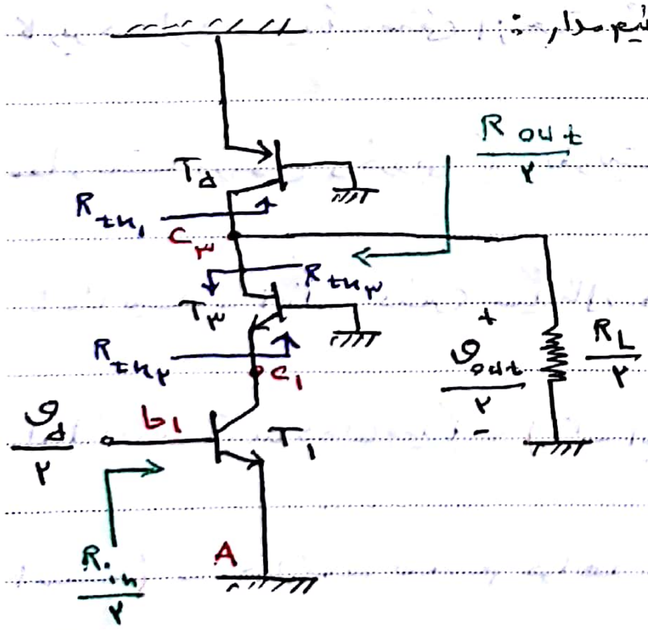
PAPCO

Scanned by CamScanner

مثال: در مدار مقابل بهره ولتاژ، مقاومت ورودی و مقاومت خروجی در حالت تفاضلی را محاسبه نمائید.



حل: تحلیل حالت تفاضلی به استناد روش نیم مدار:



$$\frac{\frac{v_{out}}{2}}{\frac{v_d}{2}} = \frac{v_{c3}}{v_{c1}} \times \frac{v_{c1}}{v_{b1}}$$

$$\frac{v_{c3}}{v_{c1}} = + \frac{R_{th1} \parallel \frac{R_L}{2} \parallel \frac{1}{h_{ob3}}}{r_{e3}} \quad , \quad R_{th1} = r_{o5}$$

$$\frac{v_{c1}}{v_{b1}} = - \frac{R_{th2} \parallel \frac{1}{h_{oe1}}}{r_{e1}} \quad , \quad R_{th2} = r_{e3}$$

Scanned by CamScanner

$$\Rightarrow \frac{v_{out}}{v_d} \simeq -\frac{r_{od} \parallel \frac{R_L}{2} \parallel \frac{1}{h_{ob3}}}{r_{e3}} \times \underbrace{\frac{r_{e2} \parallel \frac{1}{h_{oe1}}}{r_{e1}}}_{\simeq 1}$$

$$\frac{R_{in}}{2} = h_{ie1} \Rightarrow R_{in} = 2h_{ie1}$$

$$\frac{R_{out}}{2} = R_{th1} \parallel R_{th2} \,,\, R_{th2} \simeq \frac{1}{h_{ob3}} \Rightarrow R_{out} = 2r_{o5}$$

تحلیل تقویت کننده های خطی با فیدبک:

بسیاری اوقات با تقویت کننده هایی مواجه خواهیم شد که در آن بازخوردی از خروجی به ورودی ملاحظه می شود. چنانچه بین ورودی و بازخورد از خروجی اختلاف فاز یکصد و هشتاد درجه وجود داشته باشد، فیدبک را منفی و چنانچه هم فاز باشند فیدبک را مثبت گویند. بر خلاف فیدبک مثبت که اساساً در ایجاد نوسانسازها کاربرد دارد، فیدبک منفی از جهت ثبات بیشتر، افزایش پهنای باند و بهبود مقادیر مقاومت ورودی و خروجی یک تقویت کننده موثر است.

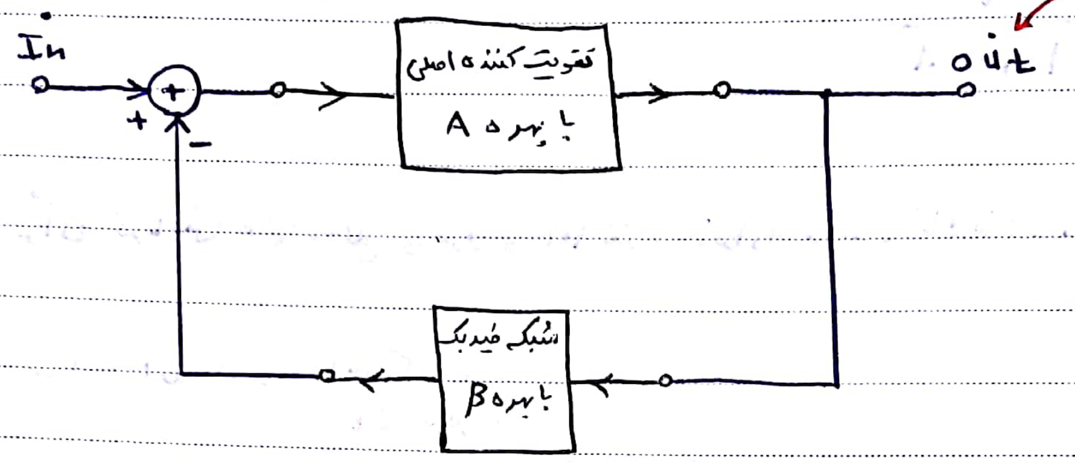
با عنایت به اینکه جنس سیگنال در ورودی و یا خروجی به دو نوع ولتاژ یا جریان است لذا تقویت کننده های فیدبک (که این بحث منحصراً معطوف به فیدبک منفی است) به چهار گونه تقسیم خواهد شد:

Scanned by CamScanner

Subject
Date

"نمودار بلوکی شبکه با فیدبک منفی"

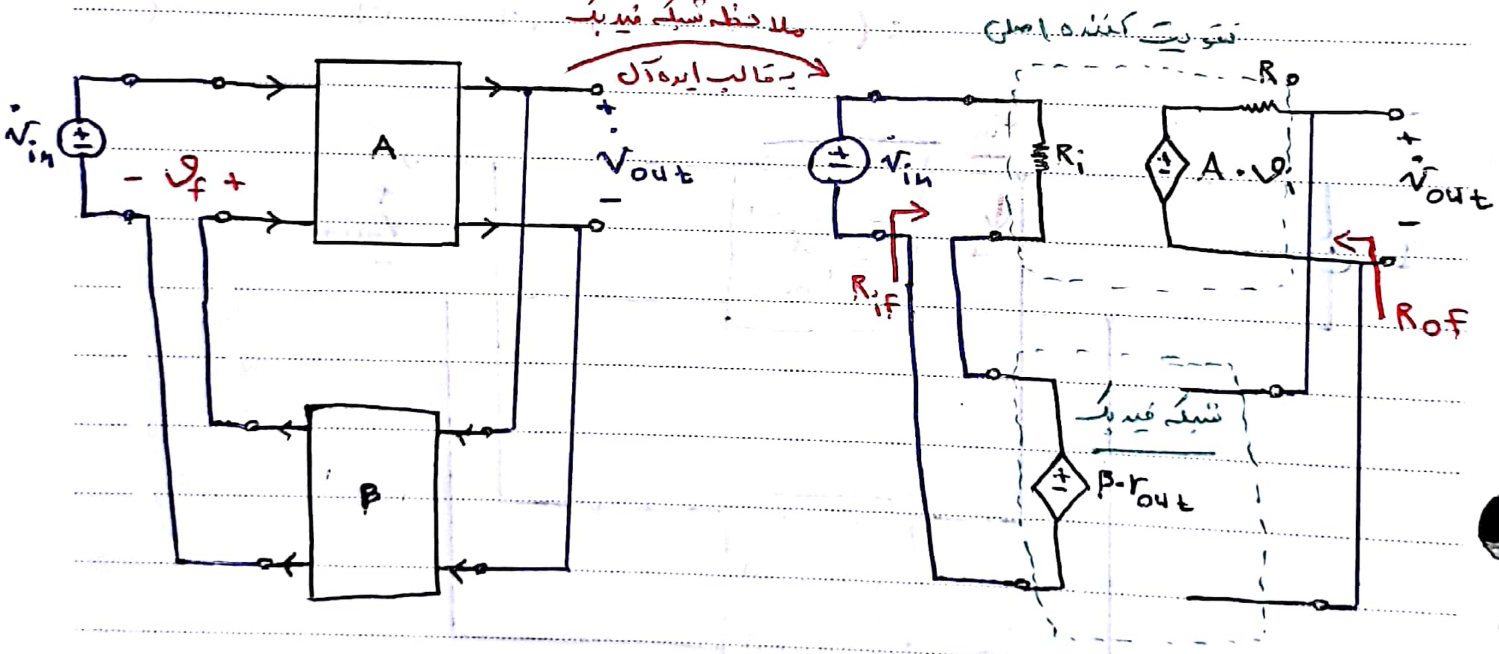
تحلیل هارمونیک



$$\frac{out}{In} = \frac{A}{1+\beta A}$$

ضریب کاهش حساسیت : $1+\beta A$

الف) فیدبک ولتاژ - سری (سری - موازی) :



چنانچه مقاومت ورودی و خروجی در این آرایش فیدبک محاسبه شود چنین حاصل خواهد شد :

شد :

$R_{if} = R_i(1+\beta . A)$ مقاومت ورودی مجموعه بیشتر شد !

$$R_{of} = \frac{R_o}{1+\beta . A}$$ مقاومت خروجی مجموعه کمتر شد !

مقاومت خروجی در مدار با فیدبک

Scanned by CamScanner

Subject
Date

$$A_f = \frac{A}{1+\beta A}$$

بهره با فیدبک

افزودن بر آن فرکانس های قطع پایین و بالا نیز به میزان ضریب کاهش حساسیت درجه

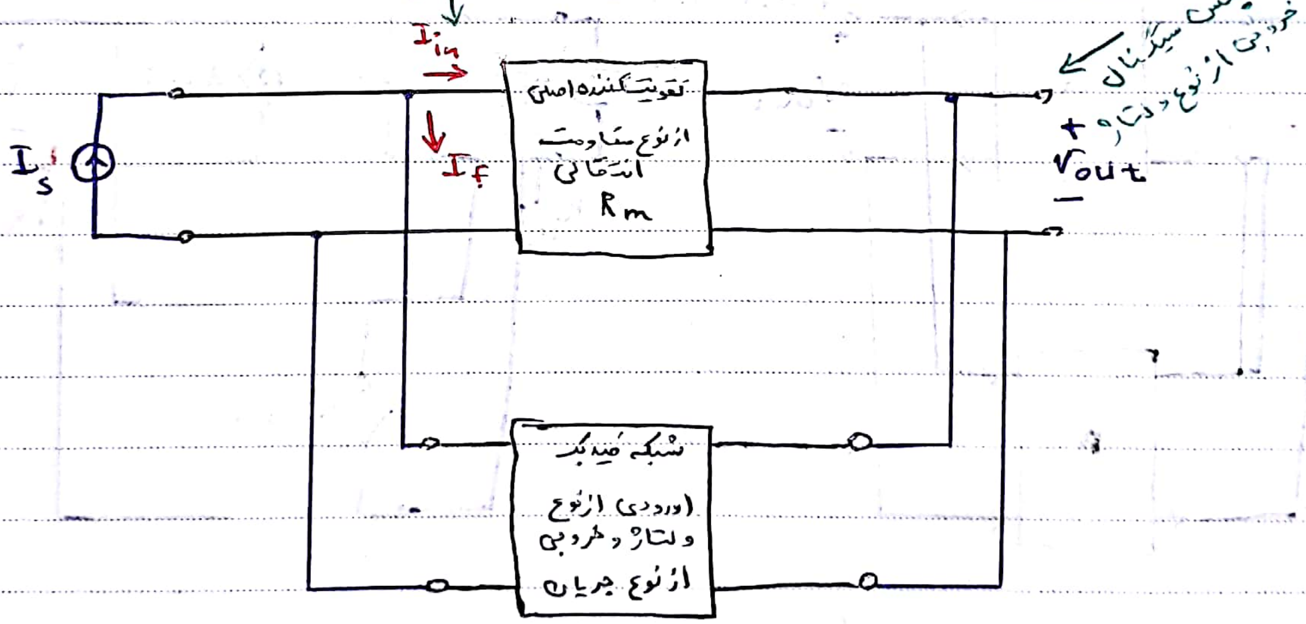
ارتقای پهنای باند تغییر خواهند کرد.

$$f_{Lf} = \frac{f_L}{1+\beta A}$$

f_L: فرکانس قطع پایین در تقویت کننده اصلی (A)

f_{Lf}: فرکانس قطع پایین در مجموعه تقویت کننده با فیدبک

ب) فیدبک ولتاژ - موازی (موازی - موازی):

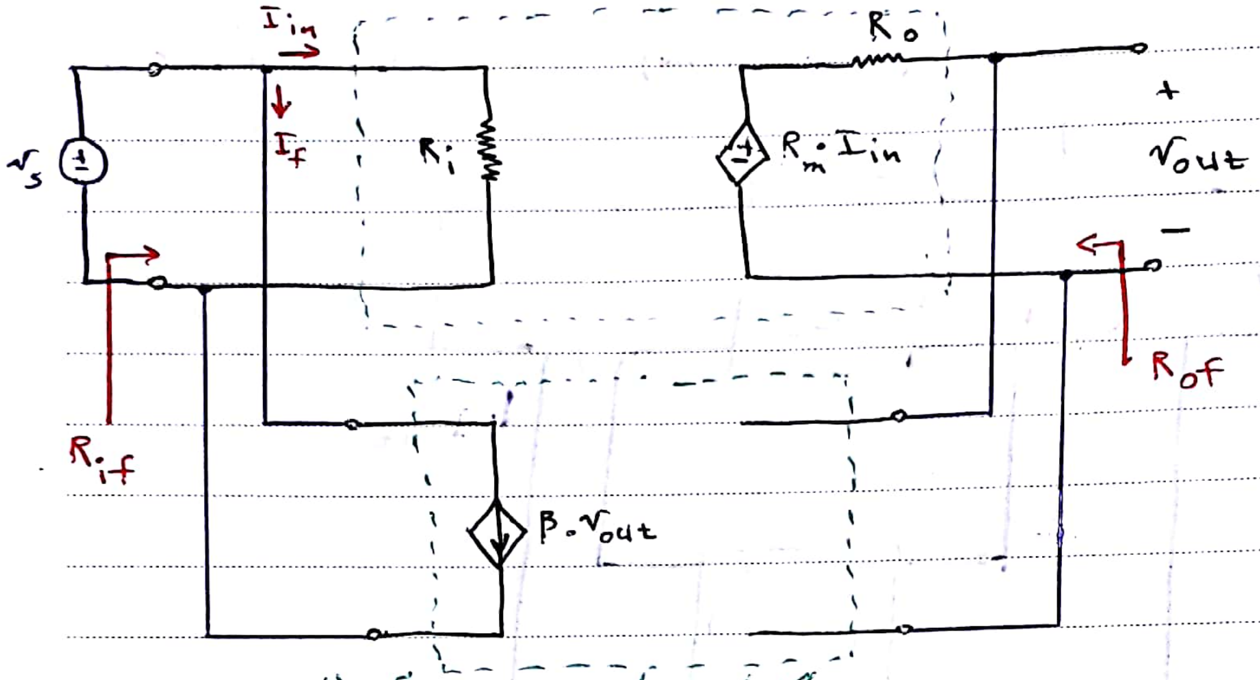


که مدار معادل با ملاحظه شبکه فیدبک به قالب ایده آل چنین خواهد بود:

Scanned by CamScanner

Subject
Date

"تقویت کننده اهمی"



"شبکه فیدبک با فرض ایده‌آل"

با محاسبه مقاومت ورودی و خروجی مجموعه، نتایج زیر حاصل خواهد شد:

$$R_{if} = \frac{R_i}{1 + \beta \cdot R_m}$$ کاهش مقاومت ورودی!

$$R_{of} = \frac{R_o}{1 + \beta \cdot R_m}$$ کاهش مقاومت خروجی!

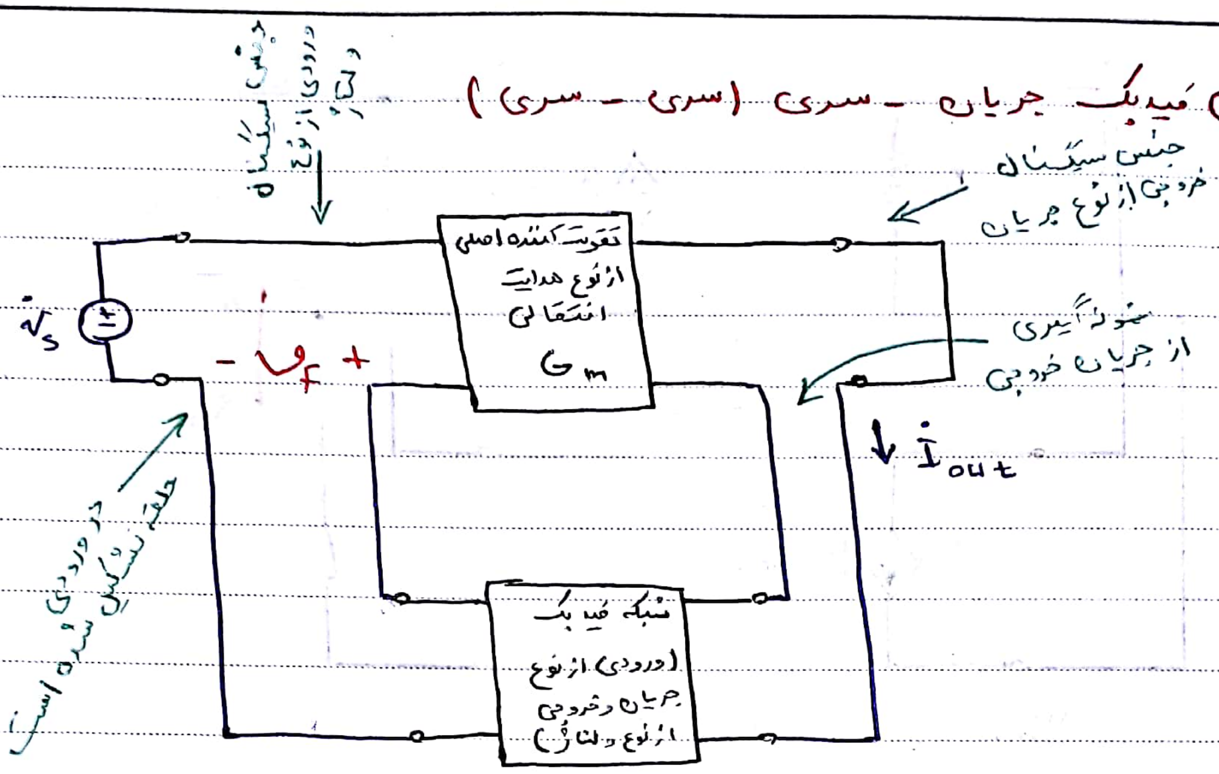
$$f_{Lf} = \frac{f_L}{1 + \beta R_m}$$

$$f_{Hf} = f_H (1 + \beta R_m)$$

Scanned by CamScanner

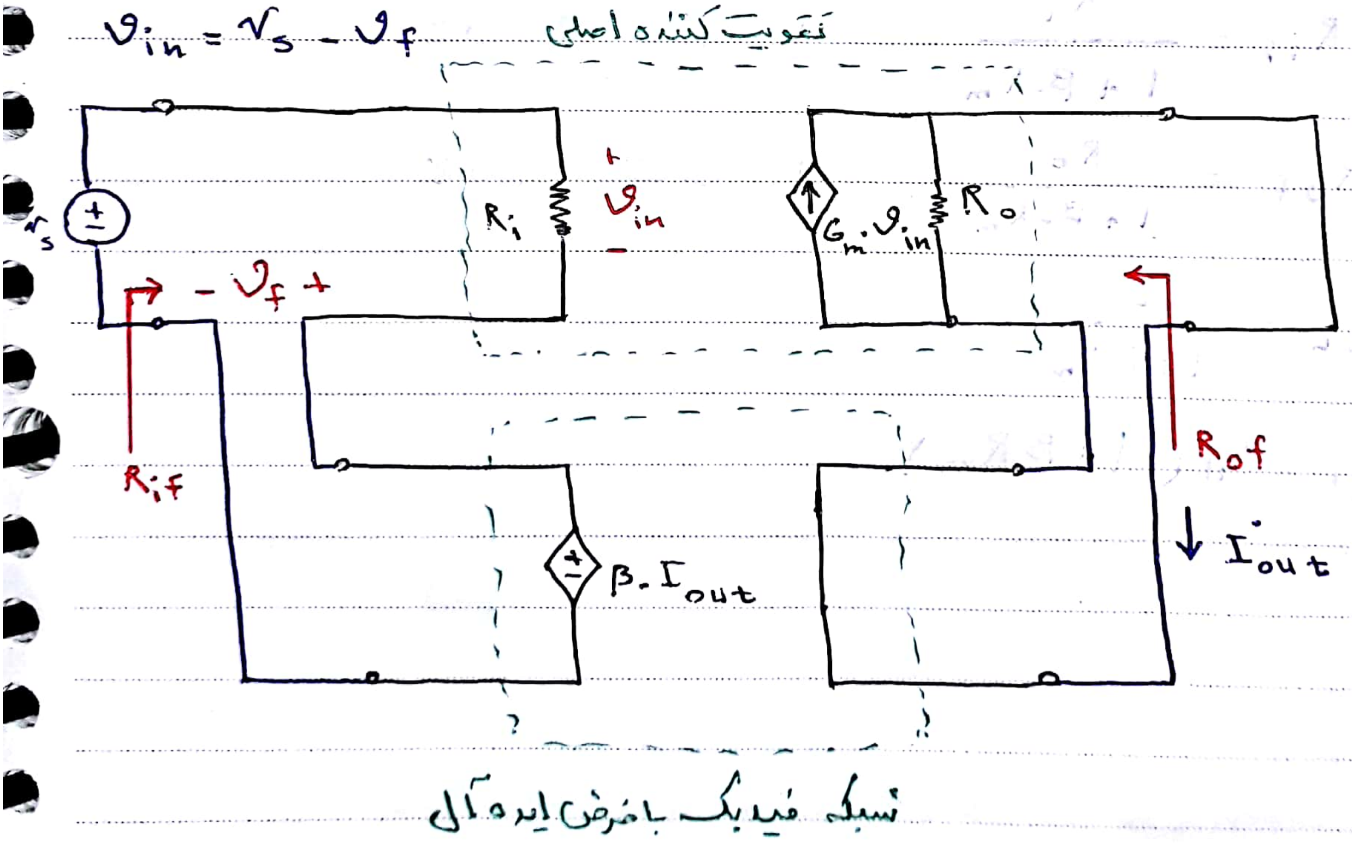
Subject
Date

ج) فیدبک جریان - سری (سری - سری)



که مدار معادل با لحاظ شبکه فیدبک به قالب ایده آل چنین خواهد بود:

$$v_{in} = v_s - v_f$$



$$\beta = \frac{v_f}{I_{out}}$$

بهره شبکه فیدبک

Scanned by CamScanner

Subject
Date

با محاسبه مقاومت ورودی و خروجی مجموعه، نتایج زیر حاصل خواهد شد:

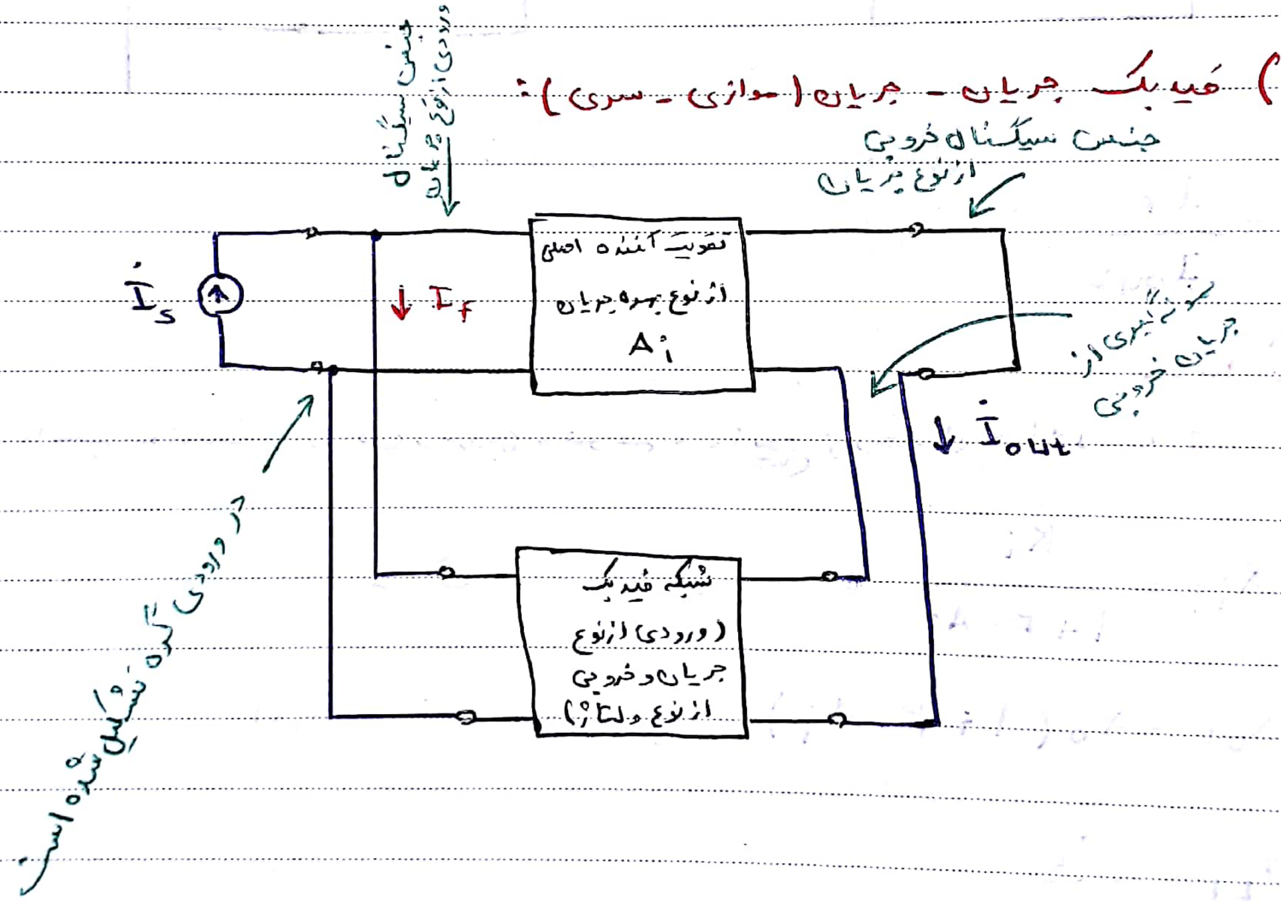
$R_{if} = R_i(1 + \beta \cdot G_m)$ افزایش مقاومت ورودی!

$R_{of} = R_o(1 + \beta \cdot G_m)$ افزایش مقاومت خروجی!

$$f_{Lf} = \frac{f_L}{1 + \beta G_m}$$

$f_{Hf} = f_H(1 + \beta \cdot G_m)$

د) فیدبک جریان - جریان (موازی - سری):

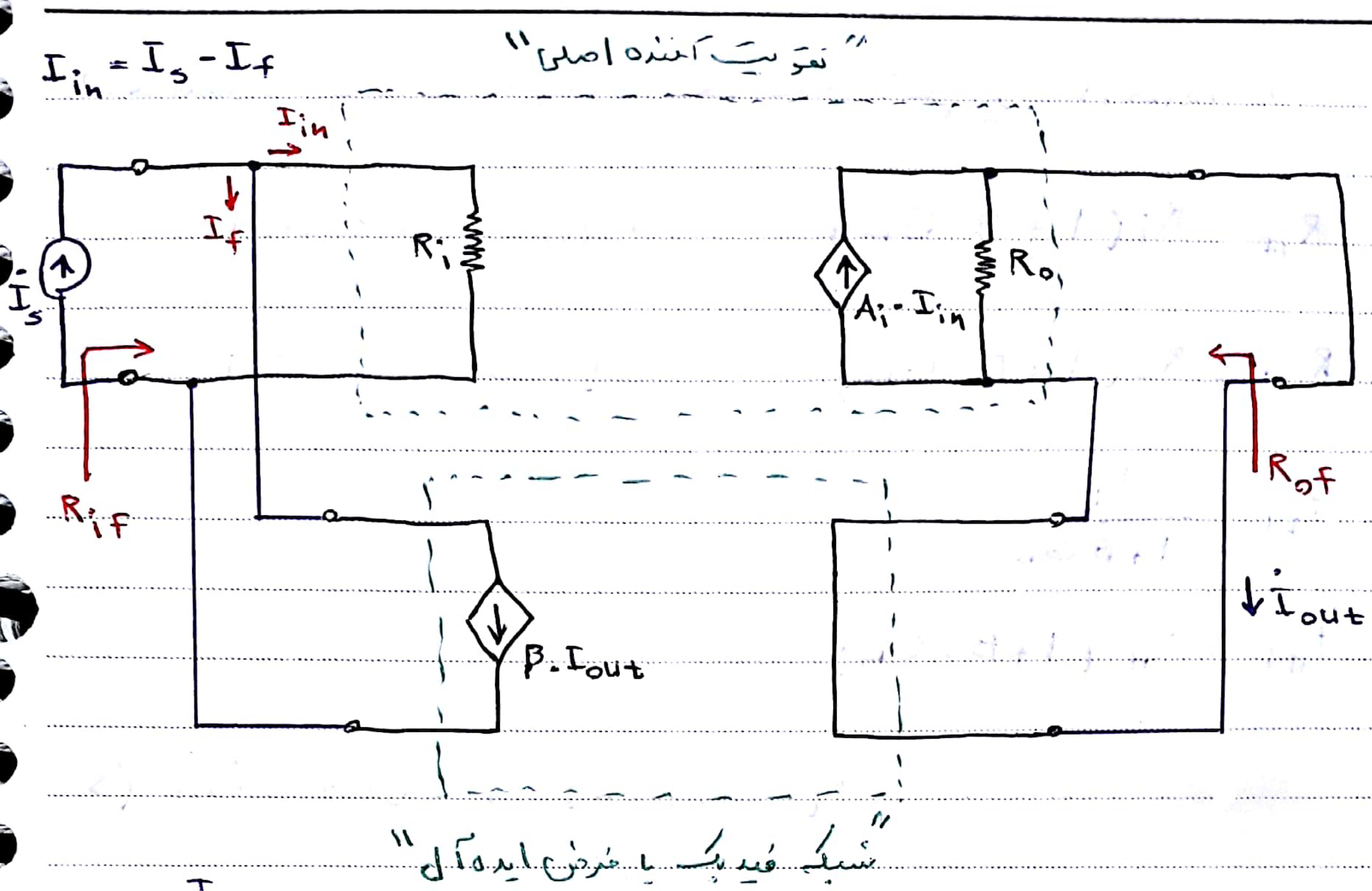


که مدار معادل با ملاحظه شبکه فیدبک به قالب ایده‌آل چنین خواهد بود:

PAPCO

Subject
Date

$I_{in} = I_s - I_f$



$$\beta = \frac{I_f}{I_{out}}$$

بهره شبکه فیدبک

با محاسبه مقاومت ورودی و خروجی مجموعه، نتایج زیر حاصل خواهد شد:

$$R_{if} = \frac{R_i}{1 + \beta \cdot A_i}$$ کاهش مقاومت ورودی!

$$R_{of} = R_o(1 + \beta \cdot A_i)$$ افزایش مقاومت خروجی!

$$f_{Lf} = \frac{f_L}{1 + \beta A_i}$$

$$f_{Hf} = f_H(1 + \beta \cdot A_i)$$

PAPCO

Scanned by CamScanner

Subject
Date

ترفندی از جهت تحلیل تقویت کننده های با فیدبک در اختیار است که گام اصلی در آن ترسیم مدار کمکی و توصیف مدار اصلی به قالب یک تقویت کننده بدون فیدبک است. در این تحلیل هدف آن است تا تأثیر شبکه فیدبک در ورودی و خروجی مشخص و با محاسبه متغیرهای اساسی در آن بتوان آسیب های الکتریکی متناظر در مدار اصلی را برآورد نمود. مراحل اصلی در ترسیم مدار کمکی به شرح زیر است:

۱) ابتدا نوع فیدبک مشخص شود.

۲) بهره فیدبک محاسبه شود. برای این منظور لازم است تا ورودی غیرفعال شود (در فیدبک سری، حلقه قطع و در فیدبک موازی، گره اتصال فیدبک اتصال کوتاه می شود).

۳) تاثیر شبکه فیدبک در ورودی و خروجی ملاحظه شود (اگر فیدبک از نوع ولتاژ است، گره خروجی اتصال کوتاه و اگر جریان است شاخه اتصال فیدبک از خروجی قطع شود. به نحو مشابه و در ملاحظه اثر فیدبک در خروجی، چنانچه اتصال فیدبک در ورودی از نوع سری باشد حلقه ورودی قطع و اگر از نوع موازی است، گره

Scanned by CamScanner

Subject
Date

ایجادی فیدبک در ورودی اتصال کوتاه شود.)

۴) با توجه به نوع فیدبک، در مدار کمکی حاصل بهره مرحله محاسبه شود. مقدار حاصل با ملاحظه ضریب کاهش حساسیت بیانگر بهره در مدار اصلی است.

۵) مقاومت های ورودی و خروجی در مدار کمکی محاسبه و مقادیر متناظر با آن در مدار اصلی و بر اساس ضریب کاهش حساسیت محاسبه می شود. توجه باید داشت که فیدبک ولتاژ موجب کاهش و فیدبک جریان باعث افزایش مقاومت خروجی است. همین اصل بر مقاومت ورودی غیر صادق است به این معنا که فیدبک سری و موازی به ترتیب باعث افزایش و کاهش مقاومت ورودی (محاسبه شده در مدار کمکی) به نسبت ضریب کاهش حساسیت خواهد بود.

تذکر: در عمل معمولاً ورودی دارای مقاومت و خروجی نیز مشتمل بر بار است لذا در تناظر یابی بین مدار کمکی و مدار اصلی باید مقاومت منبع و بار را خارج دانست و مقاومت های متناظر را از بعد بار و منبع منظور نمود.

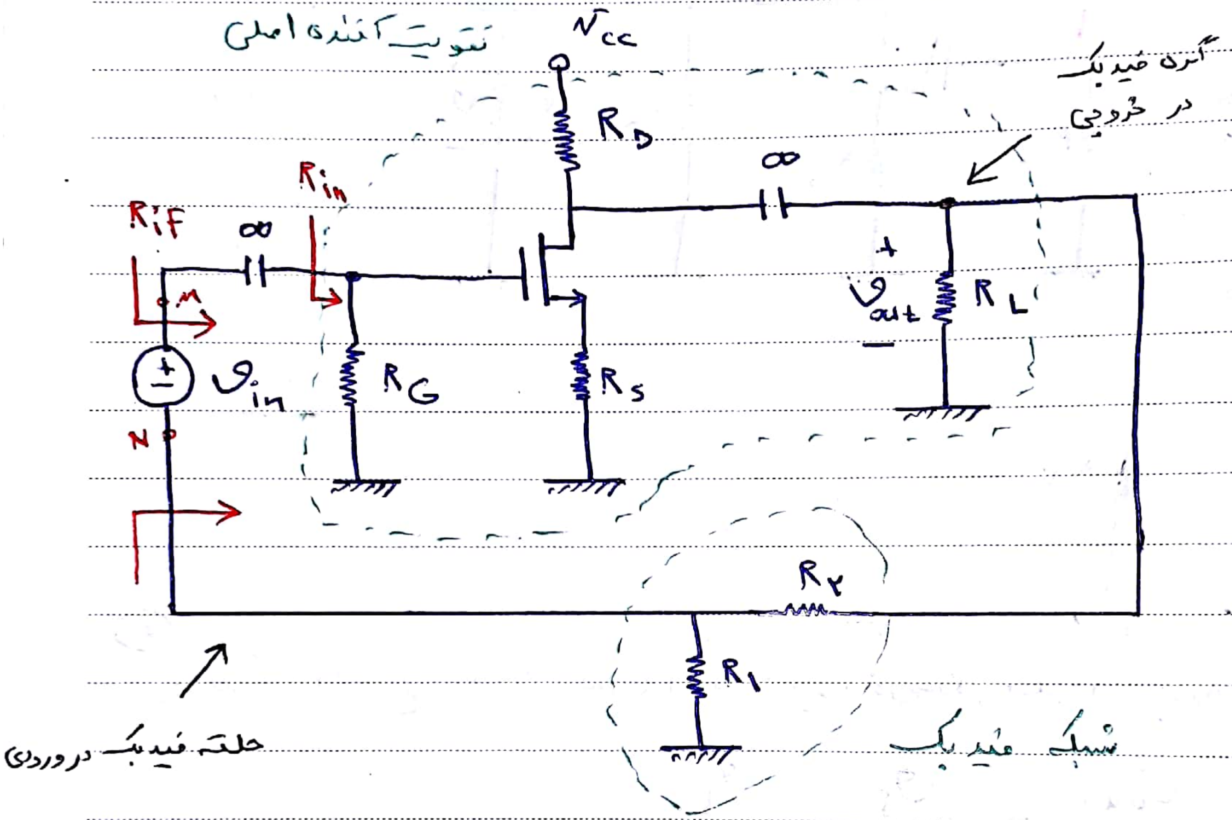
PAPCO

Scanned by CamScanner

Subject
Date

مثال: در مدار مقابل بهره ولتاژ و مقاومت ورودی (R_{in}) را محاسبه نمائید.

(فرض سیگنال کوچک را صادق بدانید.)

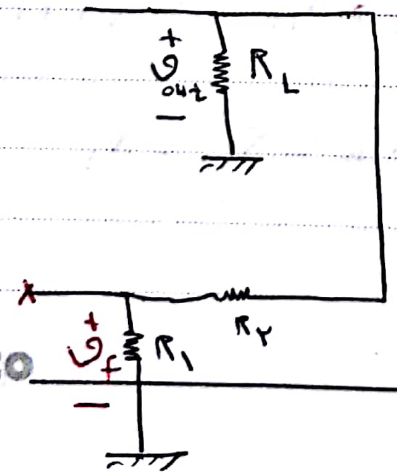


حل: فیدبک از نوع ولتاژ - سری است

(1)

برای محاسبه بهره فیدبک لازم است تا اتصال فیدبک در ورودی رفع اثر شود (حلقه فیدبک در ورودی قطع شود.)

(2)



$$\beta = \frac{v_f}{v_{out}} = \frac{R_1}{R_1 + R_2}$$

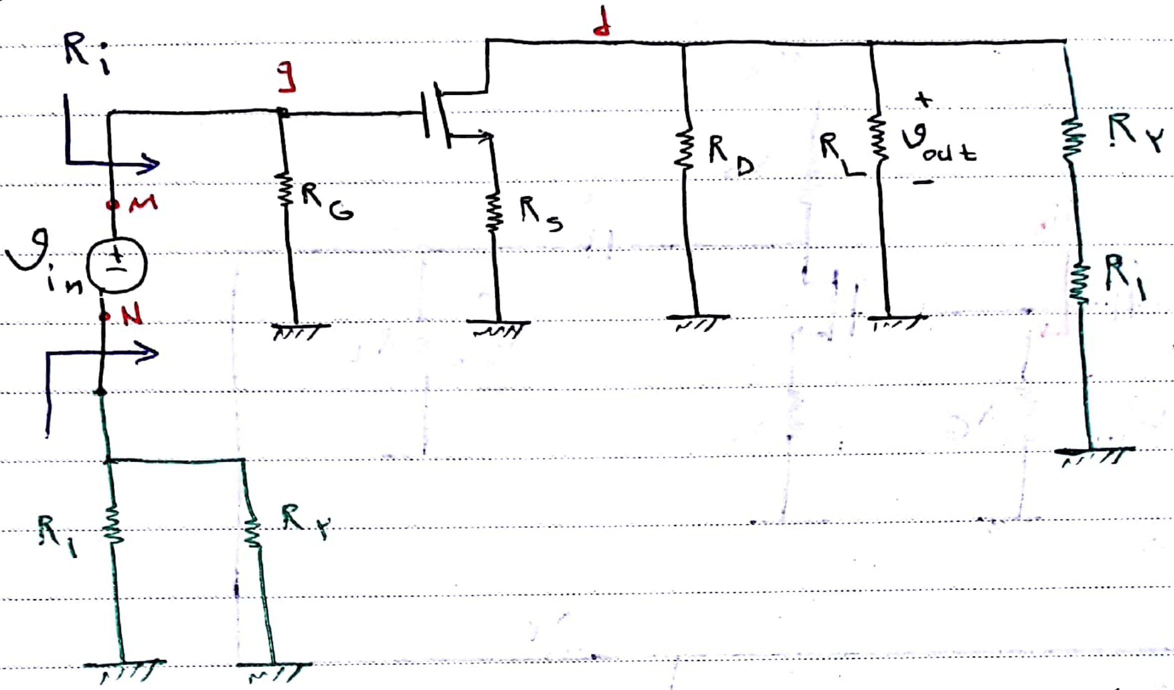
P4PCO

Scanned by CamScanner

Subject
Date

(۳)

حال نوبت به ترسیم مدار کمکی می رسد. در این مرحله باید اثر فیدبک در ورودی و خروجی لحاظ شود (اگر فیدبک در خروجی اتصال کوتاه و حلقه فیدبک در ورودی مدار باز)



(۴)

چون فیدبک از نوع ولتاژ - سری است پس در مدار کمکی باید بهره ولتاژ محاسبه شود

$$A_v = \frac{v_{out}}{v_{in}} = \frac{v_d}{v_g} \cdot \frac{v_g}{v_{in}}$$

$$\frac{v_d}{v_g} \simeq - \frac{R_D \parallel R_L \parallel (R_1 + R_2) \parallel r_o}{r_s + R_S}$$

$$\frac{v_g}{v_{in}} = \frac{R_G}{R_G + (R_1 \parallel R_2)}$$

$$R_i = R_G + (R_1 \parallel R_2)$$

$$A_{vf} = \frac{A_v}{1 + |\beta \cdot A_v|}$$

A_v ← بهره ولتاژ در مدار کمکی

A_{vf} ← بهره ولتاژ در مدار با فیدبک

چون فیدبک در ورودی سری است. →

$$R_{if} = R_i (1 + |\beta \cdot A_v|)$$

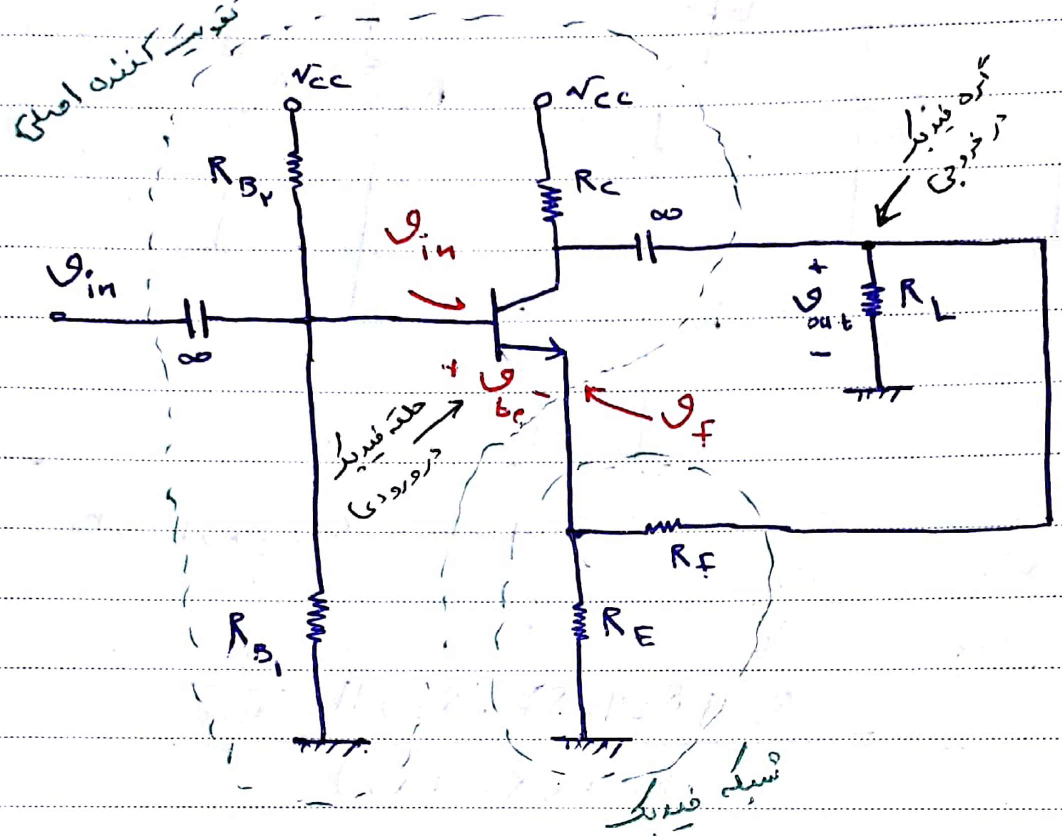
$$R_{in} \simeq R_{if} - R_1$$

PAPCO

Scanned by CamScanner

Subject
Date

مثال: در مدار مقابل بهره ولتاژ را محاسبه نمائید. (فرض سیگنال کوچک را صادق بدانید)

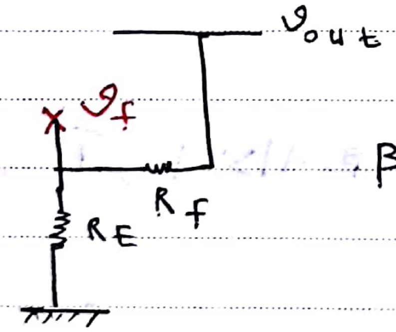


حل: فیدبک از نوع ولتاژ - سری است

①

برای محاسبه بهره فیدبک لازم است تا اتصال فیدبک در ورودی رفع اثر شود (حلقه فیدبک در ورودی قطع شود)

②



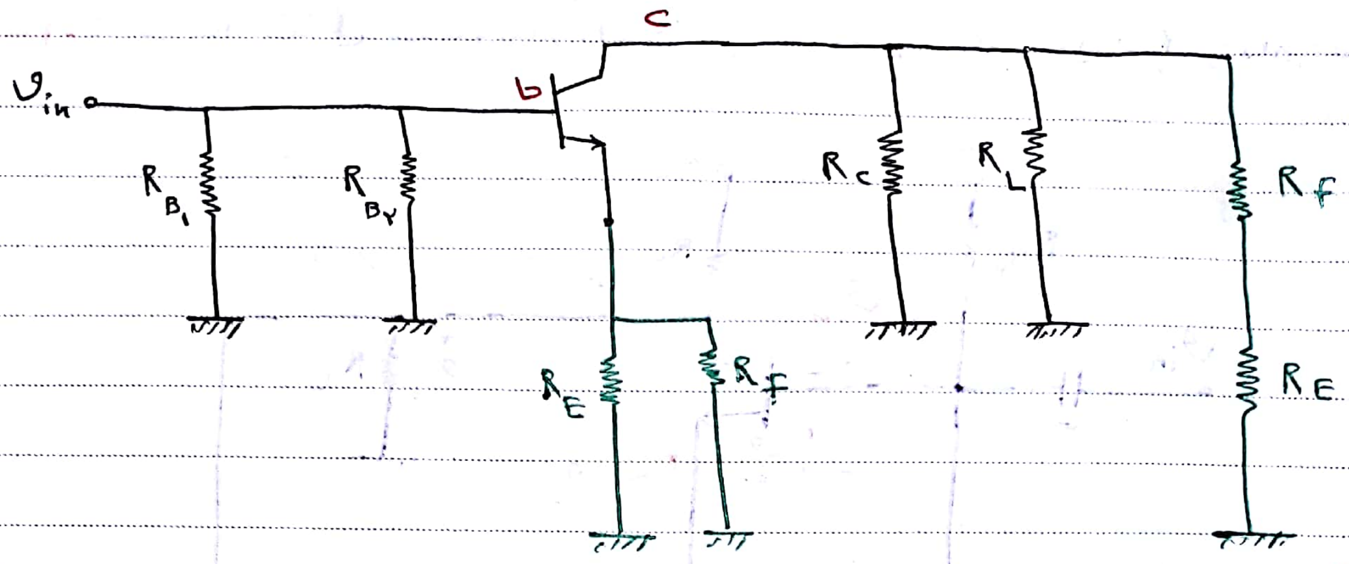
$$\beta = \frac{v_f}{v_{out}} = \frac{R_E}{R_E + R_f}$$

③

حال نوبت به ترسیم مدار کمکی می رسد. در این مرحله باید اثر فیدبک در ورودی و خروجی ملاحظه شود (گره فیدبک در خروجی اتصال کوتاه و حلقه فیدبک در ورودی مدار باز)

Subject
Date

تمام A ها را A کنید



۴) چون فیدبک از نوع ولتاژ - سری است پس در مدار A کلی باید بهره ولتاژ حساب شود:

$$A_v = \frac{v_{out}}{v_{in}} = \frac{v_c}{v_b}$$

$$= \frac{R_C \parallel R_L \parallel (R_F + R_E) \parallel \frac{1}{h_{oe}}}{r_e + (R_E + R_F)}$$

$$A_{vf} = \frac{A_v}{1 + |\beta \cdot A_v|}$$

A_v ← بهره ولتاژ در مدار A کلی

A_{vf} ↑ بهره ولتاژ در مدار با فیدبک

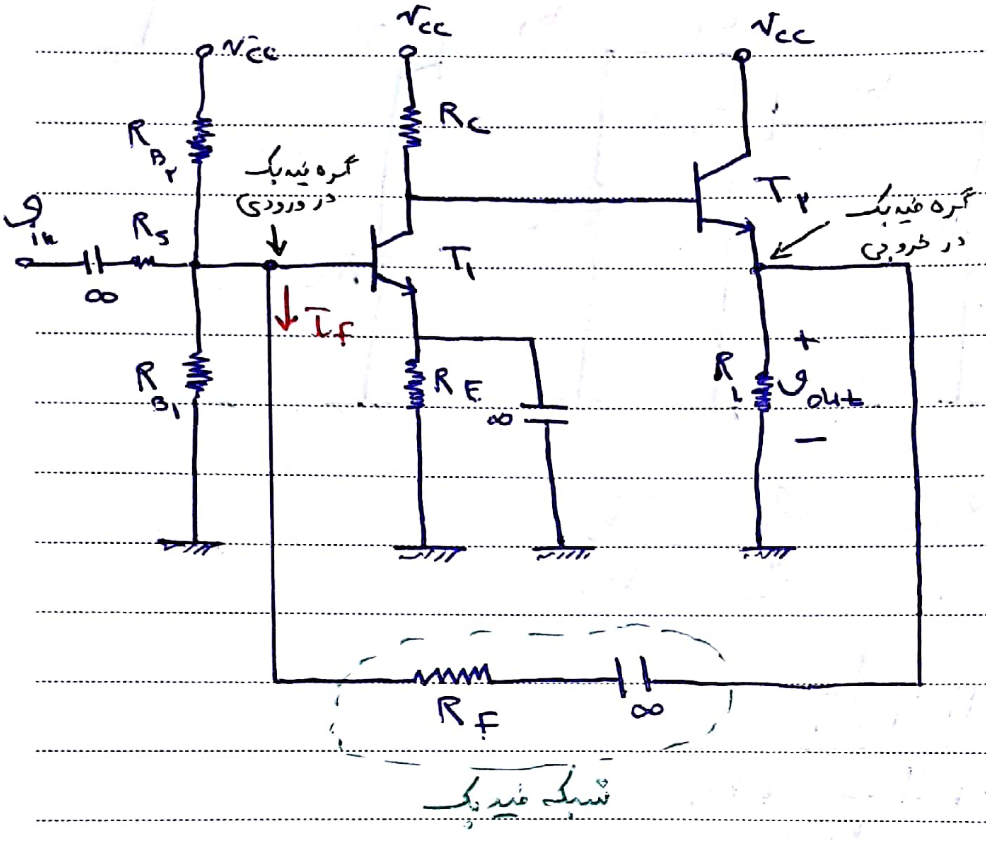
تذکر: اگر $|\beta \cdot A| \gg 1$ باشد در اینصورت بهره با فیدبک تقریباً برابر $\frac{1}{\beta}$ خواهد بود.

$$A_f = \frac{A}{1+\beta A} \xrightarrow{\beta A \gg 1} A_f \simeq \frac{A}{\beta A} = \frac{1}{\beta}$$

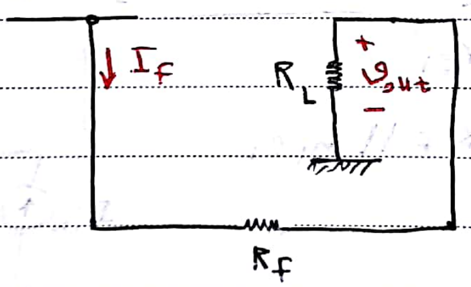
PAPCO

Scanned by CamScanner

مثال: در مدار مقابل بهره و لتاژ را محاسبه نمائید.

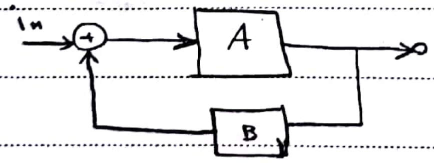


حل: فیدبک از نوع ولتاژ - موازی است و بهره فیدبک چنین محاسبه خواهد شد:



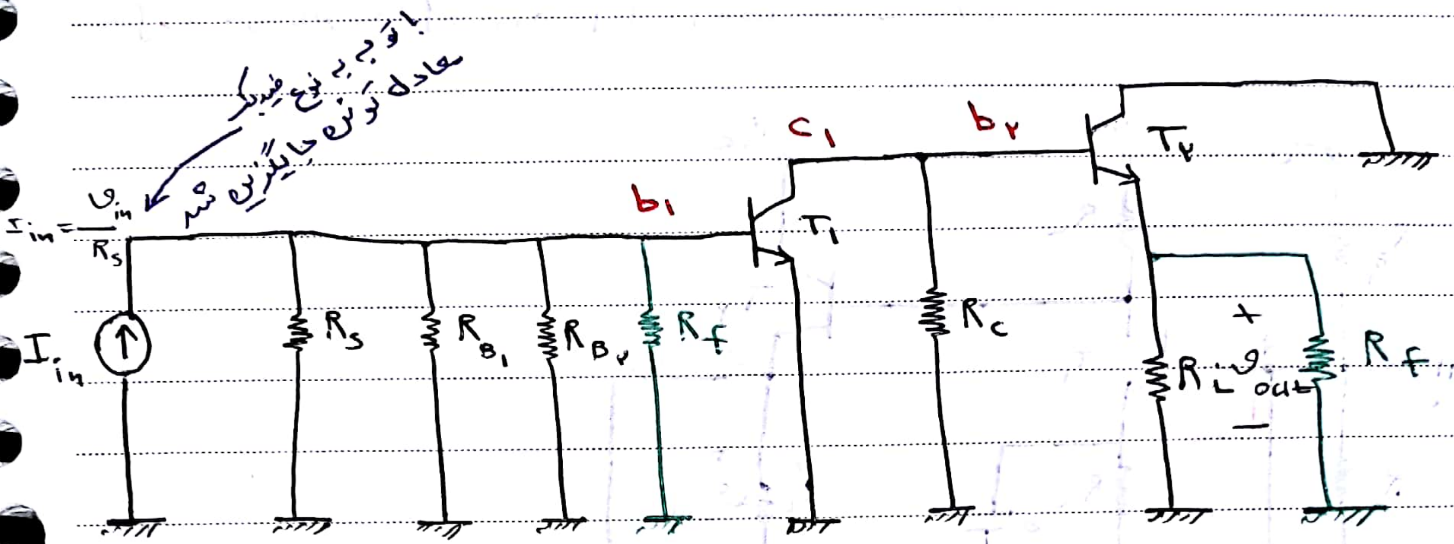
$$\beta = \frac{I_f}{v_{out}} = -\frac{1}{R_F}$$

و مدار کاملی چنین خواهد بود:



با توجه به نوع فیدبک، بایستی در مدار کلی تابع شبکه مقاومت انتقالی محاسبه شود.

Scanned by CamScanner

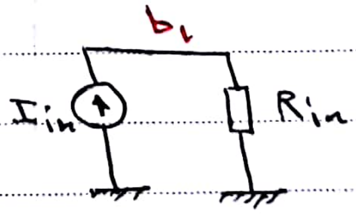


$$R_m = \frac{v_{out}}{I_{in}} = \frac{v_{out}}{v_{b_2}} \cdot \frac{v_{c_1}}{v_{b_1}} \cdot \frac{v_{b_1}}{I_{in}}$$

$$\frac{v_{out}}{v_{b_2}} = \frac{R_c \| R_f \| \frac{1}{h_{oe2}}}{R_c \| R_f \| \frac{1}{h_{oe2}} + r_{e2}}$$

$$\frac{v_{c_1}}{v_{b_1}} = \frac{R_c \| [(1+h_{fe2}) \cdot (r_{e2} + R_L \| R_f)] \| \frac{1}{h_{oe1}}}{r_{e1}}$$

$$\frac{v_{b_1}}{I_{in}} = R_s \| R_{B_1} \| R_{B_2} \| R_f \| h_{ie1}$$



$$R_{mf} = \frac{R_{in}}{1 + |\beta \cdot R_m|}$$

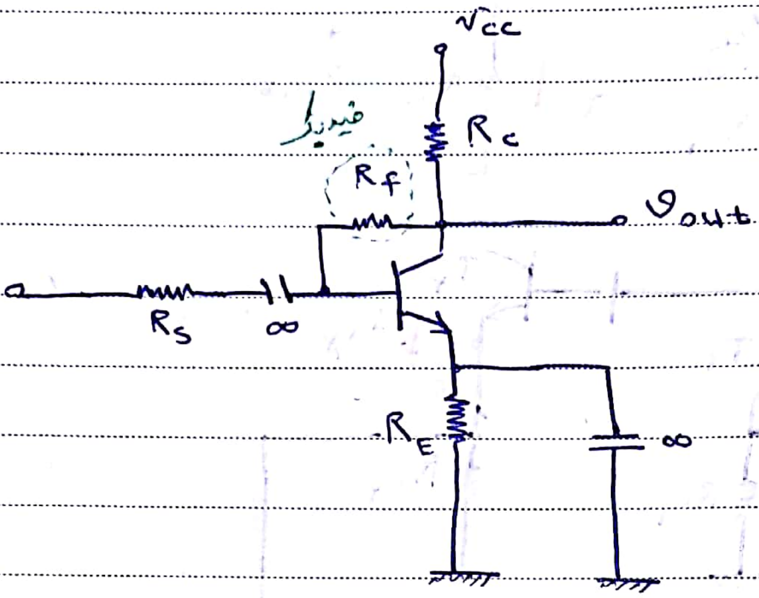
$$A_{vf} = \frac{v_{out}}{v_{in}} = \frac{v_{out}}{I_{in}} \cdot \frac{I_{in}}{v_{in}}$$

$\frac{I_{in}}{v_{in}} \leftarrow \frac{1}{R_s}$

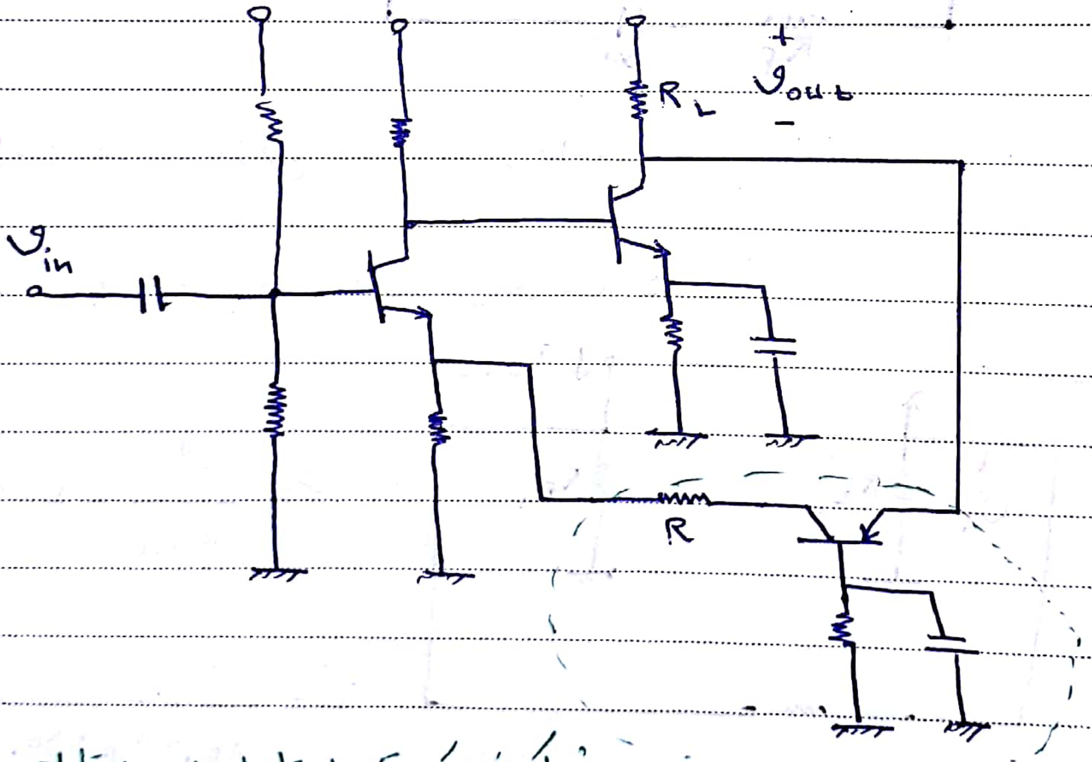
$\frac{v_{out}}{I_{in}} \leftarrow R_{mf}$

PAPCO

تذکر: فیدبک را می توان بر تقویت کننده یک طبقه نیز تصور نمود.



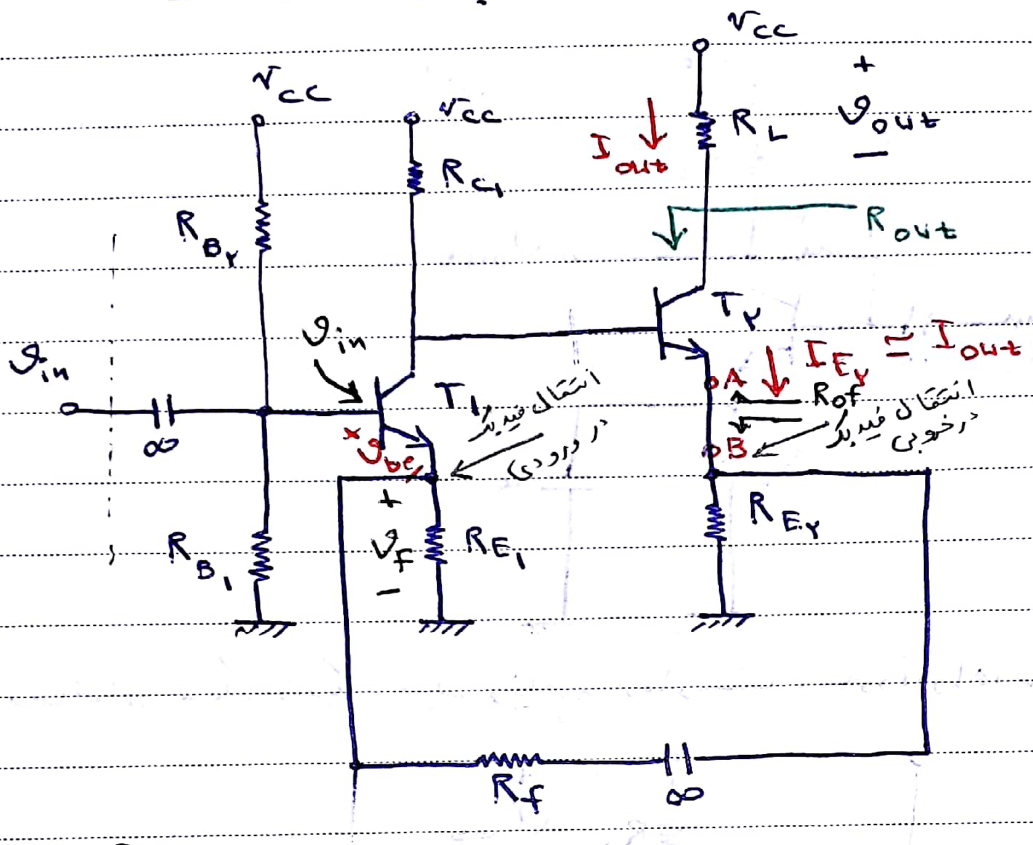
و بی گمان شبکه فیدبک به یک یا چند مقاومت محدود نخواهد بود.



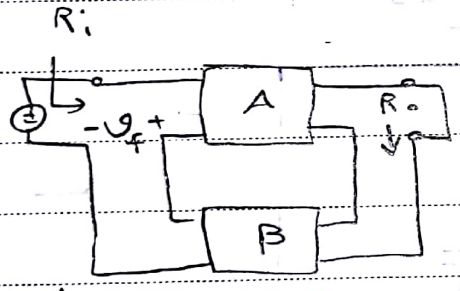
شبکه فیدبک که با معادل هیبرید قابل مدلسازی است.

Scanned by CamScanner

مثال: در مدار مقابل بهره ولتاژ و مقاومت خروجی را محاسبه نمائید.

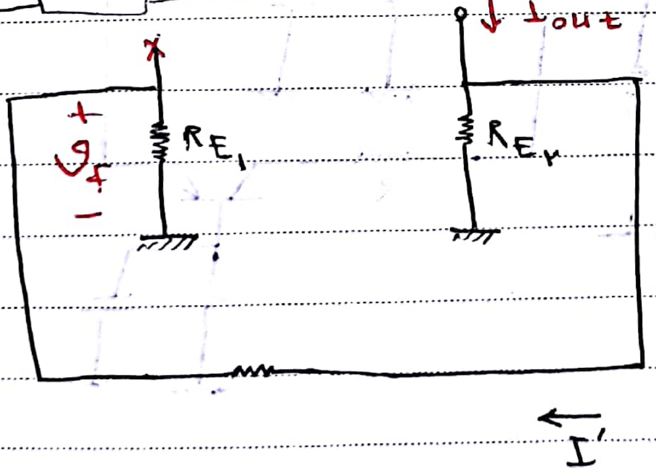


حل: فیدبک از نوع جریان - سری است.



بهره فیدبک چنین محاسبه خواهد شد:

$$A_f = \frac{A}{1+\beta A}$$



$$\beta = \frac{v_f}{I_{out}} = I' \cdot R_{E_1}$$

$$I' = \frac{R_{E_2}}{R_{E_2}+R_f+R_{E_1}} \cdot I_{out}$$

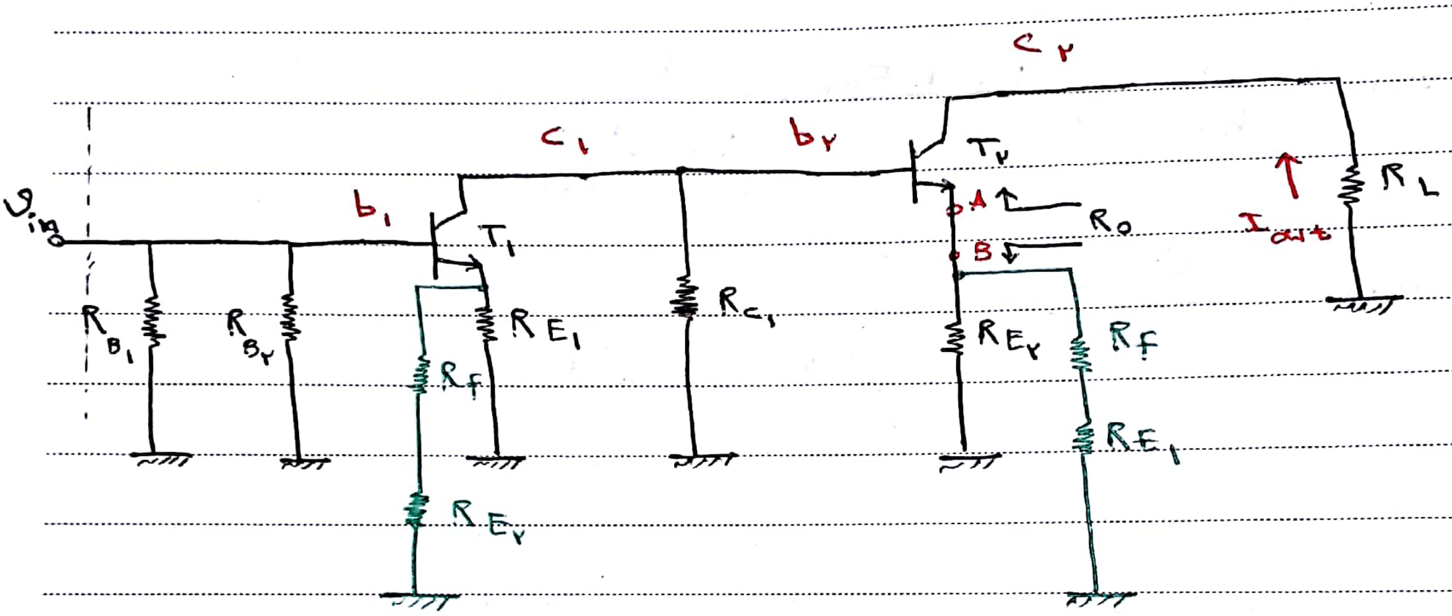
$$\Rightarrow \beta = \frac{R_{E_2}}{R_{E_1}+R_{E_2}+R_f} \cdot R_{E_1}$$

Scanned by CamScanner

Subject:
Date

مدار کاملی چنین خواهد بود:

با توجه به نوع فیدبک بایستی در مدار کاملی تابع شبکه هدایت انتقالی محاسبه شود.



$$G_m = \frac{I_{out}}{v_{in}} = \frac{I_{out}}{v_{c_2}} \cdot \frac{v_{c_2}}{v_{b_2}} \cdot \frac{v_{c_1}}{v_{b_1}}$$

$$\frac{I_{out}}{v_{c_2}} = -\frac{1}{R_L}$$

$$\frac{v_{c_2}}{v_{b_2}} = -\frac{R_L \parallel \frac{1}{h_{oe2}}}{R_{E_2} \parallel (R_F + R_{E_1}) + r_{e_2}}$$

$$\frac{v_{c_1}}{v_{in}} = \frac{R_{c_1} \parallel \left[(1+h_{fe2}) \cdot (r_{e2} + (R_{E_2} \parallel (R_F + R_{E_1})))\right] \parallel \frac{1}{h_{oe1}}}{R_{E_1} \parallel (R_F + R_{E_2}) + r_{e_1}}$$

$$G_{mf} = \frac{G_m}{1 + |\beta \cdot G_m|}$$

PAPCO

Scanned by CamScanner

Subject:
Date

$$R_o = R_{E_Y} \parallel (R_f + R_{E_1}) + r_{e_Y} + \frac{R_{C_1} \parallel \frac{1}{h_{ob1}}}{1 + h_{fe_Y}}$$

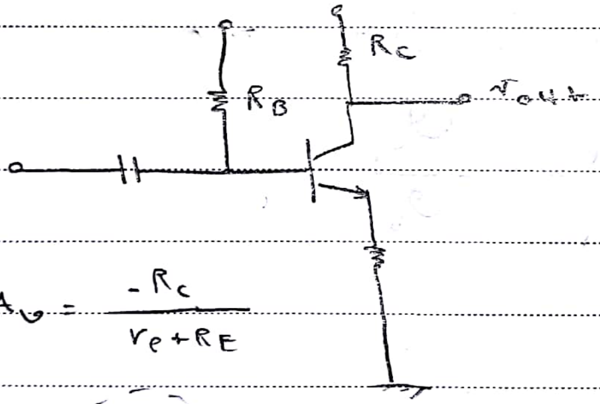
$$R_{of} = (1 + \beta \cdot G_m) \cdot R_o$$

$$R_{out} = \frac{1}{h_{oe_Y}} \left[1 + h_{fe_Y} \cdot \frac{1}{1 + \frac{h_{ie_Y}}{R_{of}}} \right]$$

$$A_{vf} = \frac{v_{out}}{v_{in}} = \frac{v_{out}}{I_{out}} \cdot \frac{I_{out}}{v_{in}}$$

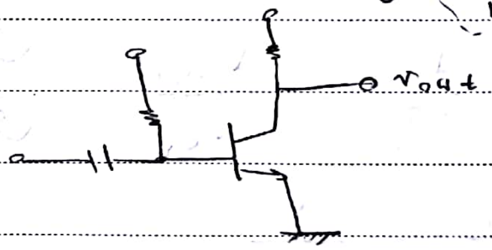
$\frac{v_{out}}{I_{out}} \rightarrow R_L$, $\frac{I_{out}}{v_{in}} \rightarrow G_{mf}$

مثال:



$$A_v = \frac{-R_C}{r_e + R_E}$$

$$= \frac{-R_C}{r_e\left(1 + \frac{R_E}{r_e}\right)}$$



$$A_v = \frac{-R_C}{r_e}$$

PAPCO

Scanned by CamScanner

مثال: در مدار مقابل بهره جریان را محاسبه نمائید:

$R_{E_2} = 0/5K$

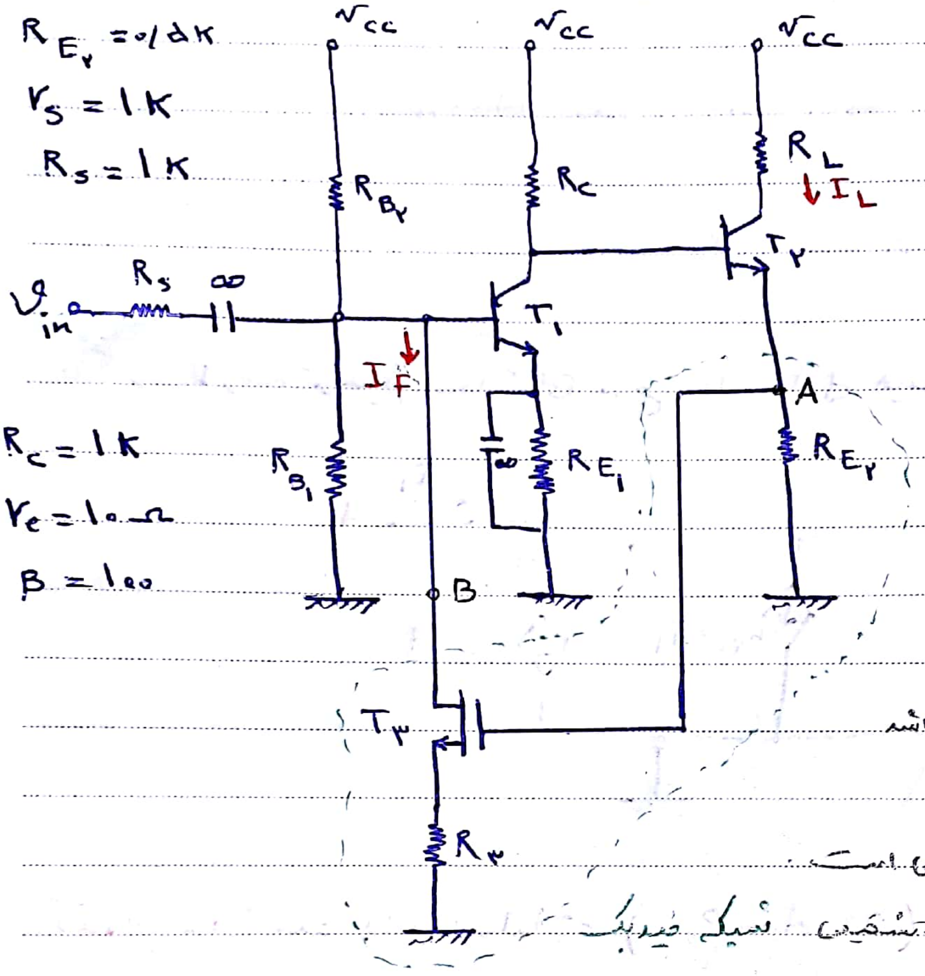
$r_s = 1K$

$R_s = 1K$

$R_C = 1K$

$r_e = 10\Omega$

$\beta = 100$

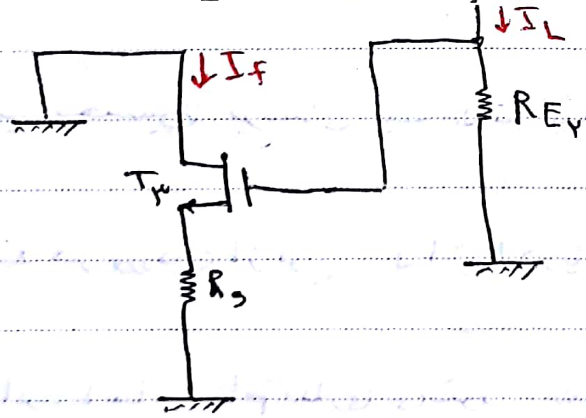


اگر فیدبک روی بیس KCL درست کرده باشد جریان و موازی است

اگر فیدبک روی امیتر باشد ولتاژ و سری است

سری یا موازی بودن از روی ورودی فیدبک تشخیص داده می‌شود، حلقه ← سری KCL ← موازی

حل: فیدبک از نوع جریان - موازی است و بهره فیدبک چنین خواهد شد:



$$v_{gs} = \frac{r_s}{r_s + R_s} \cdot R_{E_2} \cdot I_L$$

$$I_F = i_d = g_m \cdot v_{gs}$$

$$\Rightarrow \beta = \frac{I_F}{I_L} = \frac{R_{E_2}}{r_s + R_s}$$

Scanned by CamScanner

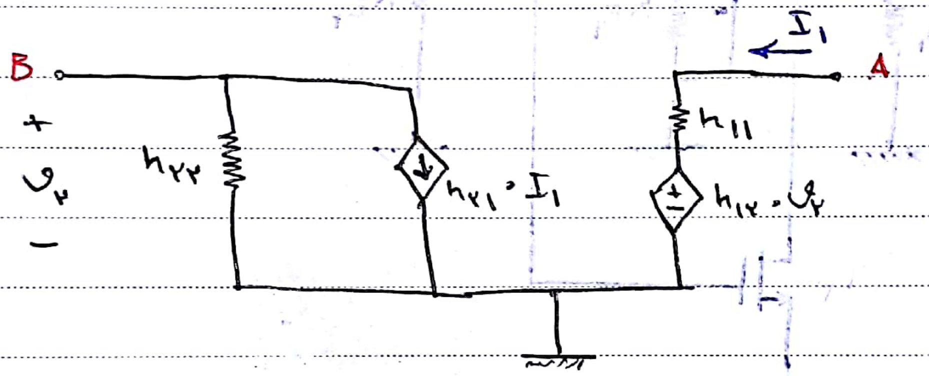
Subject
Date

$\Rightarrow \beta \simeq \frac{۰/۵}{۲} = \frac{۱}{۴}$

$\frac{R_c}{r_e} \simeq ۱۰۰$ و $\beta = ۱۰۰ \Rightarrow$ بهره حلقه باز مقدار بزرگی است.

$\Rightarrow A_{if} = \frac{A_i}{1+\beta \cdot A_i} \simeq \frac{1}{\beta} = ۴$

تذکر: لازمه ترسیم مدار کلی درج مدار معادل هیبرید شبکه فیدبک است.



تقویت کننده های عملیاتی (Op. Amp) :

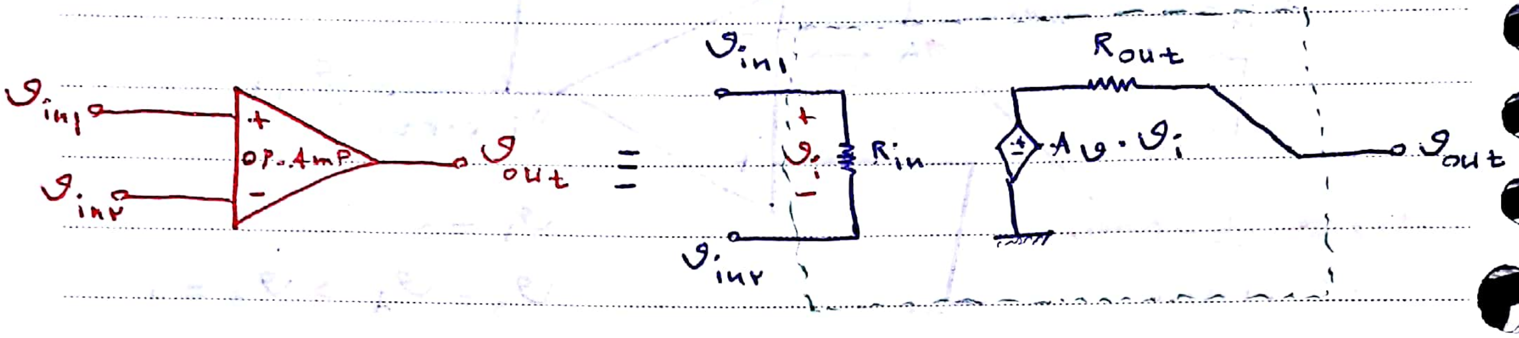
تقویت کننده های عملیاتی بسته هایی مشتمل بر چندین طبقه تقویت کننده هستند که لایه نخستین بر مبنای یک طبقه تفاضلی نقش می گیرد. بی گمان تقویت کننده می تواند در ورودی از نوع ولتاژ یا جریان باشد از این رو تقویت کننده عملیاتی نیز بر این اساس نام گذاری می شود. طبقاتی طراحی شده بگونه ای است که می توانیم یک تقویت کننده عملیاتی از نوع ولتاژ را بر اساس مدار معادل ترسیمی

Scanned by CamScanner

Subject
Date

در ذیل توصیف شود. هدف طراحی آن است که بهره ولتاژ، مقاومت ورودی

تا حد امکان زیاد و مقاومت خروجی مقادیر کمی باشد.



تذکر: با توجه به اینکه در طراحی مقدار بهره ولتاژ (A_v) بسیار زیاد منظور می‌گردد

لذا می‌توان انتظار داشت مادامیکه تقویت کننده رفتاری خطی داشته (اشباع

نشده باشد) بتوان از اختلاف ولتاژ بین پایه‌های ورودی صرف نظر نمود.

$$-10_v \le v_{out} \le +10_v \Rightarrow -10_{\mu v} \le v_i \le 10_{\mu v}$$

$$A_v = 10^6$$

تذکر: در ساده‌ترین حالت فرض می‌شود که تقویت کننده عملیاتی ایده‌آل باشد.

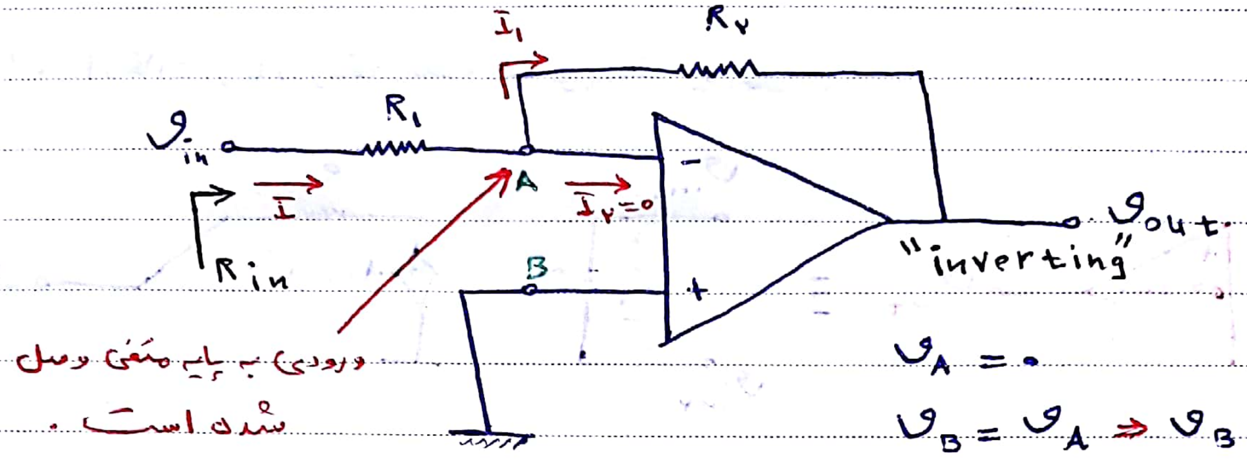
با این فرض $R_i = \infty$ و $R_o = 0$ و $A_v = \infty$ منظور می‌شود.

بر اساس تقویت کننده‌های عملیاتی می‌توان مدارهای کاربردی متنوعی طراحی نمود

که در ادامه برخی از آن‌ها معرفی می‌شوند.

Scanned by CamScanner

مدار زیر نمونه‌ای از یک معکوس کننده است :



$v_A = 0$

$v_B = v_A \Rightarrow v_B = 0$

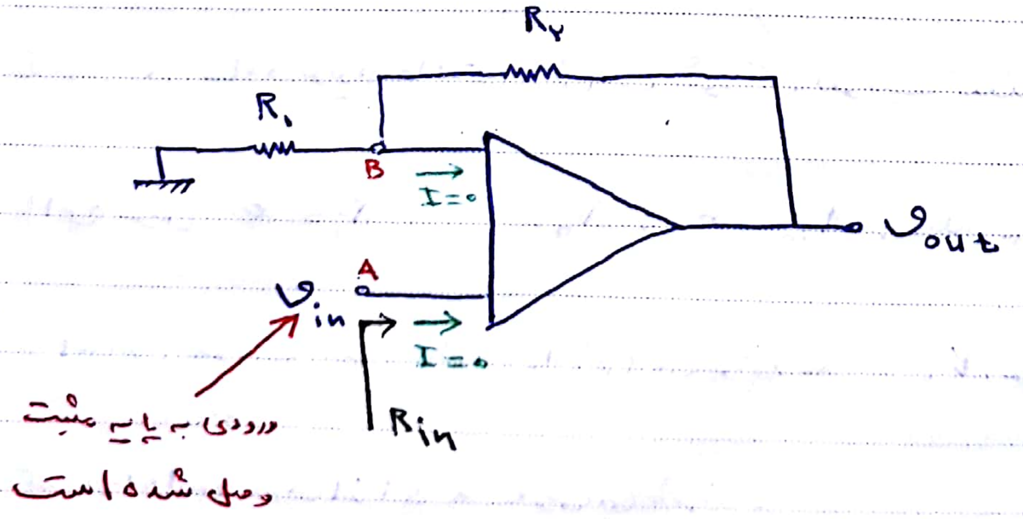
$$\frac{v_B - v_{in}}{R_1} + \frac{v_B - v_{out}}{R_2} + I_2 = 0$$

$$\frac{0 - v_{in}}{R_1} + \frac{0 - v_{out}}{R_2} + 0 = 0 \Rightarrow \frac{v_{out}}{v_{in}} = -\frac{R_2}{R_1}$$

معکوس کننده "وارونگر"

$$R_{in} = \frac{v_{in}}{I} , \quad I = \frac{v_{in} - v_B}{R_1} = \frac{v_{in}}{R_1} \Rightarrow R_{in} = R_1$$

شکل زیر نمونه‌ای از یک تقویت کننده ناوارونگر است :



Scanned by CamScanner

Subject:
Date

$$v_A = v_B \Rightarrow v_B = v_{in}$$

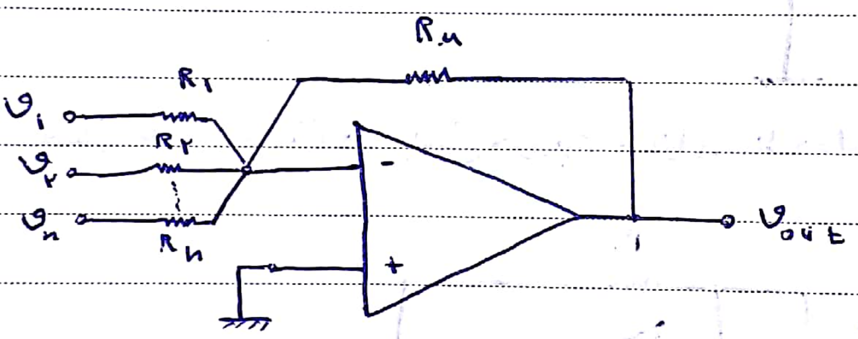
$$\frac{v_B}{R_1} + \frac{v_B - v_{out}}{R_2} + I = 0$$

$$\Rightarrow \frac{v_{in}}{R_1} + \frac{v_{in} - v_{out}}{R_2} + 0 = 0 \Rightarrow \frac{v_{out}}{v_{in}} = 1 + \frac{R_2}{R_1}$$

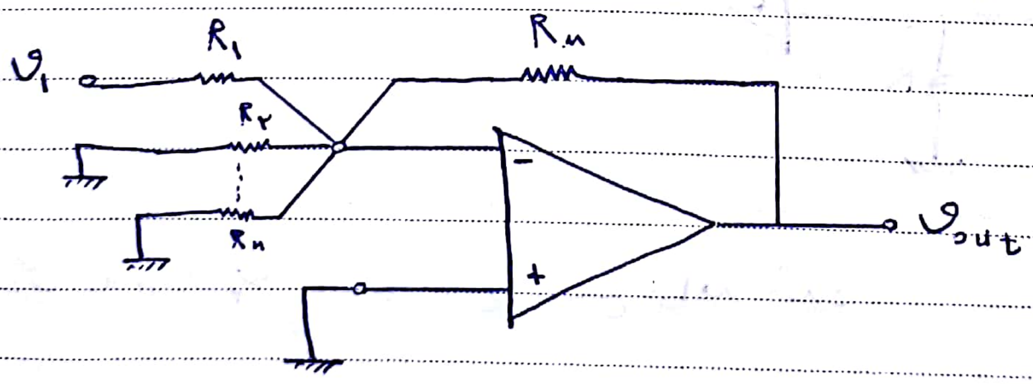
بهره ولتاژ و بدون
علامت منفی ((وارونگر))

$$R_{in} = \frac{v_{in}}{I} , I = 0 \Rightarrow R_{in} = \infty$$

مدار زیر یک الگوی جمع کننده است:



چنانچه رفتار تقویت کننده خطی باشد و با ملاحظه قضیه جمع آثار چنین خواهیم داشت:



$$\Rightarrow v_{out} = -\frac{R_n}{R_1} \cdot v_1$$

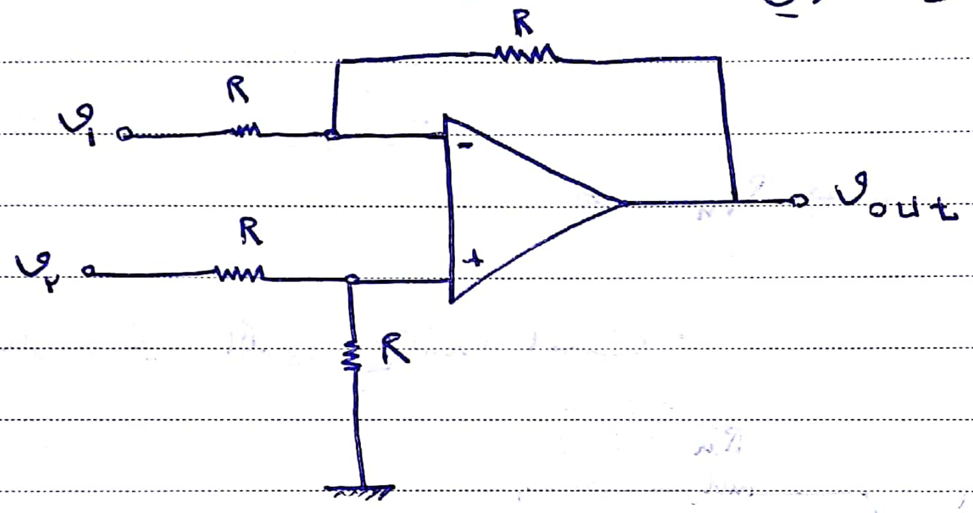
و لحاظ دیگر ورودی ها بصورت انفرادی و تجمیع پاسخ های حاصل :

$$v_{out} = -\left(\frac{R_m}{R_1} v_1 + \frac{R_m}{R_2} v_2 + \dots + \frac{R_m}{R_n} \cdot v_n\right)$$

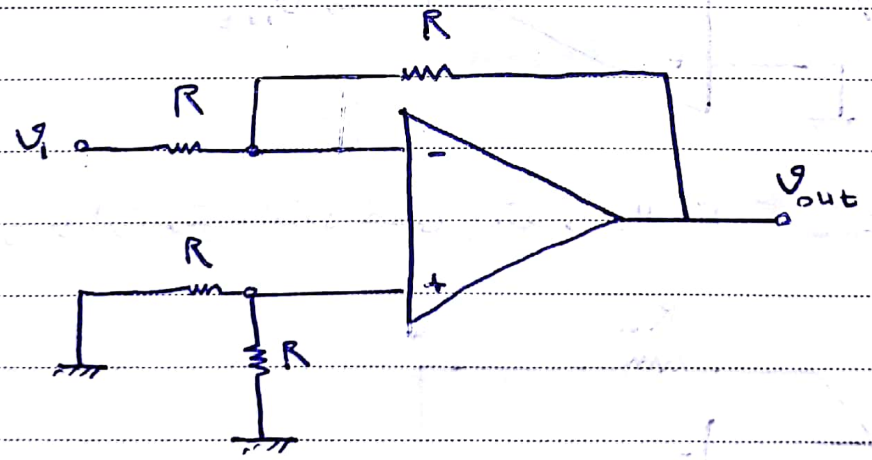
وارونگی ← (−)

جمع موزون ← (+)

و مدار مقابل الگویی از یک تفریق کننده است :



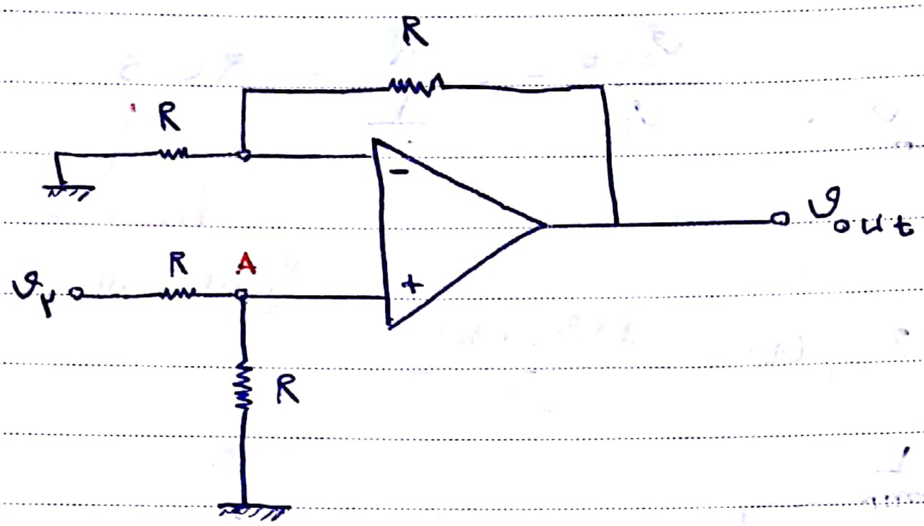
با فرض رفتار خطی تقویت کننده، پاسخ خروجی به ازای ملاحظه صرفاً v_1 چنین خواهد بود:



$$\Rightarrow v_{out}^{I} = -v_1$$

و صرفاً ملاحظه v_2 منتهی به این پاسخ خواهد شد:

Subject
Date



$$v_A = \frac{R}{R+R} \cdot v_2 = \frac{1}{2} v_2$$

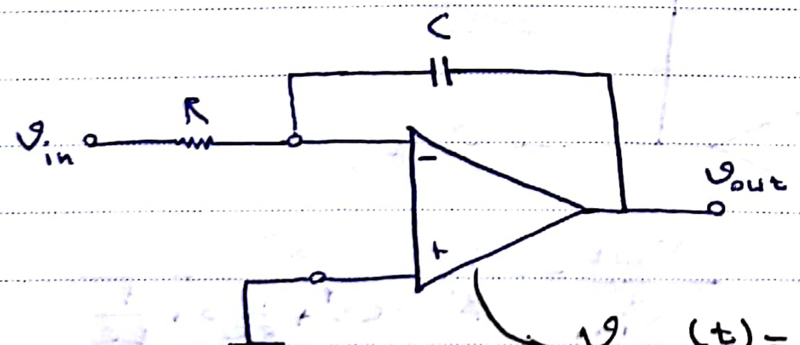
$$v_{out}^{II} = \left(1 + \frac{R}{R}\right) \cdot v_A = 2 \times \frac{1}{2} v_2 = v_2$$

با استناد به قضیه جمع آثار:

$$v_{out} = v_{out}^{I} + v_{out}^{II} = v_2 - v_1$$

(تفریق)

می توان با درج عناصر ذخیره کننده انرژی، اقدام به طراحی مدارهای پایه ایجاد کننده صفر و قطب به مقادیر دلخواه و نهایتاً با تجمیع آن ها، متغیرهایی با پاسخ فرکانسی دلخواه طراحی نمود.



$$\frac{v_{out}}{v_{in}} = -\frac{\frac{1}{Cs}}{R} = -\frac{1}{RC \cdot s}$$

↑ قطب در مبداء

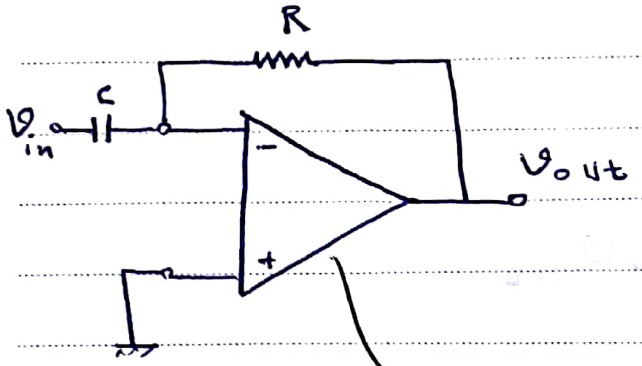
$$v_{out}(t) = \frac{1}{RC} \int_0^t v_{in}(t) \cdot dt$$

«عملگر انتگرال»

$$\frac{1}{s} \overset{\mathcal{L}}{\longleftrightarrow} \int_0^t \qquad s \overset{\mathcal{L}}{\longleftrightarrow} \frac{d}{dt}$$

Scanned by CamScanner

Subject
Date

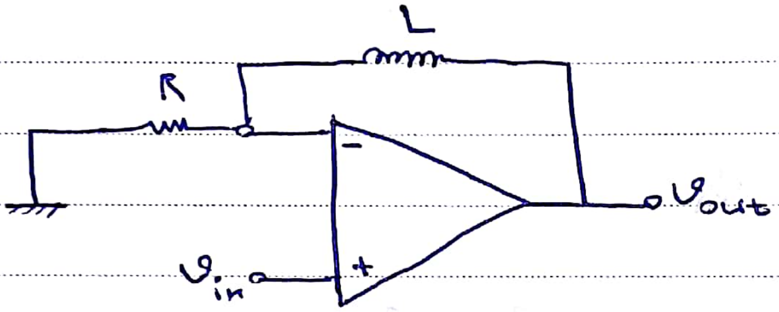


$$\frac{v_{out}}{v_{in}} = -\frac{R}{\frac{1}{CS}} = -RC\cdot S$$

صفر در مبدأ

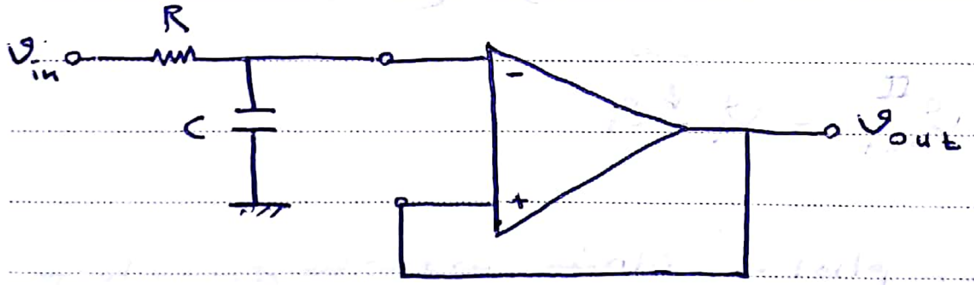
"عملکرد دیفرانسیل"

$$v_{out}(t) = \frac{d\, v_{in}(t)}{dt}$$



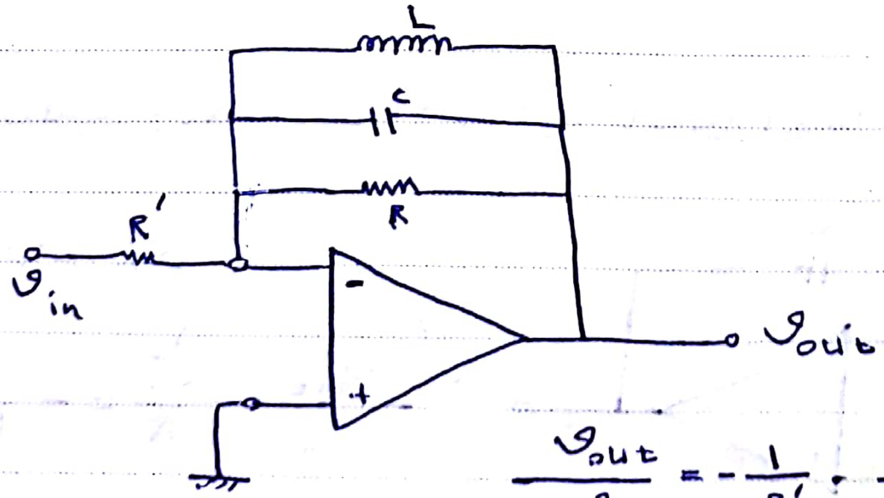
$$\frac{v_{out}}{v_{in}} = 1 + \frac{LS}{R}$$

صفر ساده



$$\frac{v_{out}}{v_{in}} = \frac{1}{1+RC\cdot S}$$

قطب ساده



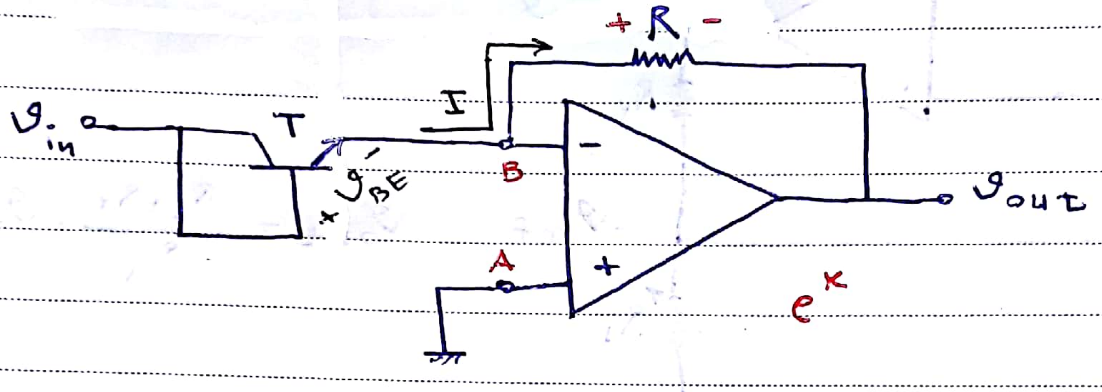
$$\frac{v_{out}}{v_{in}} = -\frac{1}{R'}\cdot\frac{S}{CS^2 + \frac{1}{RC}S + \frac{1}{LC}}$$

Scanned by CamScanner

Subject:
Date

می توان از ارتباط حاکم بر مشخصه های الکتریکی یک افزاره از جهت پیاده سازی

یک رابطه ریاضی خاص بهره جست. این مهم نقش بسزایی در تحلیل معادلات دارد.



$v_A = 0 \Rightarrow v_B = 0$

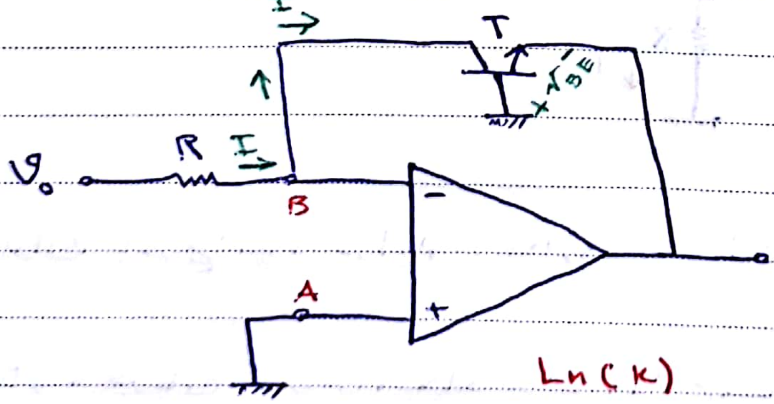
$v_{BE} = v_{in}$

$I = I_0 e^{\frac{v_{BE}}{V_T}} = I_0 e^{\frac{v_{in}}{V_T}}$

$\Rightarrow v_{out} = -RI = -RI_0 e^{\frac{v_{in}}{V_T}}$

عملگر نمایی

و یا مدار متقابل که بعنوان تقویت کننده لگاریتمی نامیده می‌شود:



$v_A = 0 \Rightarrow v_B = 0$

$I = \frac{v_{in} - v_B}{R} = \frac{v_{in}}{R}$

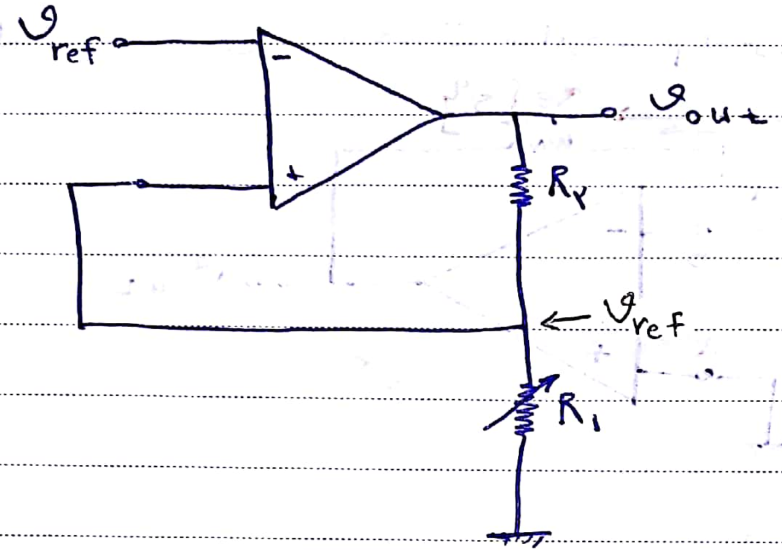
$v_{out} = -v_{BE} = -V_T \cdot Ln\left(\frac{I}{I_0}\right) = -V_T Ln\left(\frac{v_{in}}{RI_0}\right)$

عملگر لگاریتم

PAPCO

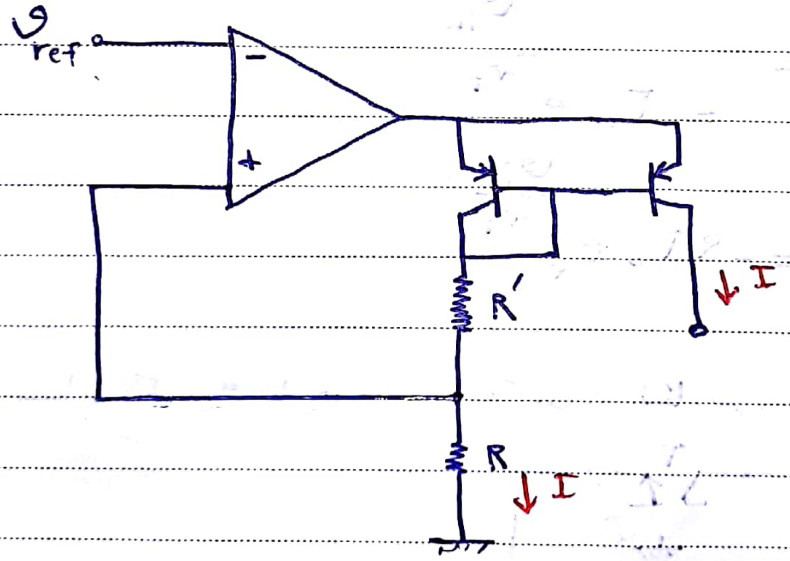
Scanned by CamScanner

و یا در ایجاد ولتاژهای مرجع و منابع تغذیه از تقویت کننده های عملیاتی بهره جست.



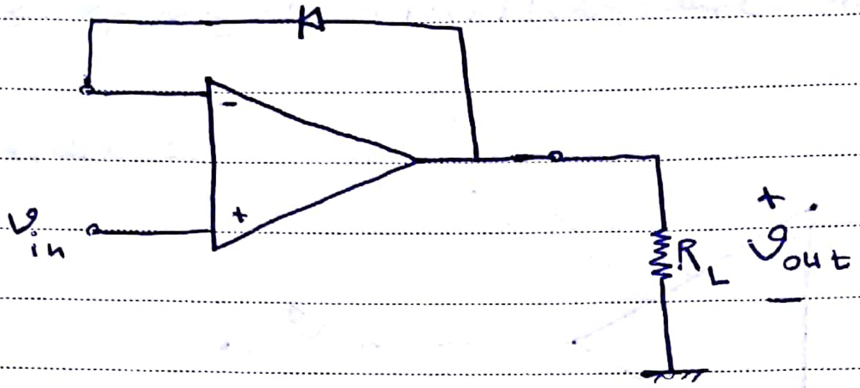
$$v_{out} = \frac{R_1 + R_2}{R_1} \cdot v_{ref}$$

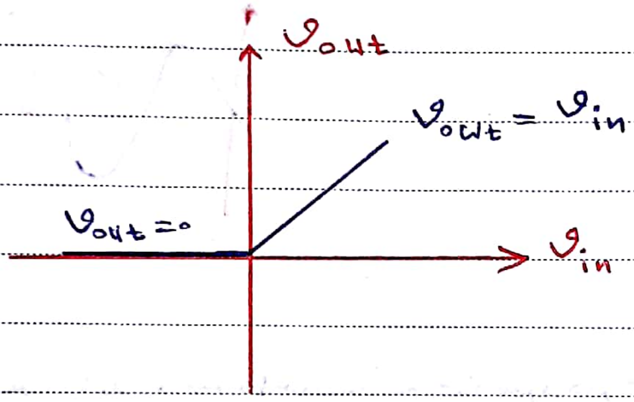
و یا با تعمیم آن الگوی دقیق‌تری چون مدار ذیل حاصل می‌شود:



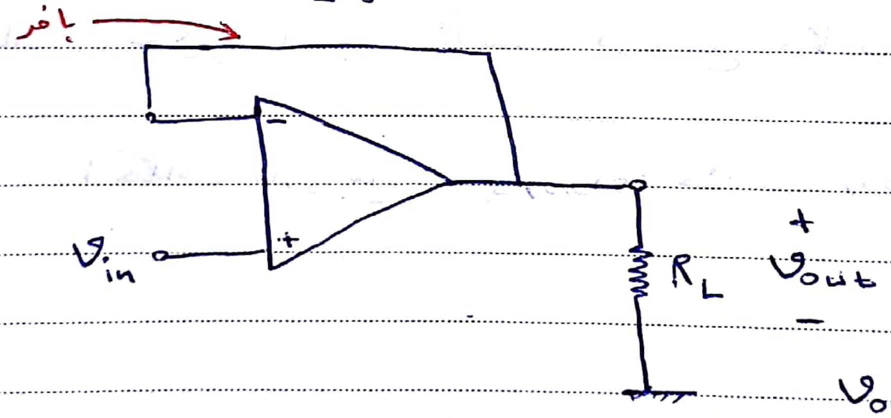
$$I = \frac{v_{ref}}{R}$$

می‌توان با درج دیود در اینگونه مدارها، نقاط شکست مشخصی در مشخصه ولتاژ - جریان خروجی ایجاد کرده و از جهت پیاده سازی توابع غیرخطی استفاده نمود:



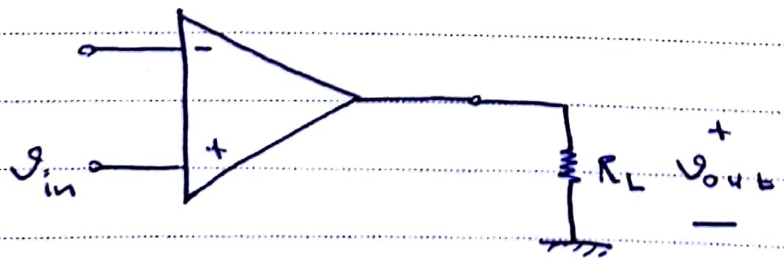


اگر $v_{in}>0$ باشد، دیود وصل و مدار معادل چنین خواهد بود:



$v_{out} = v_{in}$

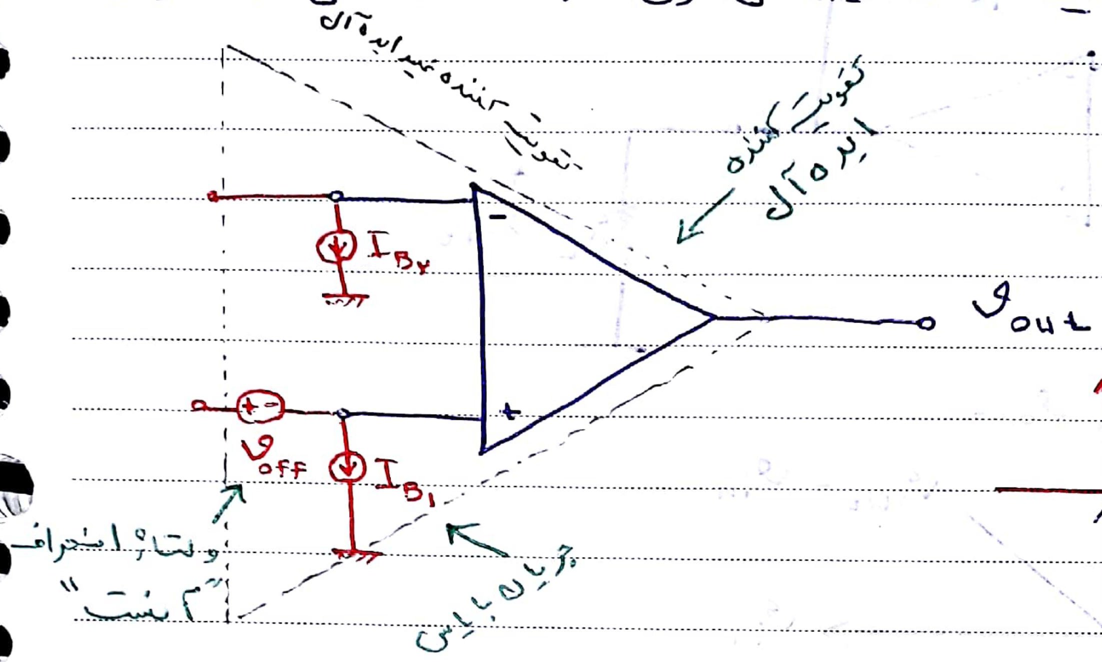
و اگر $v_{in}<0$ باشد دیود قطع و مدار معادل چنین خواهد بود:

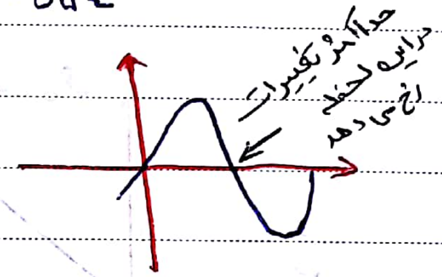


$v_{out} = 0$

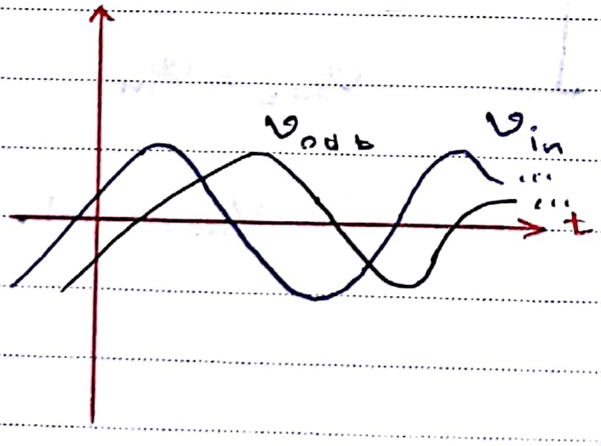
تذکر: چنانچه تقویت کننده ایده‌آل فرض نشود، مدار معادل آن را می‌توان

چنین تصور نمود:

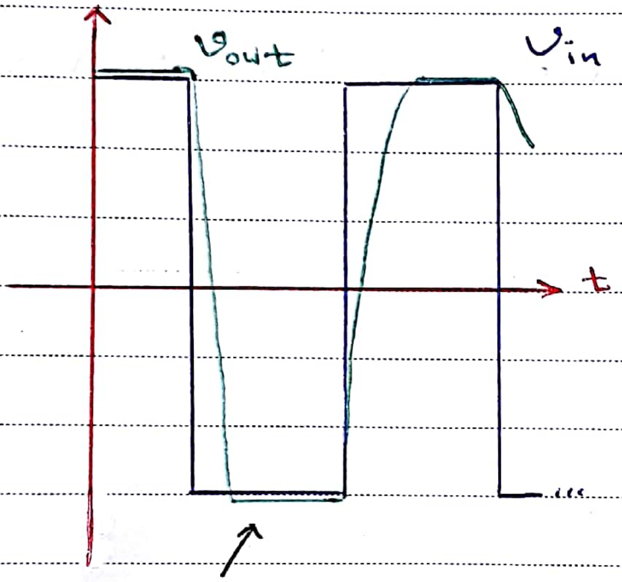




همچنین باید توجه داشت که عناصر ذخیره کننده انرژی داخل در طرح یک تقویت کننده عملیاتی سبب ایجاد شکست در پاسخ فرکانسی شده و باید انتظار داشت که اختلاف فازی بین خروجی و ورودی حادث گردد.



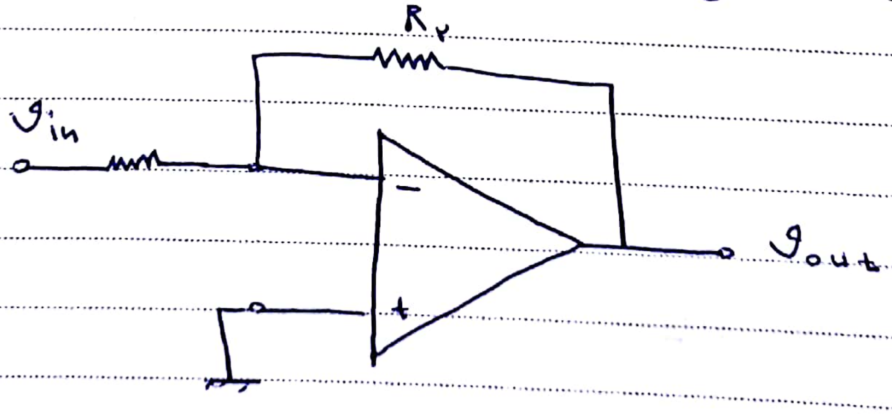
همچنین باید انتظار داشت که شاهد محدودیت بر بسامد سیگنال ورودی باشیم و در آهنگ های بالا، خروجی دچار درهم ریختگی گردد. این عدم همخوانی شده به سرعت واکنش (SR) در تحلیل منظور می شود.



$$SR \geq \max\left(\frac{dv_{out}}{dt}\right)$$

محدودیت در سرعت واکنش خروجی

مثال: در تقویت کننده شکل مقابل، حداکثر فرکانس سیگنال ورودی که خروجی دچار اعوجاج نشود چه مقدار خواهد بود؟ (تغییرات خروجی در محدوده ±۱۰V است)



$R_2 = 10K$

$R_1 = 1K$

$SR = 1\,\mu \frac{V}{s}$

$v_{in} = \sin \omega t \; V$

حل :

$$A_v = -\frac{R_۲}{R_۱} = -۱۰$$

$$\Rightarrow v_{out} = -۱۰ \sin \omega t$$

$$SR \geq \max\left(\frac{d v_{out}}{dt}\right) \Rightarrow SR \geq \max(۱۰\omega \cos \omega t)$$

$$\Rightarrow SR \geq ۱۰\omega \Rightarrow \omega \leq ۰.۱ \times ۱۰^{۶} \Rightarrow f \leq \frac{۱۰^{۵}}{۲\pi} \quad f \leq ۱۶ KHz$$